

# GaN FET을 적용한 위상천이 폴브릿지 DC-DC 컨버터의 설계 및 구현

김동식\*, 주동명\*\*, 이병국\*\*, 김종수†\*  
 대진대학교\*, 성균관대학교\*\*

## Design and Implementation of Phase-Shifted Full-Bridge DC-DC Converter Using GaN FET

Dong Sik Kim\*, Dong Myoung Joo\*\*, Byung Kuk Lee\*\*, Jong Soo Kim†\*  
 Daejin University\*, Sungkyunkwan University\*\*

### ABSTRACT

기존의 실리콘 반도체를 대체할 것으로 기대되는 차세대 전력 반도체인 GaN FET을 이용한 위상천이 폴브릿지 dc dc 컨버터의 설계 및 구현에 대해 기술한다. 600W급 프로토타입 dc dc 컨버터를 대상으로 실리콘 MOSFET와 GaN FET의 스위칭 특성 및 효율 등을 비교 분석한다.

### 1. 서론

Dc dc 컨버터는 고효율, 고 전력 밀도, 안정성 및 신뢰성 등이 중요한 기술적 요구사항이다. 현재 DC DC 컨버터에 주로 사용되고 있는 Si MOSFET은 손실을 결정하는 주요 인자가 물성적 한계에 도달하여 소자의 특성 향상을 통한 전력 변환 시스템의 효율 및 성능 향상에 한계에 다다랐다고 평가되고 있다.[1][2] 최근 Si MOSFET의 물성적 한계를 극복한 GaN (Gallium Nitride) FET 전력 반도체 소자에 대한 연구가 선진국을 중심으로 수행되고 있다. GaN FET은 Si MOSFET에 비해 작은 기생 성분으로 인한 빠른 턴 온 및 턴 오프 속도를 가지기 때문에 더 빠른 스위칭이 가능하며, 이종접합 (Heterojunction)에 의한 HMET (High Electron Mobility Transistor) 구조로 Si MOSFET에 비해 더 낮은 온 상태 저항 구현이 가능하기 때문에 dc dc 컨버터의 전반적인 효율 증가를 기대할 수 있다.

본 논문에서는 GaN FET을 적용한 위상천이 폴브릿지 (PSFB, Phase Shifted Full bridge) dc dc 컨버터를 구현하고, GaN FET의 스위칭 특성 및 시스템 효율 등을 상세 분석한다.

### 2. 600W PSFB 설계 및 구현

#### 2.1 600W PSFB

Si MOSFET 대비 GaN FET의 성능을 비교하기 위해 그림 1과 같이 600W PSFB dc dc 컨버터를 설계하였고, 표 1에 600W PSFB dc dc 컨버터의 세부 설계 사양을 나타내었다. 설계에 사용된 FET는 rfmd의 RFJS1506Q와 Infineon의 IPL60R199CP를 선정 하였으며 패키지 기생성분을 동일하게 통제하기 위해 동일한 ThinPAK 패키지의 소자를 선정하였다. 동일 조건에서 성능 비교를 위해 스위칭 주파수와 자성체 소자는 같은 조건으로 설정 및 분석하였다.

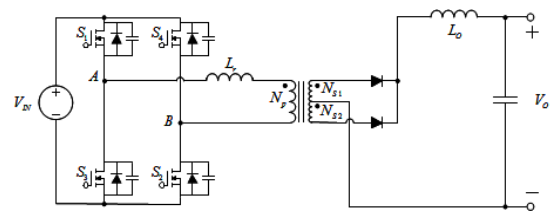


그림 1 위상천이 폴브릿지 DC-DC 컨버터 회로도  
 Fig. 1 PSFB DC-DC Converter Circuit

표 1 위상천이 폴브릿지 DC-DC 컨버터의 설계 사양  
 Table 1 Design Specification for PSFB DC-DC Converter

$V_{IN}$	300V	$L_R$	1.8uH
$V_{OUT}$	14V	$L_O$	4.7uH
$f_{sw}$	100kHz	Turn ratio	28:2:2
$R_{G(ON/OFF)}$	30Ω/15Ω	$V_G$	15V

#### 2.2 스위치 특성

표 2는 시스템의 효율을 결정짓는 각 소자의 주요 Parameter를 나타내고 GaN FET이 전반적으로 높은 성능을 갖는 것을 확인할 수 있으며, 그림 2는 제조사에서 제시한 parameter의 검증에 위해  $V_G = 15V$ ,  $R_{ON} = 30\Omega$ ,  $R_{OFF} = 15\Omega$  일 때의 각 소자의 Rising & Falling time를 비교 측정된 결과를 보여준다. GaN FET의 작은 기생 커패시턴스로 인해 두 배 이상 빠른 스위칭을 확인할 수 있다. GaN FET의 경우 매우 낮은 문턱전압 ( $V_{Th}=1.2V$ )으로 인해 고주파 스위칭 시 발생 가능한 faulty turn on 문제가 주요한 기술적 난제이다.[2] 이를 해결하기 위해 그림 3과 같이 Gate Source간 ac loop inductance를 최소화하기 위한 PCB track design 수행을 통해 그림 4와 같은 PSFB dc dc 컨버터의 각부 주요 파형을 획득 하였다.

표 2 RFJS1506Q vs IPL60R199CP 주요 파라미터 비교  
 Table 2 Key Parameter Comparison for RFJS1506Q vs IPL60R199CP

	RFJS1506Q (GaN FET)	IPL60R199CP (Si MOSFET)
$V_{DS}/I_D$	650V/15A	600V/16.4A
$R_{DS(ON)}$	85mΩ	199mΩ
$C_{O(er)}$	26pF	69pF
$Q_G$	15.7nC	32nC
$Q_{rr}$	21nC	5500nC
$V_{th(Min/Max)}$	1.2V/2.5V	2.5V/3.5V

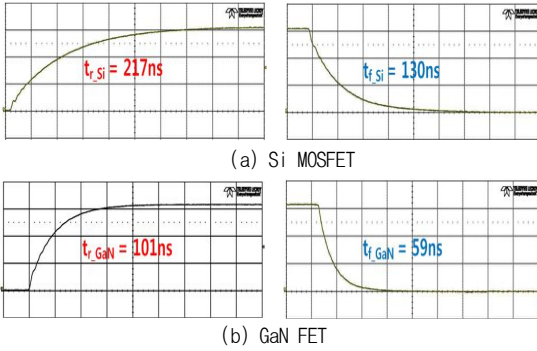


그림 2 상승시간 및 하강시간 비교 그래프  
Fig. 2 Rising and Falling time for Si vs GaN FET

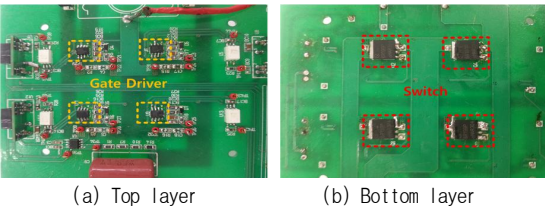


그림 3 PSFB dc-dc Converter의 스위치 및 게이트 드라이버  
Fig. 3 Switch and gate driver of PSFB dc-dc Converter

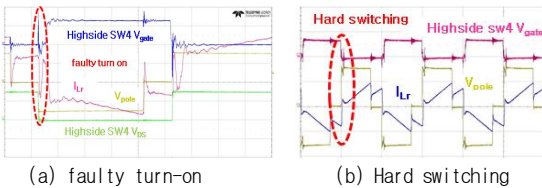


그림 4 PSFB DC-DC 컨버터의 주요 파형  
Fig. 4 Key waveform of PSFB DC-DC Converter

### 2.3 시스템 효율

표 1의 조건으로 0 400W까지 매 20W마다 Power analyzer WT3000으로 측정된 효율을 그림 5에 나타내었다. 100W 이하의 경부하에서는 GaN FET 적용 PSFB dc dc 컨버터의 효율이 최고 8% 이상 높으나, 약 20% 부하 이상에서는 대동소이한 효율을 나타낸다. 약 240W에서 93.11% (GaN FET)와 93.19% (Si FET)의 최고 효율을 획득하였다.

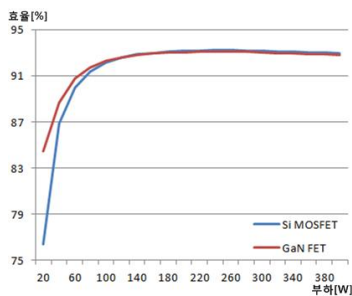


그림 5 시스템 효율 비교  
Fig. 5 Comparison of system efficiency

### 3. 효율 분석

설계 된 PSFB 컨버터의 자성체 및 2차 측 회로는 동일한 소자를 사용하였으므로 효율 분석은 전력반도체 특성에 따른 1차 측의 손실을 비교 분석하였다. 각 스위치의 손실 분석은 식

(1) ~ (3)과 같이 스위칭손실, 도통 손실 및 게이팅 손실로 나누어 분석하였다.

$$P_{sw} = V_{\infty} \times I_{Peak} \times (t_r + t_f) \times f_{sw} / 2 \quad (1)$$

$$P_{cond} = I_{\infty}^2 \times R_{DS(on)} \quad (2)$$

$$P_{gate} = Q_g \times V_{gate} \times f_{sw} \quad (3)$$

경부하에서는 GaN FET의 작은 Rising & Falling time,  $R_{DS,on}$  및  $Q_G$ 로 인해 스위칭손실, 도통손실 및 게이팅 손실 모두 Si MOSFET에 비해 작은 것을 확인할 수 있다. 특히 PSFB의 설계에서 ZVS (Zero Voltage Switching) 영역을 결정짓는  $C_{oss}$ 가 Si MOSFET 대비 1/3 수준으로 매우 작기 때문에 더 낮은 부하에서부터 ZVS가 시작되며, 이는 최대 8%의 큰 효율 차이로 나타난다.

그러나 부하가 증가하면 스위치의 di/dt 및 dv/dt가 증가하게 되어 그림 4 (a)와 같은 faulty turn on 문제를 야기한다. 또한 데드 타이밍을 제어하지 않는 경우 그림 4 (b)의 하드 스위칭 문제가 발생한다.

GaN FET의 faulty turn on 및 하드 스위칭으로 인한 추가적인 손실에 의해 좋은 소자 특성에도 불구하고 Si MOSFET와 비슷한 효율을 갖는 것으로 추정된다. 이를 개선하기 위해 스위치의 드레인 소스 및 게이트 소스 간 ac loop 인덕턴스 저감 및 스위치 특성을 고려한 데드 타이밍 조절이 필요할 것으로 예상된다.

### 4. 결론

본 논문에서는 GaN FET를 적용한 PSFB dc dc 컨버터를 설계 및 구현하였다. GaN FET PSFB 시스템의 성능 검증을 위해 Si MOSFET을 대조군으로 하여 효율을 비교 분석하였다. 부하가 증가할수록 줄어드는 효율 차이는 Faulty turn on 및 데드타입 문제로 판단되며 이를 해결하면 Si MOSFET 보다 2% 정도 높은 효율을 가질 것으로 예상된다.

#### Acknowledgment

이 논문은 2013년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임. (No. NRF 2013R1A1A1076109)

#### 참고 문헌

- [1] Jung Hoon Ahn, Comparative Loss Analysis of Si MOSFET and GaN FET Power System, 전력전자학회 2013년도 추계학술대회 논문집, 2013.11, 190-191 (2 pages)
- [2] Shu Ji, High Frequency High Power Density 3 D Integrated Gallium Nitride Based Point of Load Module Design, IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 28, NO. 9, SEPTEMBER 2013