

# 선박용 레이더 신호처리부를 위한 시뮬레이션 테스트보드 구현

손계준 · 김유환\* · 양훈기

광운대학교 \* (주)제로닉스

## Simulation Test Board Implementation of Digital Signal Processor for Marine Radar

Gye-Joon Son · Yu-Hwan Kim\* · Hoon-Gee Yang

Kwangwoon University \* Zeronex Corporation

E-mail : thsrwns@kw.ac.kr, kimyh@zeronex.co.kr, hgyang@kw.ac.kr

### 요 약

본 논문에서는 자동적으로 충돌을 예방하는 선박용 레이더 시스템의 표적 탐지 및 추적 알고리즘, 충돌위험 계산 및 위험 경보 알고리즘을 개발하고 이를 적용시켜 일련의 동작을 수행하는 신호처리 보드부를 디지털 하드웨어적으로 구현하였다. 근거리에서 성능이 우수한 FMCW (Frequency Modulation Continuous Wave) 신호를 송신신호로 사용하고 1도 간격으로 빔포밍하는 기계식 스캔방식의 안테나 사용을 시뮬레이션 환경으로 설정하였다. 테스트보드는 DSP칩, FPGA 등으로 구성되며 이를 이용하여 개발된 알고리즘의 시뮬레이션을 수행하는 임베디드 시스템을 구현하였다.

### ABSTRACT

In this paper, we present a signal processing algorithm for a marine radar system, in which the evaluation of probability of collision as well as target detection and tracking are performed. Moreover, the digital signal processor that implements the algorithm is proposed. As simulation environment, a mechanically scanning antenna utilizing FMCW signal is used, conducting the beamforming operation with 1 degrees intervals. Test board consists of DSP chips and FPGA, which enable the implemented system to operate in real-time.

### 키워드

marine radar, digital signal processing, FMCW

## 1. 서 론

자동 선박충돌 방지시스템은 레이더를 이용하여 다른 선박들의 이동 정보를 컴퓨터로 계산하여 자동적으로 복수의 다른 선박들과의 충돌 위험 상황 평가를 하는 장치로써 충돌사고 방지를 위해 사용되고 있다. 본 논문에서는 복잡하고 다양한 기능이 요구되는 ARPA(Automatic Radar Plotting Aid) 전체를 개발하기 보다는, 중소형 선박에서 요구되는 기능들만을 추출하여 이에 적합한 자동 선박충돌 방지시스템을 개발하고자 한다.

본 논문에서는 ARPA의 주요 기능인 CPA(Closest Point of Approach)와 DCPA(Distance at CPA), TCPA(Time at CPA) 계산 및 충돌위험 계산부, 방향권고부 등을 레이더 신호처

리부와 연동하여 충돌 회피를 수행하는 임베디드 시스템을 개발하였다. 기존 해상용 레이더는 x-band 펄스 타입 신호를 사용하나[1] 본 논문에서는 근거리에서 성능이 우수한 FMCW 신호를 이용해서 표적을 탐지할 수 있는 시스템을 개발하였다. 개발된 레이더 신호처리부의 테스트를 위해서 필요한 실시간 수신 신호는 Xilinx IPCore 및 Verilog HDL 프로그래밍으로 FPGA를 설계한 후 이를 이용해서 해결하였으며 이는 고속의 실시간 무선 입력 신호 발생에 활용될 수 있을 것으로 기대 된다. FPGA를 이용하여 헤딩 신호, 베어링 신호, 트리거 신호 등을 발생시키고 DSP에서는 이를 인터럽트 신호로 사용한다.[2]

2장에서는 알고리즘 설계에 대한 내용을 간략하게 설명하고, 3장에서는 구현 방법 및 테스트보

드 설계시 사용된 DSP칩과 FPGA칩에 대한 성능에 대해 언급하며 4장에서는 시뮬레이션 결과를 통해 테스트보드의 동작을 검증한다. 마지막으로 5장에서 결론을 맺는다.

## II. 알고리즘 설계

### 2.1 타선 정보 획득

IMO가 규정하는 항해용 레이더 성능 기준 (0.75° - 2°)을 참고하여 수평 방향으로 1도의 빔폭을 갖는 기계식 스캔방식의 안테나 사용을 가정하였다. 안테나의 방위 측정 방식을 기하학적으로 표현하면 그림 1과 같다.

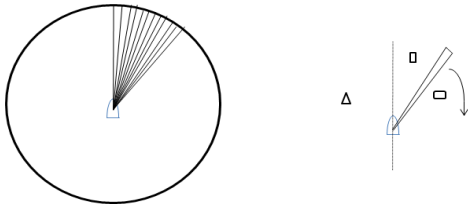


그림 1. 방위 측정 방식

그림 1은 본선의 안테나가 한 방향을 지향하고 있을 때 전파를 방사하고 반사되는 신호를 수신하여 지향한 방향의 타선 유무를 탐지하는 방법을 나타내고 있다.

본 논문에서 송신신호  $s(t)$ 를 FMCW신호로 사용하고 표적 반사계수를 1로 가정 하였다. 이때 수신신호  $r(t)$ 를 다운 컨버전스한 up-chirp 구간 의 신호  $r_u(t)$ 는 식(1)과 같다.[3]

$$r_u(t) = \exp \left[ -j2\pi \left\{ \frac{2R}{c} f_c + \left( \frac{4BR}{T_m c} - \frac{2v}{c} f_c \right) t \right\} \right] \quad (1)$$

식(1)에서  $f_c$ 는 캐리어 주파수,  $B$ 는 대역폭,  $T_m$ 은 modulation time이고  $R$ 은 본선에서 타선까지의 거리,  $v$ 은 타선의 이동속도를 나타낸다. 다운 컨버전스한 수신 신호에 푸리에 변환을 적용시키면 표적이 위치한 거리  $R$ 과 이동 속도  $v$ 의 추정 결과는 식(2)의 관계가 있다.

$$R = \frac{c(f_{ub} + f_{db}) T_m}{8B}, \quad v = \frac{c(f_{db} - f_{ub})}{4f_c} \quad (2)$$

식(2)에서  $f_{ub}, f_{db}$ 는 각각 up beat 주파수와 down beat 주파수를 나타낸다.

해상용 레이더는 클러터의 영향이 크므로 클러터와 같은 주변 환경을 고려하기 위해 표적 유무를 판단할 때 쓰는 대표적인 OS-CFAR 알고리즘을 탐지 과정에 적용시켰다.[4]

### 2.2 충돌위험 계산 및 방향권고

안테나의 수신신호로부터 얻는 타선의 정보는 상대좌표에서 상대벡터로 타선의 움직임을 표현하는 방식이다. 타선의 이동 정보를 이용하여 움직임을 예측하고 CPA, TCPA 등을 계산하여 충돌 위험 여부를 추정하였다.[5,6] 사전에 설정된 CPA/TCPA의 문턱값보다 계산 결과가 더 작을 경우 충돌 위험이 있다고 판단하여 충돌을 피하기 위한 방향으로 본선의 이동을 권고하는 알고리즘 동작이 수행된다. 본 논문에서 제안하는 본선 진행방향 권고 알고리즘의 순서도는 그림 2와 같다.

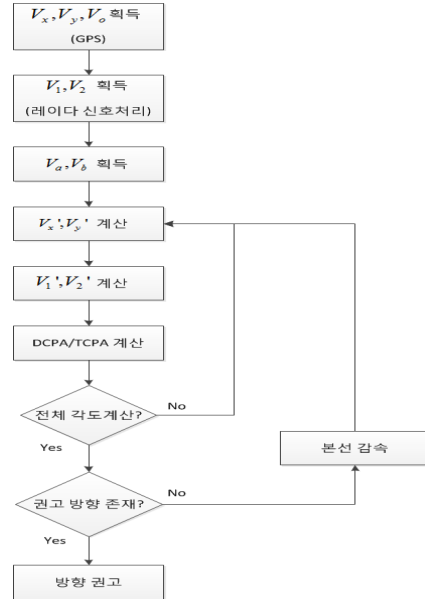


그림 2. 방향 권고 알고리즘의 순서도

그림 2에서  $V_x, V_y$ 는 본선의  $x$ 축과  $y$ 축 방향의 절대속도 벡터를 나타내고  $V_a, V_b$ 는 타선의  $x$ 축과  $y$ 축 방향의 절대속도 벡터,  $V_1, V_2$ 는 타선의  $x$ 축과  $y$ 축 방향의 상대속도 벡터를 나타낸다. 본선의 절대좌표는 GPS 등의 정보를 이용하여 알 수 있으므로 레이더 신호처리에 의해 얻어지는 타선의 상대속도와 본선의 절대속도를 이용하여 타선의 절대속도를 계산할 수 있다. 결과적으로 본선과 타선의 절대속도를 얻을 수 있으므로 방향권고 알고리즘을 통해 본선의 이동방향과 속도를 수정하고 수정된 정도에 따라 다르게 얻어지는 타선의 상대속도를 구하여 DCPA/TCPA를 새로이 계산하여 충돌 여부를 반복적으로 계산할 수 있다. 방향 수정을 위해 로테이션 행렬을 사용하며 수정된 본선의 진행방향을 나타낸 결과는 식(3)과 같다.

$$\begin{bmatrix} V'_x \\ V'_y \end{bmatrix} = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} V_x \\ V_y \end{bmatrix} \quad (3)$$

식(3)에서  $V'_x, V'_y$ 가 방향 수정 전의 본선의

절대속도이고  $V_x', V_y'$ 가 방향을 수정한 후의 본선의 절대속도,  $\theta$ 는 수정한 본선의 진행방향 각도의 크기를 나타낸다.

이동 방향 권고 알고리즘은 크게 2단계로 구분된다. 첫 번째 단계는 본선의 속력은 그대로 유지한 채 방향을 수정하여 항로를 바꾸는 방법이다. 첫 번째 단계의 과정에서 충돌을 피하기 위한 적절한 본선의 방향을 찾을 수 없는 경우 두 번째 단계인 본선의 속력을 줄이면서 방향을 찾는 과정을 되풀이해서 궁극적으로 충돌 회피를 위한 본선의 속력과 이동 방향을 구하게 된다. 위의 과정을 거쳐 결과적으로 충돌을 회피하도록 본선의 진행방향을 권고해주는 알고리즘을 개발하였다.

### III. 디지털 하드웨어 구현

#### 3.1 전체 시스템 블록

본 논문에서 개발하는 레이더 테스트보드 시스템은 역할에 따라 크게 PC부, DSP부, FPGA부로 구성했으며 전체 시스템 블록도는 그림 3과 같다.

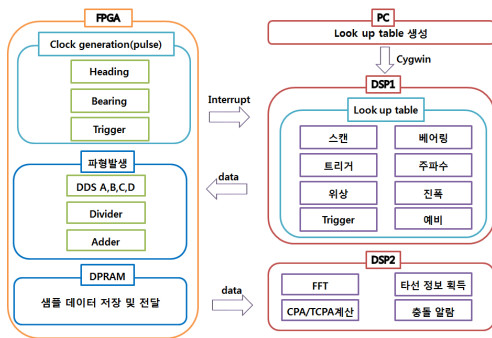


그림 3. 전체 시스템 블록도

시뮬레이션을 위해서 필요한 실시간 자선과 타선의 정보를 PC에서 발생시킨 후 DSP1부로 전송하고 레이더 안테나가 회전하는 시간에 맞춰 선박 정보를 DSP1에서 FPGA로 전송한다. 정보를 전송받은 FPGA는 안테나의 실시간 수신 신호를 발생시키고 이 신호를 신호 처리부인 DSP2로 전송하여 신호 처리 과정을 거친 후 타겟 정보를 획득하고 충돌 알람 및 방향 권고를 수행한다.

#### 3.2 디지털 보드 설계

개발한 알고리즘의 하드웨어적 구현을 위해 테스트보드를 직접 설계 및 제작하였다. 테스트보드 제작에 사용한 DSP는 TI사의 모델 중 C674X 계열인 TMS320C6748 DSP이다. 375MHz의 CPU 클럭 주파수로 동작하며 최대 3648MIPS의 성능을 발휘한다. 기본적으로 448KByte의 내부 메모리를 갖고 있으며 EMIFA와 DDR2 SDRAM 2개의 외부 메모리를 가지고 있다. FPGA는 Xilinx사의 XC5VLX50를 사용하였다. 이 IC에는 48개의

DSP48E Slices와 1,728Kb의 블록 메모리를 그리고 560개의 I/O Pin을 가지고 있어 ADC, DAC를 고속으로 연산을 가능하게 해준다.

개발한 알고리즘은 CCS, ISE 프로그램을 사용해서 코딩하였고 Cygwin, Teraterm 프로그램을 이용하여 코딩한 알고리즘을 테스트 보드에 업로드 하는 방식으로 포팅 작업을 수행하였다.

### IV. 시뮬레이션

시뮬레이션은 해양 환경을 고려한 그림 4와 같은 환경 파라미터 조건에서 수행하였다.

순번	파라미터	연산
1	RF Frequency	9.41 GHz
2	Wavelength	$\lambda = \frac{c}{f} = \frac{3 \times 10^8}{9.41 \times 10^9} = 0.032 \text{ m}$
3	Modulation Period (chirp duration)	10ms
4	Bandwidth	50 MHz
5	Maximum Range	750 m
6	Range Resolution	$\Delta R = \frac{c}{2 \times B} = \frac{3 \times 10^8}{2 \times 50 \times 10^6} = 3 \text{ m}$
7	Maximum delay time	$\tau = \frac{2R}{c} = \frac{2 \times 750}{3 \times 10^8} = 5 \mu\text{s}$
8	Maximum Beat frequency	$f_b = \frac{\tau B}{T_m / 2} = \frac{4RB}{T_m c} = \frac{4 \times 750 \times 50 \times 10^6}{10 \times 10^{-3} \times 3 \times 10^8} = 50 \text{ kHz}$
9	Maximum Velocity	80 Km/hour (22.2 m/sec)
10	Maximum Doppler frequency	$f_{dmax} = \frac{2 \times V_{max}}{\lambda} = \frac{2 \times 22.2}{0.032} = 1387.5 \text{ Hz}$
11	ADC Sample rate	$f_s \geq 2(f_{dmax} + f_{max}) = 2 \times (50 \text{ kHz} + 100.72 \text{ kHz}) = 301.44 \text{ kHz}$

그림 4. 파라미터 설정값

그림 4에서와 같이 레이더의 사용주파수를 9.41GHz로 설정하였으며 이때 파장은 0.032m가 된다. chirp 구간은 10ms로 설정하였고 이에 따라 전 방위 스캔 시간은 3.6초가 된다. 대역폭은 50MHz로 최대거리는 750m로 각각 설정하였다. 거리해상도는 대역폭에 반비례하여 3m가 되고 최대지연시간은 5μs이며 최대지연에 따른 최대 beat 주파수는 50kHz가 된다. 선박의 최대 속도는 80km/h로 가정하여 이동하는 선박의 최대 도플러 주파수는 1387.5Hz로 설정하였다.

시뮬레이션을 위해 첫 순서로 PC에서 본선과 타선의 이동방향 및 속도를 임의로 설정하고 이에 따라 타선의 정보를 담고 있는 Look Up Table을 생성했다. 생성한 Look Up Table을 테스트보드로 보내주고 FPGA칩에서는 실시간 수신 신호를 생성하였다. 그림 5은 오실로스코프를 사용하여 FPGA에서 발생시킨 파형을 관측한 사진이다. 이로써 PC에서 보내진 정보가 FPGA에 정상적으로 전송되어 실시간으로 신호 파형을 출력함을 확인할 수 있다.

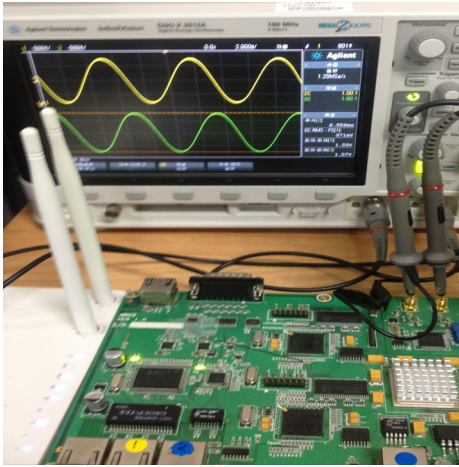


그림 5. FPGA로부터 생성된 파형 관측

이렇게 생성된 파형을 DSP로 보내 신호처리 과정을 거쳐 타선의 위치 정보를 획득하였다.

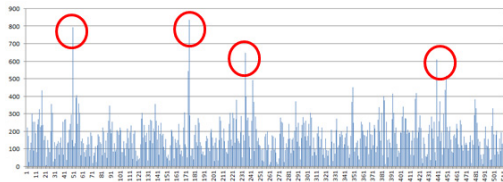


그림 6. 한 방향에 4개의 타선이 있는 경우

그림 6은 한 방향에 4개의 선박이 겹쳐있는 경우 FFT를 사용해 구별하는 그림이다. 이를 통해 고속으로 발생하는 FPGA 신호에 맞춰 실시간으로 신호처리 과정을 수행하는 DSP의 동작을 검증하였다.

위와 같은 과정을 거쳐 타선들의 위치 정보를 알 수 있고 이를 토대로 선박들의 진행 방향을 예측하여 CPA 등을 계산한 후 충돌 위험을 판단한다. 만약 충돌 위험성이 있다고 판단되는 경우 방향 권고 알고리즘을 적용시켜 본선의 진행 방향을 수정한다.

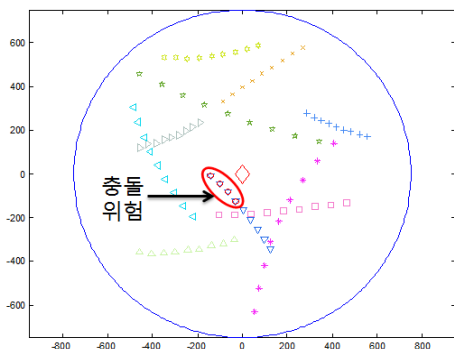


그림 7. 추정 결과

그림 7은 중앙에 위치한 본선과 그 주변에 위치한 여러 타선들의 과거 이동 궤적과 현재 위치를 토대로 타선들의 미래 이동 경로를 추정한 그림이다. 시뮬레이션을 통해 그림 7과 같이 중앙의 위치한 본선에 설정한 안전거리보다 가깝게 타선이 접근할 경우 알고리즘에 따라 진행방향 권고 동작을 수행하는 것을 확인하였다.

## V. 결 론

본 논문에서는 자동 충돌예방 레이더 시스템 개발을 목적으로 레이더 신호처리부 검증을 위해 파형 생성 및 신호 처리를 수행하는 DSP칩과 FPGA칩을 이용한 시뮬레이션 테스트 보드를 설계 및 제작하였다. 시뮬레이션으로 FPGA의 실시간 신호 발생과 DSP의 신호 처리 동작을 검증하였으며 이는 고속의 실시간 무선 입력 신호 발생에 활용될 수 있을 것으로 기대 된다.

결과적으로 고속 회전하는 안테나에 따른 실시간 신호 발생부 및 자선을 중심으로 전방위 타선에 대한 정보를 획득하여 자동적으로 충돌을 예방하는 신호 처리부를 임베디드 시스템으로 구현하였다.

## 참고문헌

- [1] Asif Awaludin, Ginaldi Ari Nugroho, Sahirul Alam, Dwi Fadila K, Rudy Yuwono, "Development of Marine Radar Signal Acquisition and Processing System", *Information Technology and Electrical Engineering (ICITEE), 2013 International Conference on*, pp.97-100, Oct. 2013
- [2] Alan Bole, Alan D. Wall, Alan G. Bole, W O Dineley, *Radar and ARPA Manual*, elsvier, pp.27-41, 2013
- [3] Joon Hyung Yi, Inbok Lee, Shbat, M.S., Tuzlukov, V., "24 GHz FMCW radar sensor algorithms for car applications", *Radar Symposium (IRS), 2011 Proceedings International*, pp.465-470, 2011
- [4] Mark A. Richards, *Fundamentals of Radar Signal Processing*, McGraw-Hill Professional Publishing, pp.347-370, 2005
- [5] Zou Xiao-hua, "A Study on Collision Avoidance of Ships with Decomposition Coordination Method", *Multimedia Technology (ICMT), 2010 International Conference on*, pp.1-4, Oct. 2010
- [6] Alan Bole, Alan D. Wall, Alan G. Bole, W O Dineley, *Radar and ARPA Manual*, elsvier, pp.232-251, 2013