

# PSCAD/EMTDC를 이용한 11-level MMC HVDC 시스템의 스위칭레벨 동작분석 모델 개발

홍정원, 정종규, 유승환, 한병문, 최종윤  
명지대학교, (주) 효성

## Switching-level operation Anlysis Model development of 11-level MMC HVDC System using PSCAD/EMTDC

Jung Won Hong, Jong Kyou Jeong, Seung Hwan Yoo, Byung Moon Han, Jong Yun Choi  
Myongji University, Hyosung Corp.

### ABSTRACT

본 논문에서는 PSCAD/EMTDC를 이용하여 MMC(Modular Multi level Converter)를 기반으로 한 HVDC 시스템 시뮬레이션 모델을 개발하였다. 스위칭 레벨의 동작을 분석하기 위해 각 ARM당 10개의 SM(Sub Module)과 2개의 RM(Redundancy Module)을 구성하여 11 level의 MMC 출력 전압을 형성하였다. SM 동작시 발생하는 전압 불균등 문제를 해결하기 위하여 밸런싱 알고리즘을 적용하였으며, SM의 출력 전압에 발생하는 Ripple을 고려하여 Capacitor의 용량을 설계하고 이를 검증하였다. 또한 시뮬레이션을 이용하여 HVDC 성능 분석과 MMC의 성능개선을 위한 순환전류 알고리즘 및 Redundancy 투입 알고리즘을 구현하고 그 결과를 확인하였다.

### 1. 서 론

본 논문에서는 MMC를 기반으로 한 HVDC 시스템의 동작을 스위칭 레벨에서 분석하고 MMC를 설계하는데 활용할 목적으로 각상 한 암당 12개의 SM(Sub Module)을 갖는 MMC 기반 BTB HVDC 시스템을 대상으로 시뮬레이션 모델을 개발한 내용을 기술하고 있다. 개발한 시뮬레이션 모델에서는 각 SM의 DC 전압 평형유지 알고리즘, 순환전류 억제에 위한 알고리즘, 교류 출력전압의 고조파를 저감하기 위한 알고리즘, 그리고 고장이 발생한 SM을 Bypass하는 알고리즘을 채택하였다.

## 2. MMC(Modular Multi-level Converter)

### 2.1절 MMC의 구성

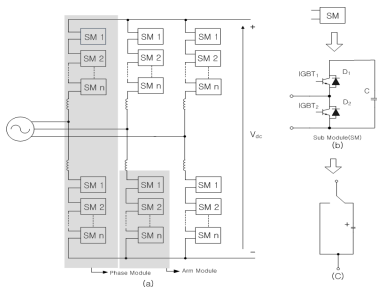


그림 1 MMC와 SM의 구성  
Fig. 1 A Design of MMC and SM

그림 1은 3상으로 구성된 MMC의 구성도이다. MMC의 한 상은 상단과 하단 두 개의 암으로 구성되며 각 암은 Half bridge형태의 SM이 직렬로 결합하여 구성된다.

SM의 동작에 따라서 커패시터의 전압이 변동하기 때문에 출력 터미널 전압을 적절하게 형성하지 못하게 된다. 이는 MMC 출력 전압의 THD를 상승시키는 결과를 초래한다. 따라서 커패시터 전압을 일정 값으로 유지시키는 것이 매우 중요하다.

MMC가 출력해야할 전압의 레벨이 결정되면, 이 전압을 형성하기 위한 상·하단 암의 SM의 ON 수가 결정되며, 전류의 방향에 따라 커패시터가 충전하는 상황에서는 측정된 커패시터의 전압이 제일 낮은 SM부터 ON을 시켜주며, 방전하는 상황에서는 측정된 커패시터의 전압이 제일 높은 SM부터 ON을 시켜줌으로서 일정전압을 유지할 수 있다.

하지만 일정전압을 유지하여도 커패시터의 충·방전 동작에 의하여 일정 값을 기준으로 흔들리게 된다. 이 커패시터 전압이 일정 기준 값을 벗어나면 출력 전압의 리플이 증가하게 되어 전체적인 제어 성능이 떨어진다. 따라서 커패시터의 전압 흔들림을 줄이기 위해 커패시터의 용량설정이 이루어져야한다. 이는 이미 몇몇 연구자들에 의해 수식적으로 해석이 되었으며, 설정하고자 하는 전압 흔들림의 범위에 따른 커패시터의 용량이 결정되는 수식이 있어 이를 인용하여 SM 커패시터의 용량을 설정하였다. 인용된 수식은 식 (1)과 같으며, 각 파라미터에 대한 설명은 표 1과 같다.<sup>[1]</sup>

$$C_0 = \frac{\bar{P}_d}{3 \times k \times n \times w_n \times \epsilon \times (\bar{U}_c)^2} \times \left(1 - \left(\frac{k \times \cos\phi}{2}\right)^2\right)^{\frac{3}{2}} \quad (1)$$

표 1 서브모듈 설계 파라미터

Table 1 SM capacitor design parameter

symbol	description
$\bar{P}_d$	$S \times \cos\phi$
$k$	Voltage Modulation Index
$n$	The Number of SMs per Arm
$w_n$	Fundamental Frequency
$\epsilon$	Voltage Ripple of the Capacitor
$\bar{U}_c$	Mean Value of the Capacitor Voltage
$\cos\phi$	Power Factor

### 2.2절 MMC 제어기 설계

제어기의 구성은 최상위 제어기인 Master controller부터 Current controller, Arm controller, 최하위 제어기인 SM controller로 구성되어 있다. 각 controller는 MMC의 동작을 위한 제어알고리즘으로 구성되어있다. Master controller는 Energy Management Strategy 알고리즘에 의해서 유/무효 전력 지령치를 생성하고 생성된 지령치는 하위 제어기인 전류제

어기(Current controller)로 전달된다. 전류제어기는 순환전류를 억제하는 알고리즘과 전류제어 알고리즘으로 구성되어 있으며 상위제어기에서 받은 지령에 의해 A, B, C상 기준전압의 지령치를 생성하고 하위제어기인 Arm controller에 전달한다. Arm controller는 출력전압 고조파 저감 알고리즘, SM 커패시터 전압균등 알고리즘, Redundancy Module 투입 동작 알고리즘으로 구성되어 있으며, 상위제어기에서 받은 지령에 의해 각 압의 SM 중 ON 되어야 하는 SM의 개수의 지령치를 생성하고 하위제어기인 SM controller로 전달한다. SM controller는 지령을 받아 적절한 SM을 ON 상태로 동작시킨다.

### 2.3절 MMC 시뮬레이션

본 논문에서는 PSCAD/EMTDC 프로그램을 이용하여 25MVA급 11 level MMC HVDC 시스템 모델을 개발하였다. 전체 시스템은 2기의 MMC가 BTB(Back to Back)구조로 연결되어 있으며, DC link전압은  $\pm 10kV$ 로 제어된다. MMC HVDC 시스템은 1기의 MMC가 유효전력제어를 통해 DC link 전압을 일정하게 유지하는 제어동작을 수행하고 무효전력제어를 통해서 연계된 계통의 역률제어를 수행한다. 다른 1기의 MMC는 유효전력제어를 통해서 전력의 흐름을 양방향으로 제어하고 무효전력제어를 통해서 역률제어를 수행한다. 그림 2는 시간에 따른 유·무효전력의 지령값과 실측값의 그래프를 나타낸 것이다.

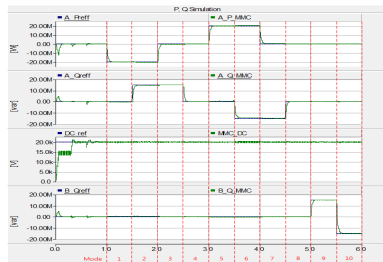


그림 2 25MVA 유·무효 전력 제어 결과 파형  
Fig. 2 P & Q Control of 25MVA MMC HVDC System

1기의 MMC는 DC link전압을  $\pm 10kV$ 로 일정하게 제어하고 있으며, 유효전력의 흐름이 양방향으로 제어되는 과도상태에서도 일정 값을 잘 유지하는 것을 확인하였다. 또한 각 MMC에 연계된 계통의 무효전력은 무효전력제어 기준 값을 잘 추종하는 것을 확인하였다.

그림 3는 MMC의 성능개선을 위한 순환전류 억제 제어기(CCSC: Circulating Current Suppressing Controller)를 시뮬레이션에 적용하고 동작 전·후 파형을 비교함으로써 CCSC의 성능을 확인한 파형이다. CCSC의 동작 전·후 순환전류의 크기는 확연한 차이가 나는 것을 확인 할 수 있으며, 암 전류를 CCSC를 동작시키기 전에는 고조파가 함유된 왜곡된 전류파형을 나타내고 있지만 CCSC를 동작시키고 난 후 정현파로 개선되는 것을 알 수 있다. 또한 SM들의 커패시터 전압리플이 약 40V 정도 작아지는 것을 확인하였다.<sup>[2]</sup>

본 논문에서 구성한 11 level MMC는 예비모듈을 2개 추가하여 하나의 암이 12개의 SM로 구성되어 있다. 10개의 SM은 11 level 출력전압을 형성하는데 꼭 필요한 구성이므로 최대 2개의 SM에 문제가 발생하더라도 계속해서 정상동작을 유지할 수 있다.

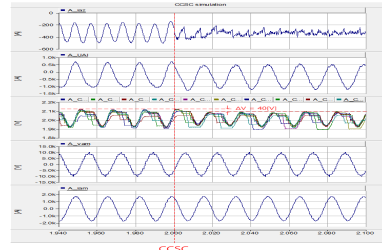


그림 3 CCSC 시뮬레이션 결과 파형  
Fig. 3 Simulated waveform of MMC using CCSC

그림 4는 암의 SM이 순차적으로 2개까지 고장이 발생하였을 때 MMC의 동작이 정상적으로 이루어지는지 확인하기 위하여 출력전압, 출력전류, SM 커패시터 전압 리플을 분석해 보았다. SM 커패시터 리플 전압이 과도상태에서 약간 상승하지만 출력전압, 출력전류 파형은 SM에 고장이 발생하기 전 상태를 잘 유지하고 있는 것을 확인하였다.

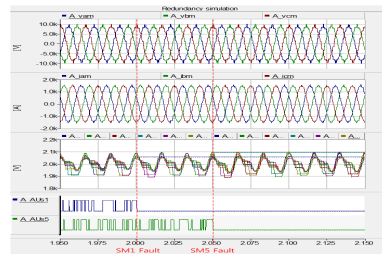


그림 4 예비 모듈 투입 시뮬레이션 결과 파형  
Fig. 4 Redundancy Module Operation

## 3. 결론

본 논문에서는 MMC(Modular Multi level Converter)를 기반으로 한 HVDC 시스템의 동작특성을 스위칭 레벨에서 분석 가능한 시뮬레이션 모델을 개발하고 이 모델을 이용한 분석결과에 대해 기술하였다.

개발한 시뮬레이션 모델은 MMC 기반의 HVDC 시스템의 동작 특성을 스위칭 레벨에서 분석하는데 활용이 가능하고 교류나 직류 단에서 발생하는 고장에 대해 각 SM을 보호하기 위한 회로와 알고리즘을 개발하는데 활용가능 할 것으로 판단된다.

본 연구는 2013년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구과제입니다.  
(No. 20114010203030)

## 참고 문헌

- [1] G. Ding, M. Ding and G.Tang "An Innovative Modular Multilevel Converter Topology and Modulation Control Scheme for the first VSC HVDC project in China", in Proc. 16th Power Systems Computation Conference
- [2] Q. Tu, Z. Xu and L. Xu "Reduced switching frequency modulation and circulating current suppression for modular multilevel converters", IEEE Trans. Power Del., vol. 26, no. 3, pp.2099-2107, 2011