

# 계통전압 불평형 및 왜곡 상태시 개선된 하이브리드 PLL

김인호\*, 김흥근\*, 차헌녕\*, 전태원\*\*, 노의철\*\*\*  
 경북대학교\* 울산대학교\*\* 부경대학교\*\*\*

## Improved Hybrid PLL under Unbalanced and Distorted Grid Conditions

In Ho Kim\*, Heung Geun Kim\*, Honnyong Cha\*, Tae Won Chun\*\*, Eui Cheol Nho\*\*\*  
 Kyungpook National Univ.\*, Ulsan Univ.\*\*, Pukyong National Univ.\*\*\*

### ABSTRACT

본 논문에서는 기존의 하이브리드 PLL(Phase Locked Loop) 방법에서 개선된 PLL 방법을 제시한다. 기존의 하이브리드 PLL 방법은 정상분을 동기 좌표계에서 추출하여 다시 정지 좌표계로 변환 후 제어루프를 거쳐 위상을 검출 하는 방법이다. 이를 개선하여 정지 좌표계에서 정상분을 추출하여 제어루프를 거쳐 위상을 검출 하여 기존의 하이브리드 PLL 방법에서 보다 연산 및 제어가 간소해지는 장점이 있다. 제안된 방법을 시뮬레이션(MATLAB Simulink)을 통해 검증하였다.

### 1. 서 론

마이크로 그리드 및 스마트 그리드의 보급을 위해 각종 신재생 에너지원의 사용이 확대 되고 있다. 이러한 신재생 에너지의 계통 연계를 위해서는 계통의 주파수 및 위상 정보를 정확하게 읽어 것이 중요하다. 이러한 정보를 읽어 오기 위해 PLL(Phase Locked Loop)을 사용 하고 있다. 일반적으로 빠른 응답을 위해 PI제어기를 거치는 SRF(Synchronous Reference Frame) PLL이 많이 사용 되고 있다. 하지만 이러한 방법은 계통 전압의 불평형 및 왜곡 상태일 경우 정확한 위상 제어가 불가능 하다는 단점이 있다. 이를 해결하기 위해 계통 전압의 정상분을 추출 하는 다양한 알고리즘이 제시 되어 있다.

이러한 PLL 방법 중에 하이브리드 PLL 방법이 있다. 하지만 이 하이브리드 PLL은 연산의 증가를 가져오므로 상대적으로 개선된 하이브리드 PLL 기법을 제안한다. [1], [2], [3]

### 2. 하이브리드 PLL

#### 2.1 기존의 하이브리드 PLL

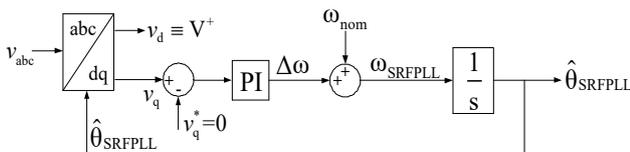


그림 1 동기좌표계 PLL  
 Fig. 1 SRF(Synchronous Reference Frame) PLL

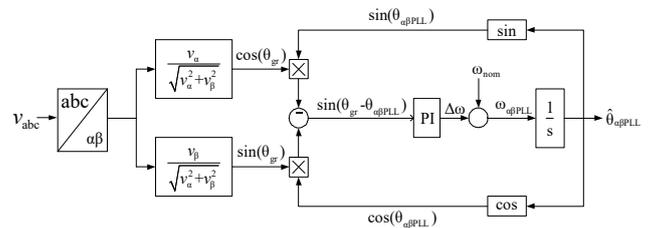


그림 2 αβPLL  
 Fig. 2 αβPLL

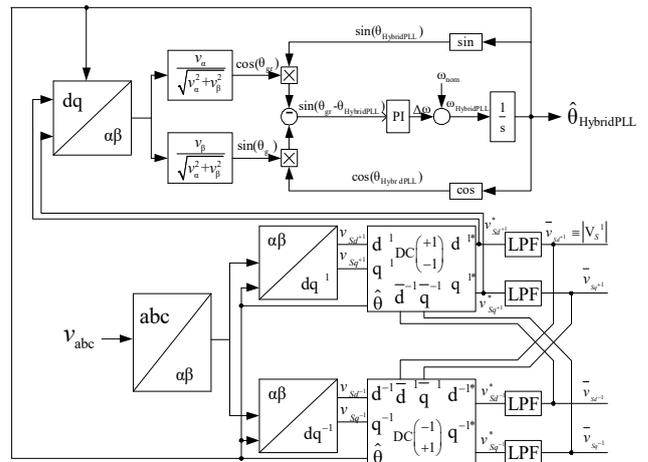


그림 3 하이브리드 PLL  
 Fig. 3 Hybrid PLL

그림 1은 일반적인 동기좌표계 PLL이다. 3상 전압을 동기좌표계로 변환하고 이때의 q축 전압을 PI제어기를 거쳐서 위상을 추정한다. 그림 2는 αβPLL 방법을 보여주고 있다. 일반적인 정지좌표계 PLL 방법은 arctan를 이용하여 위상을 추정하는데 반해서 αβPLL 방법은 연산된 위상의 sin,cos 값과 PI제어기를 거쳐 추정된 위상의 sin,cos 값의 연산을 통해 얻은 위상오차를 PI제어기의 입력으로 가져간다. 이 방법은 일반적인 동기좌표계 PLL 방법에 비해 같은 응답속도 대비 오버슈트가 감소하는 장점을 가지고 있다.

그림 3은 하이브리드 PLL 방법이다. 정상분 추출 알고리즘은 DDSRF 방법을 사용하고 이를 다시 정지좌표계로 변환하여 αβPLL을 하고 있다. 하지만 동기좌표계로 변환하여 정상분을 추출하고 다시 정지좌표계로 변환하여 αβPLL을 하므로 인하여 연산량의 증가를 가져오고 있다.

## 2.2 개선된 하이브리드 PLL

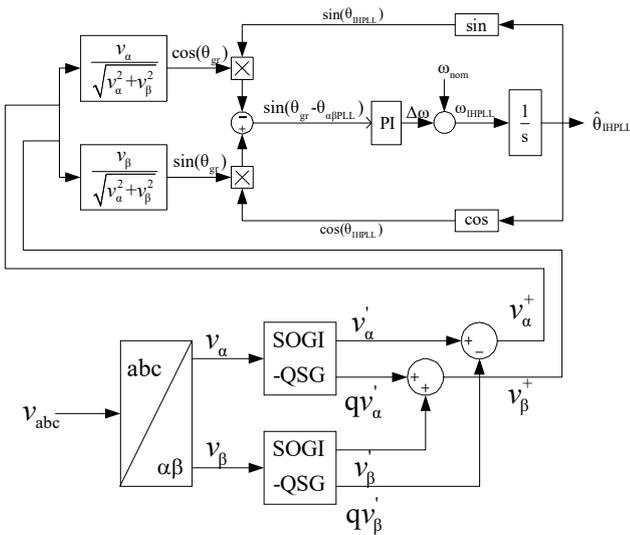


그림 4 개선된 하이브리드 PLL  
Fig. 4 IH(Improved Hybrid) PLL

기존의 하이브리드 PLL에서의 연산량 증가를 개선시키기 위해 개선된 하이브리드 PLL 방법을 제시한다. 이는 DSOGI 방법을 사용해서 정지좌표계에서 정상분을 추출해서 이를  $\alpha\beta$  PLL방법을 사용해서 일반적인 동기좌표계 PLL 대비 같은 응답 속도에서 오버슈트를 줄이는 장점을 가져가면서 연산량의 증가도 대폭 줄일 수 있다.

## 3. 시뮬레이션 결과

MATLAB Simulink를 이용하여 시뮬레이션을 진행하였다. 기존의 220V 3선 3상 전원에서 1.2초에  $v_a$ 는 그대로 두고  $v_b$ 와  $v_c$ 를 20%로 줄여서 불평형 상태를 만들었고 이때 SRFPLL과 IHPLL의 응답을 비교해 보았다.

1.2초에 계통 불평형 상태가 발생하였을 때 그림 5의 SRFPLL은 위상을 제대로 추정하지 못하고 있지만 그림 6의 IHPLL은 잠깐의 응답속도 이후 제대로 추정함을 볼 수 있다.

PI제어기의 이득은  $K_p = 2.80$ ,  $K_I = 87.91$ 이고 제어기의 주파수 대역폭은 125.66 [rad/s]이다.

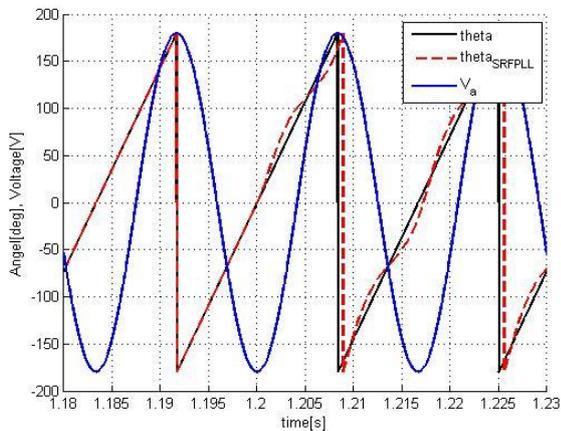


그림 5 계통 불평형 상태에서 동기좌표계 PLL의 응답  
Fig. 5 Response of SRFPLL under unbalanced grid condition

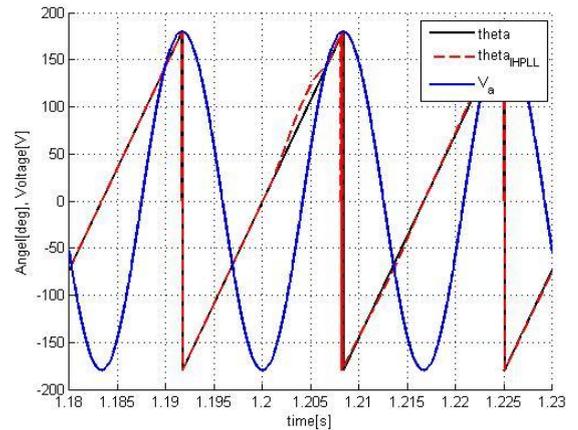


그림 6 계통 불평형 상태에서 개선된 하이브리드 PLL의 응답  
Fig. 6 Response of IHPLL under unbalanced grid condition

## 4. 결론

기존의 하이브리드 PLL에 비해서 연산이 대폭 감소된 개선된 하이브리드 PLL을 제안하였다. 기존의 하이브리드 PLL이  $\alpha\beta$ PLL을 하기 위해 동기좌표계에서 정지좌표계로 변환하는 연산의 복잡함이 있어 이를 개선하고자 정지좌표계에서 정상분을 추출하여  $\alpha\beta$ PLL을 하여 연산의 간소화가 이루어졌다. 이를 시뮬레이션을 통해 개선된 하이브리드 PLL의 성능을 검증하였다.

본 연구는 2013년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20111020400260)

## 참고 문헌

- [1] Hadjidemetriou, L. ; Kyriakides, E. ; Blaabjerg, F. "A New Hybrid PLL for Interconnecting Renewable Energy Systems to the Grid ", Energy Conversion Congress and Exposition (ECCE), 2012 IEEE, pp. 2075 - 2082, 2012
- [2] Rodriguez, P. ; Pou, J. ; Bergas, J. ; Candela, J.I. ; Burgos, R.P. ; Boroyevich, D. "Decoupled Double Synchronous Reference Frame PLL for Power Converters Control", Power Electronics, IEEE Transactions on, Volume: 22 , Issue: 2 pp. 584 - 592, 2007
- [3] Rodriguez, P. ; Teodorescu, R. ; Candela, I. ; Timbus, A.V. ; Liserre, M. ; Blaabjerg, F. "New Positive sequence Voltage Detector for Grid Synchronization of Power Converters under Faulty Grid Conditions", Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE, pp. 1 - 7, 2006