

# 두 가지 영전류 검출 방법을 이용한 임계 도통 모드(CRM) 역률 보상(PFC) 부스트 컨버터의 전고조파왜율 개선

임준혁, 신종원, 조보형  
서울대학교 전기정보공학부

## ABSTRACT

역률 보상(Power Factor Correction) 회로의 입력 전압은 정현파이다. 부스트 역률 보상 회로의 경우, 정현파인 입력 전압의 크기가 충분히 작을 때 다이오드가 도통하지 않는 구간이 생긴다. 이 구간에서는 입력 전류 파형의 왜곡이 일어나고, 입력 전류의 전고조파왜율(Total Harmonic Distortion)이 증가하게 된다. 본 논문에서는 임계 도통 모드(Critical Conduction Mode) 역률 보상 부스트 컨버터에 한하여 두 가지 영전류 검출 방법을 사용하여 전고조파왜율을 개선하는 방법을 제안하고, 모의실험으로써 성능을 검증하였다.

## 1. 서론

역률 보상 부스트 컨버터의 경우 입력전압이 정현파이기 때문에 필연적으로 다이오드를 도통시키기에 충분한 에너지가 제공되지 못하는 구간이 발생한다.<sup>[1]</sup> 이 구간에서 부스트 컨버터는 정상적인 컨버터로서 동작하지 않고, 공진 회로와 같이 동작한다. 이에 따라 인덕터에 흐르는 전류는 공진하는 파형이 된다. 결과적으로 해당 구간에서는 입력전류가 정현파를 따라가지 않고 왜곡된다. 입력전류가 정현파로부터 왜곡된 만큼 전고조파왜율 또한 증가하게 된다. 본 논문에서는 역률 보상 부스트 컨버터에서 입력전류의 왜곡이 발생하는 구간에 대한 기존의 분석을 간단히 소개하고, 이를 근거로 이 구간에서 입력 전류의 전고조파왜율을 개선하는 두 가지 영전류 검출 방법을 이용한 제어를 제안한다.

## 2. 제안된 두 가지 영전류 검출 방법

### 2.1 기존 역률 보상 회로의 왜곡 구간 분석

그림 1은 역률 보상 부스트 컨버터 회로에서 입력 전압이 충분히 낮아 다이오드가 도통되지 않는 구간의 주요 파형을 나타낸 것이다.<sup>[1]</sup> 다이오드가 도통하지 않아 정상적인 컨버터로 동작하지 않는 이 구간을 본 논문에서는 데드존(Dead zone)이라고 부르기로 한다.

그림 2는 데드존에서의 동작을 나타내는 등가회로이다. 그림 2의 (a), (b), (c)는 각각 그림 1의 mode 1, mode 2, mode 3 구간의 동작을 나타낸다. mode 1은 스위치가 온 상태인 구간이고, mode 2는 스위치와 다이오드가 모두 오프 상태인 구간으로 공진구간이다. mode 3은 MOSFET의 내부다이오드를 통해 인덕터 전류가 흐르는 구간이다.<sup>[1]</sup>

### 2.2 두 가지 영전류 검출 방법을 이용한 제어

그림 3은 데드존에서 영전류 검출 시점을 달리하여 제어하였을 때의 주요 파형들을 나타낸 것이다. 부스트 컨버터가 정상적으로 동작하는 구간에서는 스위칭 손실을 최소화하기 위하

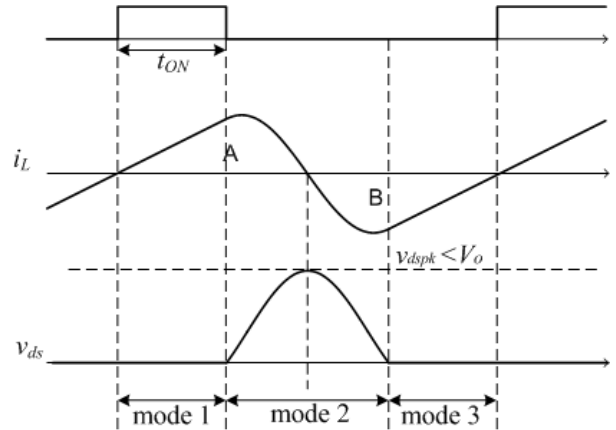


Fig. 1 Key waveforms of the CRM PFC boost converter for the dead zone<sup>[1]</sup>

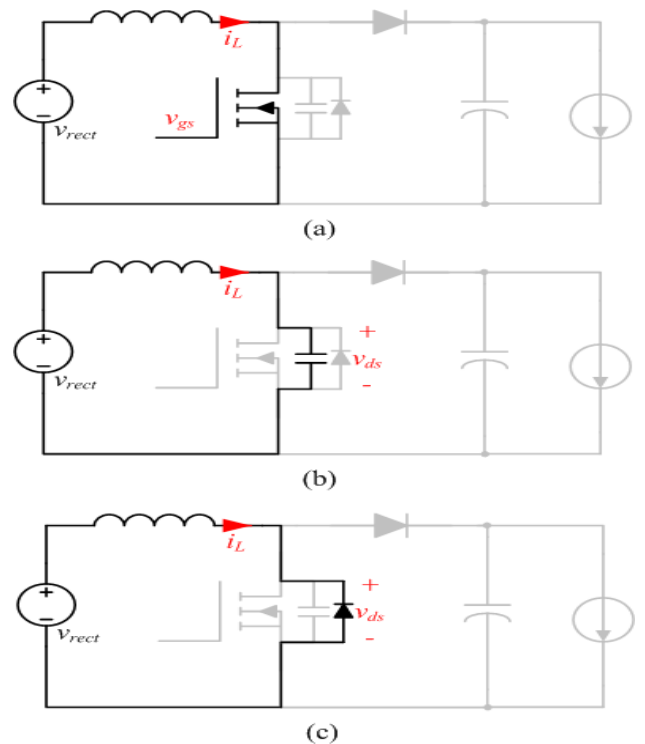


Fig. 2 Equivalent circuit for each mode in the operation in the dead zone (a) mode 1  $t_0-t_1$  (b) mode 2  $[t_1-t_2]$ <sup>[1]</sup>

여 드레인 소스 전압이 최저점일 때 스위칭을 하는 것이 바람직하다. 따라서 인덕터 전류가 0보다 작은 값에서 0을 지나는 시점에서 스위치를 켜는 밸리 스위칭(Valley switching)을 하여야 한다.

하지만 데드존에서 밸리 스위칭을 적용하면 그림 1에서 불

수 있듯이 인덕터 전류가 공진의 형태를 갖게 되고, 그림 1에서 A, B 영역의 넓이가 같아 평균입력전류는 0에 가까운 상수가 된다. 이와 달리, 데드존에서 밸리 스위칭을 하지 않고 인덕터 전류가 0보다 큰 값에서 0을 지나는 시점에서 스위칭을 하면 그림 3과 같은 인덕터 전류 파형을 얻게 된다. 결과적으로 입력 전류의 값은 밸리 스위칭을 할 때보다 큰 값, 즉 정현파에 가까운 값을 얻을 수 있을 것으로 예상할 수 있다. 그림 4는 각 모드에 해당하는 등가회로를 나타낸 것이다.

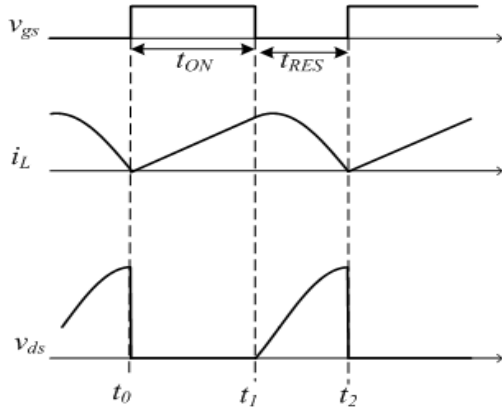


Fig. 3 Key waveforms of the CRM PFC boost converter for the dead zone when alternative ZCD method is applied.

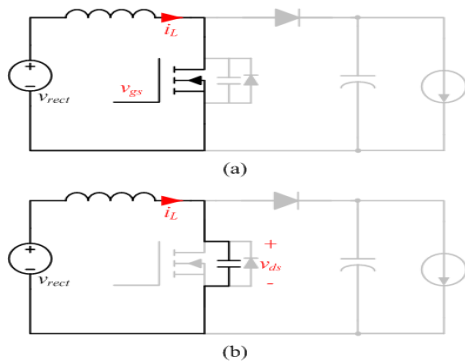


Fig. 4 Equivalent circuit for each mode in the operation in the dead zone (a) mode 1  $t_0-t_1$  (b) mode 2  $[t_1-t_2]$

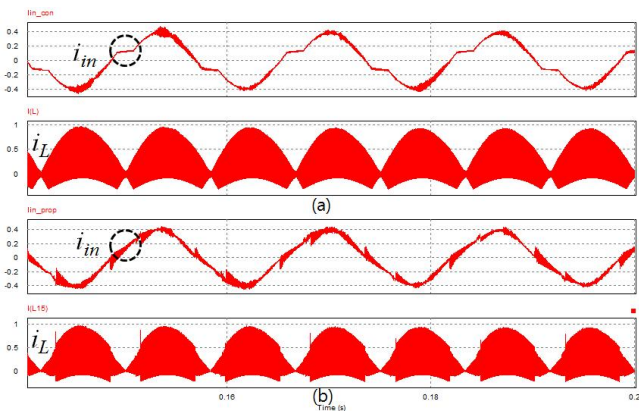


Fig. 5 Key waveforms of the CRM PFC Boost converter (a) when conventional ZCD method is applied (b) when alternative ZCD method is applied. Circled area is the dead zone.

### 2.3 제어 모드 변경 시 발생하는 고주파 경감 방법

제한한 제어 방법을 적용하면 데드존에서 영전류 검출 방법을 변경하는 과정에서 고주파가 발생한다. 밸리 스위칭할 때와 데드존을 위한 스위칭을 할 때의 인덕터 전류 값이 차이가 많이 나기 때문이다. 입력 전류의 왜곡이 가장 심하게 나타나는 데드존을 넘어가도 여전히 인덕터 전류의 파형은 공진에 가까운 모습을 보인다. 데드존을 위한 스위칭을 적용하는 범위를 더 늘려서 제어 모드 간의 차이를 줄이는 방법으로 제어 모드 변경에 의한 영향을 줄일 수 있다.

## 3. 시뮬레이션

그림 5는 각각 기존의 제어가 적용되었을 때와 제안한 제어 방법이 적용되었을 때의 주요 파형들을 나타낸다. 그림에 표시된 부분은 데드존을 나타낸다. 시뮬레이션 입력전류의 전고조파왜율을 계산하면 각각의 경우 17.57%, 13.09%로 구할 수 있어, 제안한 방법으로 전고조파왜율을 약 4.5%정도 감소시켰음을 알 수 있다.

표 1은 시뮬레이션 결과를 정리한 것이다. 제안한 제어 방법을 적용하였을 때 손실의 증가가 크지 않음을 알 수 있다.

Table 1 Simulation results

	전고조파왜율	스위치 손실	손실(%)
기존 회로	17.57%	0.46W	0.92%
제안한 회로	13.09%	0.48W	0.96%

## 4. 결론

본 논문에서는 역률 보상 부스트 컨버터에서 비정상 동작 구간에서의 파형 왜곡을 두 가지 영전류 검출 방법을 이용하여 개선하는 제어 방법을 제안하였다. 제안한 제어 방법을 이용하여 큰 추가 손실 없이 전고조파왜율을 낮출 수 있다. 하드 스위칭으로 인한 추가 손실은 게이트 신호를 지연시킴으로써 최소화하였다. 제안한 방법은 모의실험으로 성능을 확인하였다.

## 참고 문헌

- [1] J. W. Shin, B. H. Cho, and K. C. Lee, "Gate Signal Omission to Reduce the Drive Loss of CRM PFC Rectifier", 2012 IEEE 7<sup>th</sup> International Power Electronics and Motion Control Conference ECCE Asia, pp. 580-585, June, 2012.
- [2] J. W. Shin, G. S. Seo, B. H. Cho, and K. C. Lee, "Modeling and Implementation of Digital Control for Critical Conduction Mode power Factor Correction Rectifier", Control and modeling for Power Electronics (COMPEL), 2012 IEEE 13<sup>th</sup> Workshop on, Kyoto
- [3] J. Chen, R. Erickson, and D. Maksimovic, "Averaged Switch Modeling of Boundary Conduction Mode Dc to Dc Converters", IECON'01: The 27<sup>th</sup> Annual conference of the IEEE Industrial Electronics Society, pp.844-849