

# Core-A 플랫폼을 이용한 동기형 전력 제어 임베디드 시스템

이우경\* 문대철\* 박인학\*

호서대학교\* 시스템센트로이드\*\*

## Synchronized Power Control Embedded System Based on Core-A Platform

Woo-kyung Lee\* Dai-Tchul Moon\* In-Hag Park\*\*

Hoseo University\* Systemcentroid Inc\*\*

E-mail : dldnrud00@naver.com

### 요 약

본 논문은 마스터로 동작하는 32 비트 RISC 프로세서와 디지털 신호로 전력을 제어할 수 있는 다수의 슬레이브가 동기 되어 동작하는 전력 제어 임베디드 시스템을 구현한다. Core-A 플랫폼은 (주)다이나리트 시스템이 제공하는 Core-A 프로세서, AMBA 버스, SSRAM, AC97, DMA, UART, GPIO 모듈 등으로 구성된다. 슬레이브는 4 비트의 디지털 데이터의 값에 비례하여 220V 전력을 제어할 수 있는 아날로그 회로와 마스터가 보내는 신호에 동기 되어 다양한 전력제어 패턴을 생성하는 제어 시스템을 설계 하였다. Core-A 플랫폼이 라이브러리로 구축된 (주)시스템센트로이드의 Flowrian2를 사용하여 소프트웨어를 크로스 컴파일하고 하드웨어 회로를 시뮬레이션으로 검증하였다. 임베디드 시스템은 FPGA 검증 보드와 CPLD 칩에 구현되었고 전력제어 아날로그 보드를 제작하여 구현하였다.

### ABSTRACT

This paper realize power control embedded system with one master of Core-A 32-bit RISC processor and several slaves controlling power with synchronized digital signals. Core-A platform provided by Dynalith Systems consists of Core-A processor, AMBA bus, SSRAM, AC97, DMA, UART, GPIO etc. Slave is made by both digital part and analog part. The former generates various power control patterns synchronized with master signal. The latter converts 220V power proportional to 4 bit digital signals. Design of Embedded system is executed in Flowrian2 of System Centroid Inc., in which software is cross-compiled and hardware is verified by simulation. Embedded system is implemented in FPGA board and CPLD chips as well as PCB board for analog power control.

### 키워드

임베디드 시스템, Core-A 플랫폼, 전력 제어, 동기, Flowrian

### 1. 서 론

시스템 칩은 저 전력화 되면서 인간이 보편적으로 사용하는 전자제품에 널리 사용되게 되었다. 임베디드 시스템은 모바일통신, 백색 가전제품, 자동차, 로봇제어 등 다양한 분야에 적용되어 고 급화된 융합형 기술을 탄생시키고 있다. 본 논문 은 임베디드시스템과 전력 제어회로를 결합하여 디지털신호를 이용하여 가전제품의 전력을 제어 하는 기술이다. 예를 들어 대한민국의 총 전력 발 전량에서 약 20%가 조명에 사용되고 있다. 만약

전력 소비를 감소시키는 기술을 활용하여 기기당 20% 만을 절감하여도 100만 KW급의 원자력 발 전소 2기를 절약할 수 있다.

전력제어를 가능하게 하려면 임베디드 시스템 의 하드웨어 설계와 펌웨어 프로그래밍, 특수 기 능용 전자회로, 전력 제어를 위한 아날로그 회로 등의 기술이 개발되어야 한다. 또한 하드웨어와 소프트웨어 설계를 위한 개발 환경과 반도체 IP 라이브러리의 관리를 위한 CAD 환경이 구축되어 야 한다.

본 논문이 구현한 회로는 크게 3부분으로 구성

된다. 첫째는 32비트 RISC프로세서를 사용하는 Core-A 플랫폼 하드웨어와 PCM데이터를 분석하여 추출한 전력 제어 데이터를 아날로그 회로로 출력하는 기능을 제어하는 소프트웨어로 이루어진다. 둘째는 프로세서의 명령을 해석하여 전력을 제어하기 위한 전력 구동 디지털 회로이다. 셋째는 220V 전력을 제어하는 아날로그 회로로 구성된다.

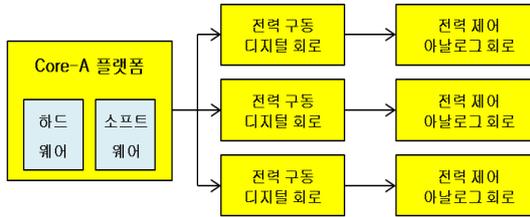


그림1. 전체 시스템의 구성

## II. Core-A 플랫폼과 개발 환경

플랫폼은 임베디드 시스템을 개발하는데 “공통, 공용의 표준화된 하드웨어 및 소프트웨어 개발 환경”으로서 모든 기능 블록들이 최적화되고 검증되어 있기 때문에 응용 제품에 따라 기능을 추가하고 삭제함으로써 신속하게 제품을 개발할 수 있다. 버스는 국내에서 가장 많이 사용되고 있는 AMBA 2.0 버스 프로토콜을 사용하였다. 음성 출력에 필요한 AC97 모듈과 빠른 음성 데이터이동을 위해 DMA가 사용되었으며 전력 제어를 위한 데이터는 GPIO를 통해 출력된다.

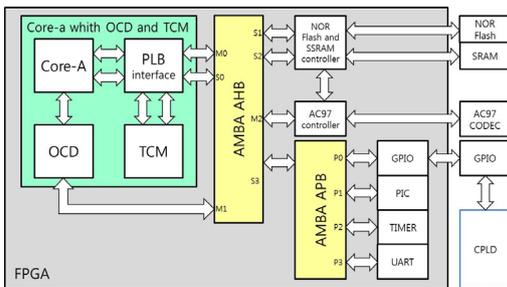


그림2. Core-A 플랫폼 구조

Core-A 플랫폼을 구성하는 반도체 IP 라이브러리, ORION과 크로스컴파일러는 인터넷 기반으로 동작하는 Flowrian2에 구현되었다. Flowrian2는 임베디드 시스템의 하드웨어와 소프트웨어를 설계하고 검증할 수 있는 CAD 시스템으로서 SaaS(Software-As-A-Service) 방식으로 인터넷을 통하여 서버에 구축된 설계 자원을 설계자들이 공유하면서 재사용할 수 있도록 구현되었다. C언어로 작성된 펌웨어를 크로스 컴파일 하여 추출

한 코드는 Core-A 플랫폼의 RAM에 포팅한 후에 ORION 라이브러리와 연동하여 시뮬레이션하면 동작을 검증할 수 있다.

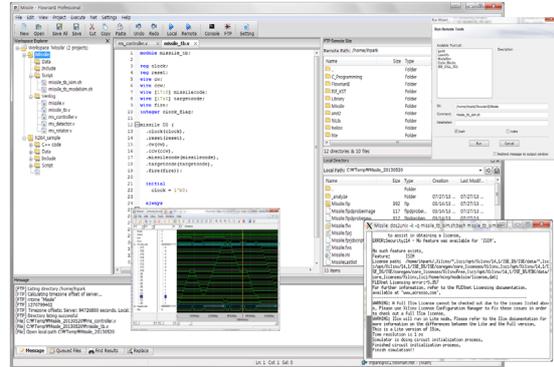


그림3. 설계 및 검증 CAD 시스템

## III. 전력제어 데이터 생성 소프트웨어

본 연구에서는 음악 데이터에 맞추어 전력을 구동하므로 PCM데이터가 입력 정보가 되고, 아날로그 회로를 구동하는 전력 구동 디지털 회로가 받아들이는 명령어 세트가 출력 정보가 된다. 이 변환을 수행하는 소프트웨어를 개발하였는데 PCM 데이터를 읽어 파형으로 표현하고 일정한 간격으로 전력제어 패턴을 수행하는 명령어를 16진수 형식으로 저장한다. 이 기능을 수행하는 소프트웨어는 PC Windows 환경에서 VisualStudio를 이용하여 C++로 개발되었다.

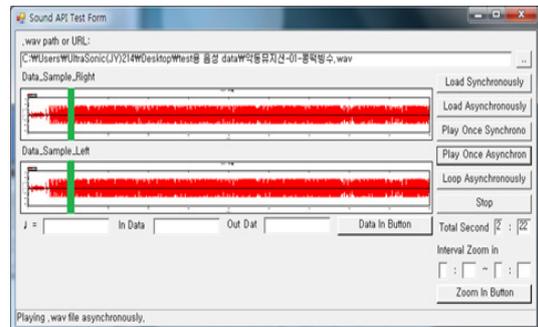


그림4. 소프트웨어의 그래픽 화면

Core-A 플랫폼과 전력 구동 디지털 회로는 직렬 통신방식으로 8비트의 패킷을 전송하는데 데이터의 종류를 결정하는 3비트와 데이터 4비트로 구성된다. 전자는 슬레이브의 주소, 전력제어패턴, 전력크기, 클럭속도, 동기화여부 등을 구분할 수 있는 정보들이다. 전자의 종류에 따라 후자 데이터의 종류가 구분된다.

#### IV. 전력 구동회로

전력 구동 회로는 Core-A 플랫폼이 전송하는 명령을 해석하여 아날로그 회로의 전력을 제어하는 역할을 수행한다. 단순히 전력 크기만을 제어하는 것이 아니고 패킷에 정의된 명령에 따라 다양한 패턴을 만들어 내는 팬시 기능을 구현한다. 예를 들어 단순히 전력의 크기를 제어하든지 페이드인(fade-in)이나 페이드아웃(fade-out) 방식으로 순차적으로 가변한다든지, 가변되는 변화의 속도를 조절한다든지, 여러개의 슬레이브들이 동기되어 동작시킬 수 있다. 슬레이브는 최대 15개까지 확장할 수 있다.

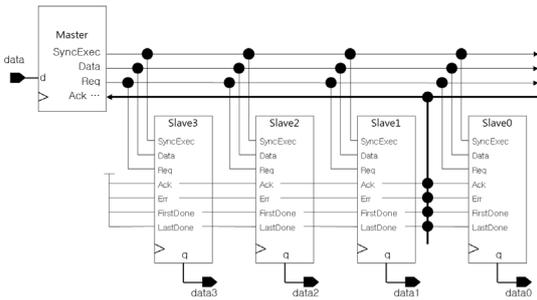


그림5. 전력 구동 회로의 테스트 회로

전력 구동회로는 핸드쉐이킹 방식으로 패킷을 직렬 전송하면서 패리티를 검사하는 회로, 명령어를 해석하는 디코더 회로, 각각의 명령어를 해석하여 동작시키는 유한상태머신, 그리고 동작속도를 제어하는 클럭 발생회로 등으로 구성된다. 예를 들어 클럭 발생회로는 톤 카운터를 응용하여 클럭을 발생시키는데 입력된 4비트 데이터의 크기에 따라 생성되는 클럭의 동작 주파수가 비례하여 가변된다.

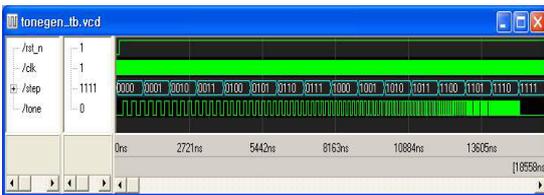


그림6. 톤 카운터 회로의 시뮬레이션 결과

전력 구동 디지털 회로 RTL Verilog 언어로 설계하였고 정상 동작을 시뮬레이션으로 검증한 후에 Altera CPLD 칩으로 구현하였다.

#### V. 전력 제어 아날로그 회로

전력 구동 디지털 회로는 4비트의 데이터를 출

력하고 이 데이터 크기에 비례하여 220V 전력을 16단계로 가변시키는데 위상제어 방식을 사용한다. 전력제어 아날로그 회로는 크게 4부분으로 이루어지는데 첫째는 4비트 데이터 값에 비례하여 펄스의 위상을 가변 하는 회로, 디지털과 아날로그 회로를 분리시키는 옵토 커플러 회로, 교류 전력의 영점을 찾아 동기 시키는 회로와 220V 전력을 제어하는 트라이액 회로로 구성된다.

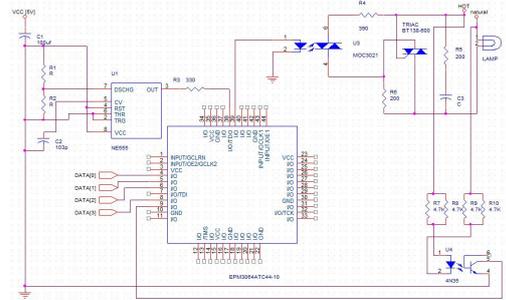


그림7. 전력 제어 아날로그 회로도

전력의 60Hz 교류가 음수에서 양수로 부호가 바뀌는 순간에 동기 되어 펄스를 발생시키는데 펄스의 위치가 빠르면 많은 전력이, 늦으면 적은 전력이 전송된다. 교류의 반주기 내에서 발생하는 펄스의 위치가 4비트 입력 데이터와 비례하도록 설계함으로써 전력제어가 가능하게 된다.

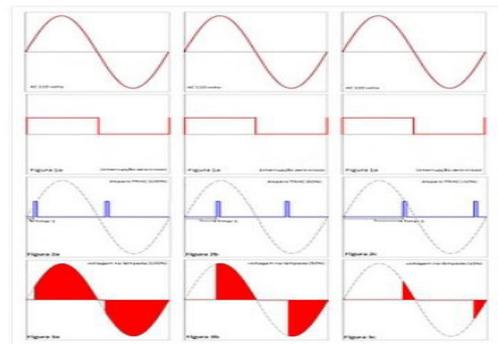


그림8. 위상 제어 방식의 관계도

#### VI. 결론

본 논문은 Core-A 플랫폼이 마스터로 동작하면서 전력을 제어하는 명령을 발생하여 직렬 통신으로 통해 다수의 슬레이브에 전송하여 전력을 제어하는 임베디드 시스템을 구현하였다. Core-A 플랫폼은 (주)다이내믹 시스템이 제공하는 플랫폼을 (주)시스템 센트로이드의 Flowrian2에 라이브러리 ORION으로 구축하였고, Core-A 프로세서 타겟 크로스컴파일리 가능하도록 구축 하였다. 전력 제어 회로는 마스터가 보내는 명령을 해석하여

다양한 전력제어 패턴을 생성하는 회로와 220V 전력을 제어하는 아날로그 회로로 구성된다. 임베디드 시스템은 FPGA 검증 보드와 CPLD칩에 구현되었고 전력 제어하는 아날로그 보드를 제작하였다. 디지털 신호를 이용하여 전력을 제어하는 기술은 에너지를 절약하기 위한 조명 시스템으로부터 음악에 동기 되어 동작하는 예술 작품에 이르기 까지 다양하게 응용할 수 있다.

### 참고문헌

- [1] 기안도, Core-A 프로세서를 활용한 응용 설계, 홍릉과학출판사, 2011. 12.
- [2] 기안도, Core-A 프로세서를 활용한 플랫폼 설계, Core-A 교재개발시리즈4, 홍릉과학출판사, 2010.3.
- [3] 기안도, Core-A 개발보드 활용법, Core-A 교재개발시리즈5, 홍릉과학출판사, 2010.
- [4] 기안도, Open source based HW/SW co-development for SoC, ETRI, SW-SoC융합 RnBD센터, 2013
- [5] 박인학, 양세양, 정연모, 문대철, Verilog 디지털 논리회로 설계 실험, 도서출판 한산, 2012.
- [6] 박인학, 류광기, 나중화, 최해욱, Orpian을 이용한 openRISC 플랫폼 응용 ADPCM 설계 및 검증 실험, 브레인코리아, 2009.
- [7] iNSPIRE User Manual, Dyalith Systems