진보된 멀티미디어 프로세서 구조

박춘명*

*한국교통대학교

Advanced Multimedia Processor Architecture

Chun-Myoung Park*

*Korea National University of Transportation

E-mail : cmpar@ut.ac.kr

요 약

본 논문에서는 멀티미디어프로세서 구성의 한가지 방법을 제안하였다. 제안한 멀티미디어프로세서는 각각의 문자, 소리, 비디오를 한 개의 칩안에서 다룰 수 있으며, 멀티미디어의 특징인 인터렉티브의 기능을 갖고 있다. 특히 제안한 멀티미디어프로세서는 소프트웨어 없이도 메모리매상의 어드레싱이 가능하다. 제아난 멀티미디어프로세서는 가상현실에 적용이 가능하다.

ABSTRACT

This paper present a method of constructing the multimedia processor architecture. The proposed multimedia processor architecture be able to handle each text, sound, and video in one chip. Also it have interactive function that is a characteristics of multimedia. Specially, the proposed multimedia processor be able to addressing nodes in memory map without software, and it is completely reconfigurable depend on data. Also it as able to process time and space common that have synchronous/asynchronous and it is able to protect continuous and dynamic media bus collision, and local and overall common memory structure. The proposed multimedia processor architecture apply to virtual reality and mixed reality.

키워드

multimedia, processor, architecture, virtual reality

Ⅰ. 서 론

1980년대 이후 마이크로컴퓨터 아키텍쳐, 그래픽처리기, 디지털오디오신호처리기, 통신 부품 등 이른바 IT 돤련의 핵심들은 VLSI의 진전과 더불어 급속히 발전되어 왔다. 통계에 의하면 매 4년 주기로 마이크로컴퓨터의 성능이 3배씩 발전되었다고 한다.

특히, 최근에 인간과 컴퓨터 사이의 인터페이스(HCI)가 중요한 요인으로 그 비중이 커짐에 따라 그래픽을 랜더링하고, 그래픽의 실시간 처리, 인터렉티브 기능의 그래픽 표시기와 같은 특별한 기능을 수행 할 수 있으며, 각종 멀티미디어의 미디어들을 효율적으로 다룰 수 있는 기능을 가지는 프로세서의 필요성이 대두되었다.[1-4] 즉, 1개의 프로세서에서 처리 할 수 있는 프로세서 아키텍쳐가 필요하게 되었다. 일반적으로 멀티미디어 프로세서는 다중작업, 가상현실(VR: Virtual Reality)과 같은 응용에 필요한 병렬처리, 엔터테인먼트 또는 교육용 타이틀의 상호대화식표현, 비디오 텔레컨퍼런싱, 비디오저작, 인공위성의 채널로 부터의 실시간 데이터 압축과 암호화 등과 같은 다중처리를 구현할 수 있는 기능을 집적한 프로세서로 정의한다. 최근의 프로세서의 발전은 다음과 같이 요약할 수 있다.

1980년대 중반까지에는 고전적인 설계 기법에서 분기한 ASIC에 기초를 둔 다음의 3가지 형태가 있다.

(1)SIMD 구조안에 다중의 PE를 갖는 병렬처리 아키텍쳐

(2)함수기반의 아키텍쳐

(3) RISC에 내포된 단일 칩 아키텍쳐

II. 멀티미디어 프로세서 아키텍쳐

일반적으로, 멀티미디어 시스템은 실시간 다중 그래뉼러와 상호대화식 처리를 수반한다.

지금까지는 벡터를 생성하고, 다각형을 채움으로 스판처리, 텍스트 매핑 회로, 숨겨진 표면제거 제어기, 픽셀에 대한 논리 및 산술 연산 유니트, 프레임 버퍼 인터페이스를 수행하는 기록 가능한 저장프로그램, DDA를 갖는 부동소수점연산 프로세서로 구성되는 그래픽 가속기 등과 같은 ASIC 안에 그래픽 기능을 포함시켰으며 이러한 구조들은 크게 변화하지는 않았다.

또한, 사운드 합성과 사운드처리함수는 전문가와 소비자들을 위래 ASIC안에 포함되었으며, 특히 3D 오디오 가속기는 최근에 중요한 연구 대상으로 대두되고 있다.

즉, 낮은 집적도의 LSI 환경에서는 멀티미디어 프로세서는 고효율을 생성할 수 가 없었으며, 결과적으로 이은 그래픽, 오디오, 비디오 등의 회로에 대한 하드웨어를 각각 독립적으로 발달하게 하는 원인이 되었다.

일반적으로 멀티미디어 아키텍쳐에 대한 계층 블록도는 다음 그림2-1과 같이 표현 할 수 있다.

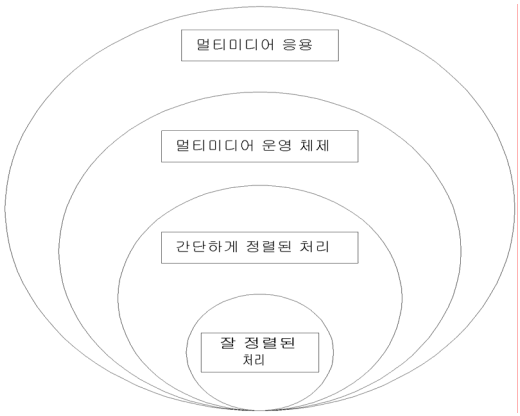

그림 2-1. 일반적인 멀티미디어시스템 계층 구조

본 논문에서 제안한 멀티미디어 프로세서 아키텍쳐에 대한 블록도는 다음 그림2-2와 같으며, 이를 통해 멀티미디어 시스템에 대한 다중 함수들은 1개의 칩 위에 구현되어질 수 있으며 이들 각각은 서로 독립적이다.

그림2-2에서와 같이 제안한 멀티미디어 프로세서 아키텍쳐는 크게 그래픽, 오디오, 코덱, I/O 인터페이스의 4개 부분으로 구성되어 있으며 이들을 통해 다음과 같은 것들을 구현할 수 있다.

(1) 멀티미디어 가속기
(2) 그래픽 랜더
(3) 오디오 랜더
(4) 통신 코덱 프로세서
(5) 사용자 상호대화식 처리 매니저

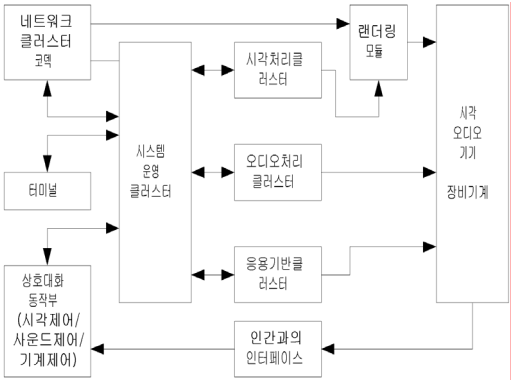

그림 2-2. 제안한 멀티미디어 프로세서 아키텍쳐 블럭도

III. 결론

본 논문에서는 고효율 멀티미디어 프로세서 아키텍쳐 구성에 대한 한가지 방법을 제안하였다. 제안한 방법은 기존의 멀티미디어 프로세서의 단점들인 각종 텍스트, 사운드, 비디오 등의 미디어들을 1개의 칩 속에서 처리할 수 있도록 하였으며, 또한 멀티미디어의 특성인 상호대화식 처리도 가능하게 하였다. 특히, 완전한 그래프에 기반을 둔 네트워크를 지향하므로 소프트웨어 없이 메모리 맵의 노드 어드레싱을 가능하게 하였으며, 데이터 형태에 의존하는 완전한 재구성이 가능하며 동기/비동기를 갖는 시간 공유와 공간 공유 처리가 가능하다. 또한, 연속적임과 동적인 매체 데이터의 버스 충돌을 방지할 수 있으며 지역적임과 전반적인 공유 메모리 구조로부터의 버스 충돌도 방지할 수 있을 것으로 사료된다. 또한, 가상현실과 차세대 가상현실인 혼합현실에도 적용할 수 있으리라 사료된다.

참고문헌

[1] Escalance hardware Overview, talisman graphics and Multimedia System, Microsoft Corporation. version 3, 12 July 2009.

[2] K. diefendorff and P. K. Dubey, How Multimedia Workloads Will Change Processor Design, IEEE Computer, vol.30, pp.43-45, 8 Sept. 2010.

[3] Murphy, Multimedia Devices, Prentice-Hall, 2012.

[4] J. Jayasinghe and O. Herrmann, Two level pipeline of Systolic array graphics engines. In: Advances in computer graphics and CAD, Springer, Berlin Heidelberg New York, 2008.