Precise EPD Measurement of Single Crystal Sapphire Wafer

Yumin Lee, Youngheon Kim, Chang Soo Kim

Division of Industrial Metrology, Korea Research Institute of Standards and Science(KRISS)

Since sapphire single crystal is one of the materials that have excellent mechanical and optical properties, the single crystal is widely used in various fields, and the demand for the use of substrate of LED devices is increasing rapidly. However, crystal defects such as dislocations and stacking faults worsen the properties of the single crystal intensely. When sapphire wafer of single crystal is used as LED substrate, especially, crystal defects have a strong influence on the characteristics of a film deposited on the wafer. In such a case quantitative assessment of the defects is essential, and the evaluation technique is now becoming one of the most important factors in commercialization of sapphire wafer. Wet etching is comparatively easy and accurate method to estimate dislocation density of single crystal because etching reaction primarily takes place where dislocations reached crystal surface which are chemically weak points, and produces etch pit. In the present study, the formation behavior of etch pits and etching time dependence were studied systematically. Etch pit density(EPD) analysis using optical microscope was also conducted and measurement uncertainty of EPD was studied to confirm the reliability of the results. EPDs and measurement uncertainties for 4 inch sapphire wafers were analyzed in terms of 5 and 21 points EPD readings. EPDs and measurement uncertainties in terms of 5 points readings for 4 inch wafers were compared by 2 organizations. We found that the average EPD value in terms of 5 points readings for a 4 inch sapphire wafer may represent the EPD value of the wafer.

Keywords: sapphire, dislocation, etch pit, measurement uncertainty

TT-P017

PECVD 공정에 의해 증착된 비정질 실리콘 박막의 특성에 관한 연구 이용수, 성호근

한국나노기술원(KANC)

비정질 실리콘은 태양전지, 트랜지스터, 이미지 센서 등 다양한 분야에서 응용되고 있으며 새로운 박막 소자 개발을 위한 소재로서 많은 연구가 진행되고 있다. 하지만 소자개발에 있어 공정상에서 발생하는 비정질 실리콘 박막의 높은 응력(stress)은 소자의 특성을 떨어뜨리는 문제점을 갖는다. 따라서 우수한 특성의 소자 개발을 위해서는 보다 낮은 응력을 갖는 비정질 실리콘 박막 증착 및 공정 조건에 따른 응력 조절이 필요하다. 저응력의 비정질 실리콘 박막 증착은 보다 낮은 반응온도에서 증착속도를 최소로 하여 성장되어야 하는데 이는 플라즈마기상증착(Plasma enhanced chemical vapor deposition, PECVD) 시스템에 의해 가능하다. 따라서 본 연구에서는 PECVD 시스템을 사용하여 비정질 실리콘 박막을 증착하였고 그 특성을 분석하였다. 이 때 증착 온도, rf 파워, 공정 압력은 실험결과로부터 얻어진 낮은 박막 증착속도 하에서 안정적으로 증착이 가능한 조건으로 일정하게 유지하여 실험하였다. 공정 가스는 SiH4/He/N2의 혼합가스를 사용하였고 응력 조절을 위해 SiH4/He 가스비를 일정한비율로 변화하여 비정질 실리콘 박막을 증착하였다. 증착된 박막의 두께 및 표면 특성은 field emission scanning electron microscopy 및 atomic force microscopy를 이용하여 분석하였고, energy dispersive X-ray 분석을 통하여 정량 및 정성적 분석을 수행하였다. 그리고 stress measurement system을 이용하여 박막의 응력을 측정하였고 X-ray diffraction 측정 및 ellipsometry 측정으로부터 증착된 박막의 결정성, 굴절률 및 oiptical bandgap을 분석하였다.

Keywords: PECVD, 비정질실리콘, a-Si 박막