

# 뇌서지에 의한 플라이백 컨버터의 서지전류 경로 분석

박준우, 이강희, 김진호, 홍성수, 원재선\*, 김종해\*  
 국민대학교 전력전자 연구소, 삼성전기(주)\*

## Analysis of Surge Current Path of Flyback Converter by Lightning Surge

Jun Woo Park, Kang Hee Lee, Jin Ho Kim, Sung Soo Hong, Jae Sun Won\*, Jong Hae Kim\*  
 Kookmin University Power Electronics Center, Samsung Electro-Mechanics Co., Ltd.\*

### ABSTRACT

기존 뇌서지에 관한 논문은 정보통신 설비 및 전력계통의 대책에 관한 연구가 진행되어 왔으나, SMPS에 관한 연구는 부진하였다. 따라서, 본 논문에서는 조합과 신호발생기를 통하여 서지전압 인가에 따른 플라이백 컨버터에서의 서지전류 경로를 분석한다. 또한, 새로이 발견한 서지전류로 인하여 발생하는 주요 소자파손 원리를 제시한다. 최종적으로 서지경로 상의 실제 측정 결과를 제시하여 제안 방식의 타당성 및 유효성을 검증하였다.

### 1. 서론

최근 전세계 기후변화에 따라 낙뢰가 빈번하게 발생하기 때문에 뇌서지에 강한 제품이 요구되고 있다. 뇌서지는 크게 직격뢰 이외에도 송전선로, 대지에 매설된 전원선등에 의해 발생하는 간접뢰와 유도뢰등이 있으며, 수kV이상의 전압이 전자기기에 인가됨으로써 전원공급기 반도체등의 소자가 파손된다.

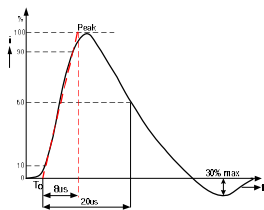


그림 1 1.2/50us 서지전압과 8/20us 서지전류 규격 파형

그림 1은 낙뢰시험을 위한 목적으로 IEC에서 규제하고 있는 서지전류파형이다. 전원회로에 이러한 유도뢰가 인가될 시, 순간적으로 수백A가 흐르게 된다. 기존 서지전류 경로는 예측 경로<sup>[1]</sup>로써, FET의 동작 여부에 따른 분석이 이뤄지지 않았다. 따라서, 본 논문에서는 실제 서지전류의 특성 및 경로 분석을 통한 주요 소자파손 원리를 제시하고, 실험을 통하여 타당성을 검증한다.

### 2. 서지전류 경로 분석

다음 그림 2는 실험에 사용된 플라이백 컨버터 회로이다.

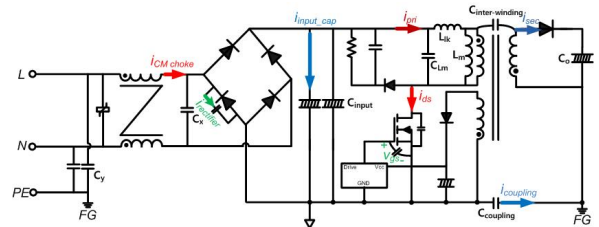


그림 2 플라이백 컨버터에서의 서지경로

본 논문에서는 기존 규제 서지전류 파형만이 컨버터로 유입되는 것이 아님을 밝힌다. 서지전류 경로 분석에 앞서 규제 전류파형 외에도 추가적인 전류가 우선적으로 발생한다.

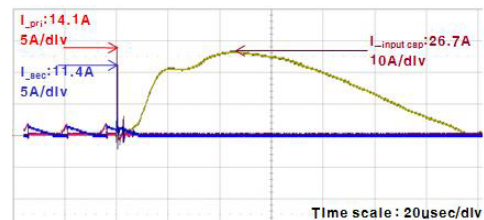
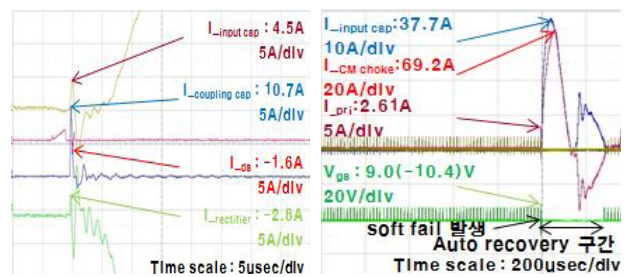


그림 3 두 개의 서지전류파형의 공존 현상(4kV\_Line-to-Ground)

그림 3과 같이 4kV의 서지전압 인가 시, 정류회로를 통과하여 회로 내부로 인가되는 서지전류는 두 가지 형태를 보인다. 서지전류파형을 주파수대역별로 구분하면, 기존 규제 서지전류파형인 저주파성 서지전류와 이에 앞서 발생하는 고주파성 서지전류로 나눌 수 있다. 따라서, 저주파성 서지전류는 입력 캐패시터로 흐르고, 고주파성 서지전류는 주로 파손되는 반도체소자로 흐른다.



(a) 주요 고주파성 서지전류 파형 (b) soft fail 발생 시 주요 전류 파형  
 그림 4. 6kV\_Line-to-Ground 서지전압 인가 시 서지전류 파형

이는 파형을 확대시킨 그림 4(a)를 통해서도 확인이 가능하며, 고주파성 서지전류  $i_{ds}$ 가 흘러 그림 4(b)에서 보듯이 IC의 보호 동작을 유도하여 회복 가능한 고장(Soft Fail)이 발생함으로써 스위치는 턴 오프가 이루어져 저주파성 서지전류가 FET로 흐르는 것을 방지한다. 이후, 입력 캐패시터의 양단에는 과전압의 인가로, IC의 초기기동 단자의 보호기능이 스위치 턴 오프 현상을 지속한다. 이러한 고주파성 서지전류는 EMI 필터단의 Y 캐패시터와 공통모드 초크코일의 누설인덕턴스에 의해 주파수가 결정되며, EMI 규제로 인하여 문제원인 제거에 어려움이 있다. 그림 4(a)의 고주파성 서지전류의 공진주파수는 일반적으로 800k~1.2MHz이며,  $i_{input\ cap}$ 에서 시간간격을 두고 저주파성 서지전류가 발생함을 알 수 있다. 시료는 32인치 TV (70W급)에 적용하여 테스트하였다.

### 3. 실험 결과

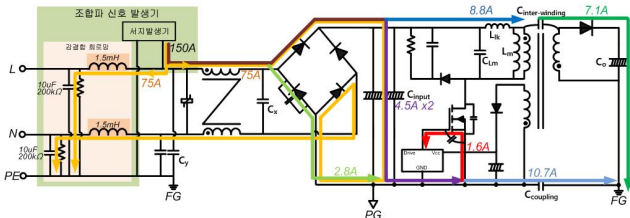


그림 5 저주파성/고주파성 서지전류의 경로 분석(6kV\_Line-to-Ground)

상기 내용을 토대로 그림 5는 저주파성 서지전류와 고주파성 서지전류의 경로 분석 회로로써, 플라이백 컨버터와 타전자기기의 보호용인 감결합회로망을 포함하며 서지전압을 발생시키는 조합과 신호 발생기<sup>[2]</sup>가 결합된 형태이다. 회로도의 화살표 방향은 양의 서지전압 인가 시의 전류방향이다.

#### 3.1 저주파성 서지전류

고주파성 서지전류에 의한 스위치의 턴 오프 현상으로 저주파성 서지전류는  $C_{in}$ 을 통해서만 흐르게 되며, 트랜스포머와 FET에서의 흐름은 없다.

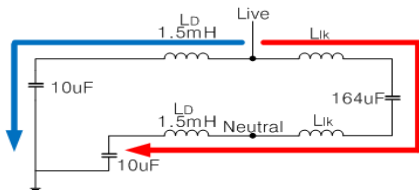


그림 6 감결합 회로망 삽입에 따른 저주파성 서지전류 경로

또한, Line to Ground에 대하여 공통모드 서지테스트를 수행하면, 공통모드초크의 자화인덕턴스는 보이지 않고, 회귀전류의 영향으로 차동모드 방식의 전류가 흐름으로써 등가적으로 누설인덕턴스만 보이며, 이는 그림 6과 같다. 일반적으로  $L_k$ 는 수십uH로  $L_D$ 값 보다 매우작기 때문에, 감결합회로망내의  $L_D$ 에 의해서 저주파성 서지전류가 분배된다. FFT(Fast Fourier Transform)를 통해 확인한 결과 차동모드 방식의 서지전류는 20kHz대역으로 나타났다. 실제 그림 5와 같이 6kV 서지전압 인가 시 조합과 신호발생기에는 150A가 기록되나, 회로내로 인가되는 값은 그 반값인 75A

로,  $L_D$ 의 영향이 크게 나타난다.

#### 3.2 고주파성 서지전류

고주파성 서지전류는 트랜스포머의  $C_{inter\ winding}$ 와 EMI 목적으로 삽입된  $C_{coupling}$ 를 통해 2차측으로 유입이 되며, 일부는 EMI필터단의 Y 캐패시터와 FET 및 IC로 흘러 들어간다. 만약 이 고주파성 서지전류가 과도하게 흐를 경우, 스위치의 턴 오프 시에는 FET의 드레인 소스단, 턴 온 시에는 FET의  $C_{iss}$ 에 과전압 인가로 소자파손을 유발하며 동시에 스위치파손으로 인한 회로보호용 퓨즈도 끊어지게 된다. 또한 스위치 턴 온에서 파손되는 FET는 단락상태가 되어 IC의 파손으로도 이어진다. 따라서 저전압(9kV미만) 서지 테스트에서는 IC와 FET등의 반도체 소자와 퓨즈의 동시 파손이 회복 불가능한 고장(Hard Fail)의 주 원인이다.

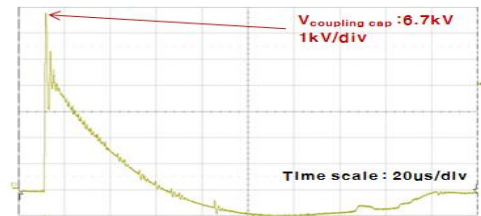


그림 7 공진에 의한 커플링 캐패시터 양단전압 증가 파형 (5kV\_Line-to-Ground)

또한 그림 7과 같이 커플링 캐피시터에 고주파성 서지전류의 공진으로 인하여 인가된 서지전압보다 더 높은 전압이 걸림으로써, 고전압(9kV이상) 서지 테스트에서는 소자 허용전압( $V_1$ : 8kV)을 초과하여, 파손 문제가 발생된다.

### 4. 결 론

본 논문에서는 기존에 알려졌던 규제 서지전류 파형 외에도 고주파성 서지전류의 존재를 새로이 밝혔으며, 이에 대한 경로 분석을 진행하였다. 이를 통해, 저주파성 서지전류는 컨버터내의 유입이 없으므로 조합과 신호발생기의 감결합회로망이 타 전자기기의 보호뿐만 아니라 서지테스트에도 영향을 밝혔다. 또한 고주파성 서지전류는 주요파손소자 내로 흐르게 되어 실제 서지문제의 원인이 되며, IC, FET 및 퓨즈와 커플링 캐패시터의 파손 원리를 제시 하였다. 차후 본 논문을 토대로 뇌서지에 취약한 소자 보호 대책을 강구하는 기본자료로 사용될 수 있다고 판단된다.

본 연구는 삼성전기(주)의 연구비 지원과 지식경제부 및 정보통신 연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음 (NIPA 2011 C1090 1121 0005)

### 참 고 문 헌

- [1] Infineon, "How to design SMPS to Pass Common Mode Lightning Surge Test", on Power Management & Supply, Application Note p.7, V1.0, 2005, September.
- [2] Mi Zhou etc., "Coupling and decoupling network for surge immunity test on power lines", Proceedings of International Conference on Electrical Machines and Systems, pp.151 155, 2008