

Y결선 정류기를 이용한 3상 인터리브드 LLC 공진형 컨버터의 출력전류리플 밸런싱

안기정, 정지훈*, 김호성*, 류명효*, 백주원*, 김인동
부경대학교, 한국전기연구원*

Output Current Ripple Balancing for Three Phase Interleaved LLC Resonant Converter Using a Y-connection Rectifier

Gi Jung An, Jee Hoon Jung*, Ho Sung Kim*, Myung Hyo Ryu*, Ju Won Baek*, In Dong Kim
Pukyong National Univ., Korea Electrotechnology Research Institute*

ABSTRACT

DC DC 컨버터를 인터리브 방식으로 제어하면 출력 전류 리플이 저감되고, 출력 필터 커패시터의 용량을 줄일 수 있다. 하지만 공진(Resonance)을 통해 전력을 전달하는 LLC 공진형 컨버터의 경우 회로를 구성하는 공진 인덕터 및 공진 커패시터의 오차(Tolerance)로 인해 출력 전류 리플의 언밸런스가 심화될 수 있다. 따라서 이를 개선할 수 있는 방법에 대한 연구가 필요하다.

본 논문에서는 Y결선 정류기를 이용한 3상 인터리브드 LLC 공진형 컨버터의 출력 전류 리플 밸런싱 방법을 제안한다. 제안된 방법은 3상 인터리브드 LLC 공진형 컨버터와 각 LLC 공진형 컨버터 앞단의 Bridgeless PFC가 독립적으로 추가되어 회로가 구성된다. 3상 인터리브드 LLC 공진형 컨버터는 분할된 위상으로 비독립적으로 제어하며 출력 전류 리플의 언밸런스를 Bridgeless PFC의 출력 전압을 가변함으로써 개선할 수 있는 방법을 제안하고 이를 시뮬레이션(PSIM)을 통해 제안된 밸런싱 방법을 검증하였다.

1. 서론

대용량(10kW 이상) DC DC 컨버터가 필요한 응용분야에서는 주로 하나의 대용량 컨버터로 구성하거나, 소용량의 컨버터를 병렬로 구성하는 방식을 사용한다. 하나의 대용량 컨버터로 구성하는 것보다 소용량의 컨버터를 병렬로 구성하는 것이 시스템의 부피가 감소하는 장점이 있다. 그리고 소용량을 병렬로 구성하는 방식 중 다상 인터리브 방식은 출력 전류 리플이 저감되고, 출력 필터 커패시터의 용량을 줄일 수 있는 장점이 있다.^{[1] [2]}

최근에 LLC 공진형 컨버터를 이용한 다상 인터리브 방식의 토폴로지가 많이 소개되고 있다. LLC 공진형 컨버터는 전부하 영역에서 Zero Voltage Switching(ZVS)이 가능하여 턴 온 스위칭 손실이 없고, 전력밀도가 높으며 입·출력의 절연 등 여러 가지 장점이 있다. 하지만 다상 인터리브드 LLC 공진형 컨버터를 구성하는 각 단의 공진 인덕터 및 공진 커패시터의 오차로 인하여 출력전류리플의 언밸런스가 발생될 수 있다.^{[3] [4]}

본 논문에서는 Y결선 정류기를 이용한 3상 인터리브드 LLC 공진형 컨버터의 공진 인덕터 및 공진 커패시터의 오차로 인해 발생하는 출력 전류 리플의 언밸런스 현상을 개선할 수 있는 회로를 구성하고 출력 전류 리플 밸런싱 방법을 제안하였다. 또한 시뮬레이션(PSIM) 통해 제안된 방법을 검증하였다.

2. 제안하는 출력전류리플 밸런싱 방법

2.1 회로구성

그림 1에 제안하는 정류기 시스템은 고효율 역률개선을 위한 Bridgeless PFC(Power factor correction)회로와 Y결선 정류기를 이용한 Full bridge LLC 공진형 컨버터로 구성되어 있다.

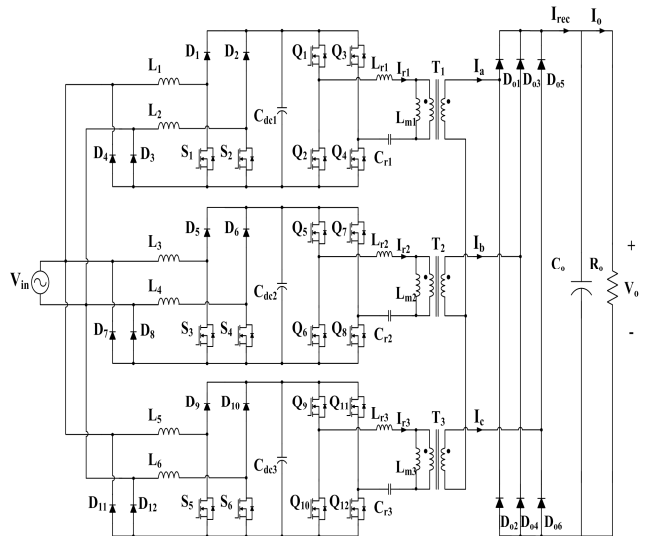


그림 1 출력전류리플 밸런싱을 위한 회로구성

2.2 동작원리

3상 인터리브드 LLC 공진 컨버터는 120[°] 씩 Phase shift 된 위상으로 비독립적으로 제어되고 각 단의 Bridgeless PFC는 독립적으로 제어된다. 각 단의 LLC 공진형 컨버터 2차측 전류 센싱된 값을 비교함으로써 공진탱크(L, C)의 언밸런스가 일어난 곳을 판별하게 되고 제안하는 전압 제어 알고리즘을 통해 각 단의 Bridgeless PFC의 출력전압을 가변함에 따라 출력 전류 리플의 언밸런스를 개선한다.

2.3 출력전류리플 밸런싱을 위한 제어기 설계

그림 3은 출력 전류 리플 밸런싱을 위한 제어기의 알고리즘을 나타낸다. LLC 공진형 컨버터 각 단의 2차측 전류 I_a , I_b , I_c 를 전파 정류하여 DSP로 센싱 받는다. 센싱 받은 값을 비교하여 같다면 기존의 상태를 유지하게 되고 비교된 값들이 다르다면 평균 전류값의 크기에 따른 순위를 정하게 된다. 정해진 순위에 따라 2순위의 평균 전류값을 기준으로 각각 1순위와 3순

위의 평균 전류값이 일정수준으로 같아질 때까지 각 단의 Bridgeless PFC의 출력전압을 가변한다. 즉, LLC 공진형 컨버터의 입력전압이 가변되어 I_a , I_b , I_c 의 값이 일정수준으로 같아지면, 제어가 종료된다.

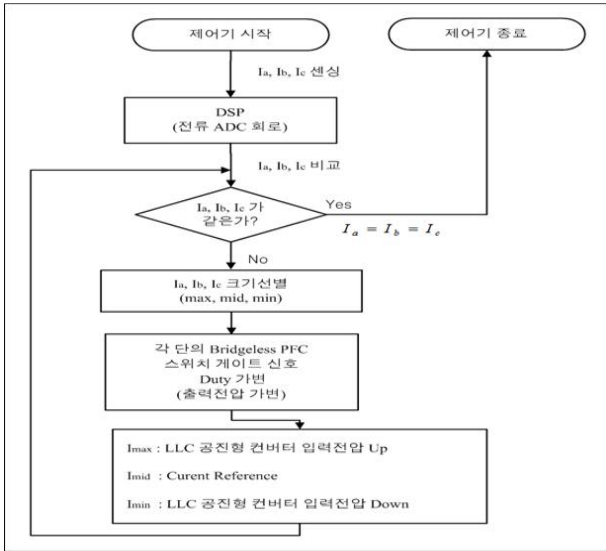


그림 2 출력 전류 리플 밸런싱 알고리즘

2.4 시뮬레이션

2.4.1 시뮬레이션 회로구성 및 사양

시뮬레이션은 PSIM을 이용하여 그림 3과 표 1과 같이 회로를 구성하였다. 각 단의 Bridgeless PFC는 듀티비 50%의 펄스와 전압원으로 동작하였고 LLC 공진형 컨버터 스위칭 주파수는 출력전압 300V가 출력되는 38kHz로 고정하고 시뮬레이션을 진행하였다.

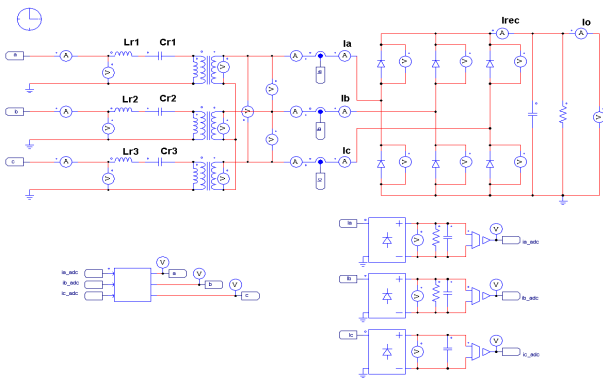


그림 3 PSIM 시뮬레이션 회로도

표 1 PSIM 시뮬레이션 조건

입력전압(V_{in})	DC 380V
출력전압(V_{out})	DC 300V
출력용량(P_{out})	10kW
자화인덕터(L_m)	488uH
공진인덕터(L_r)	122uH
공진커패시터(C_r)	141nF
출력커패시터(C_o)	3mF
트랜스포머 턴 비 ($N_1:N_2$)	25.5 : 9.8
LLC 공진 컨버터 스위칭 주파수(f_{s1})	38kHz

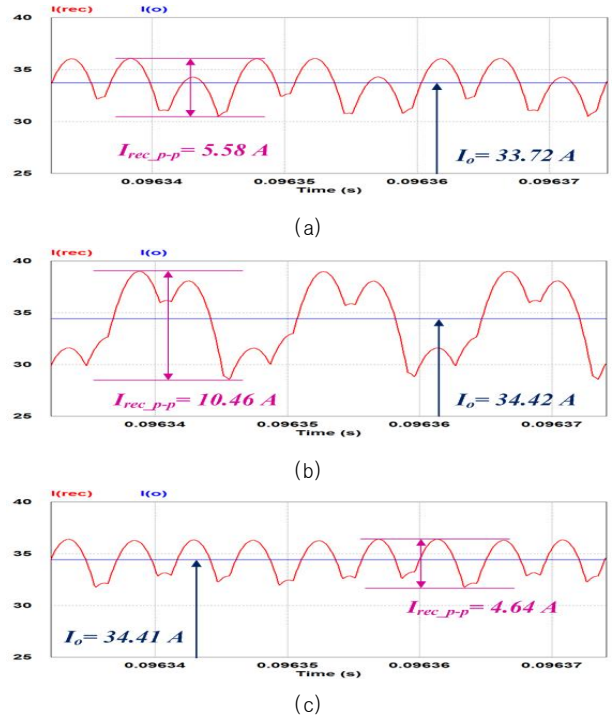


그림 4 (a) 공진탱크(L, C)의 오차가 없는 이상적인 경우. (b) 공진탱크(L, C)의 오차가 -10% 인 경우. (c) 공진탱크(L, C)의 오차가 -10% 인 경우. (제어기 적용)

2.4.2 시뮬레이션 결과

그림 4는 (a)공진탱크(L, C)의 오차가 없는 이상적인 경우와 (b)공진탱크(L, C)의 값이 10% 오차가 생겼을 때의 경우 그리고 (c)제한한 제어를 적용했을 때 각각의 정류된 출력 전류 I_{rec} , 최종 출력 전류 I_o 를 나타낸다. 시뮬레이션 결과 파형을 통해 공진탱크 (L, C)에 오차가 생겼을 때 제안하는 제어를 적용하면 출력 전류 리플이 개선됨을 확인할 수 있다.

3. 결론

본 논문에서는 Y결선 정류기를 이용한 3상 인터리브드 LLC 공진형 컨버터의 공진 인덕터 및 공진 커패시터의 오차로 인한 출력 전류 리플의 언밸런스를 개선하기 위한 방법을 제안하였다. 그리고 시뮬레이션(PSIM)을 통하여 제안된 제어가 적용 되었을 때 출력 전류 리플이 개선됨을 확인하였다.

참고 문헌

- [1] Chin Chang, "Interleaving technique in distributed power conversion systems", IEEE Transactions on, Vol. 42, Issue. 5, pp. 245 251, May. 1995.
- [2] Jin T., "Multiphase LLC Series Resonant Converter for Microprocessor Voltage Regulation", Industry Applications conference, pp. 2136 2143, Oct, 2006
- [3] Bong Chul Kim, "Analysis and design of two phase interleaved LLC resonant converter considering load sharing", ECCE 2009. IEEE, pp. 1141 1144, 20 24. Sept. 2009.
- [4] Orietti, E., "Current sharing in three phase LLC interleaved resonant converter", ECCE 2009. IEEE, pp. 1145 1152, 20 24. Sept. 2009.