

# 반도체 소자기반 펄스 전원용 게이트 구동 및 시험회로 설계

공지웅\*, 옥승복\*, 안석호\*, 장성록\*\*, 류홍제\*\*  
 과학기술연합대학원대학교\*, 한국전기연구원\*\*

## Design of gate driver and test circuits for solid-state pulsed power modulator

Gong Ji Woong\*, Ok Seung Bok\*, An Suk Ho\*, Jang Sung Roc\*\*, Ryoo Hong Je\*\*  
 University of Science & Technology\*, KERI\*\*

### ABSTRACT

This paper describes a gate driver that operates numerous semiconductor switch in the solid state pulsed power modulator. the proposed gate driver is designed to receive both the isolated drive power and the on/off pulse signals through the transformer. Moreover, the IGBT switch can be quickly turned off by adding protection circuit. Therefore it protects the IGBT switch from the arc condition that frequently occurs in high voltage pulse application. To comprehend operating characteristic of each IGBT switch in pulse output condition, the device consisting of a high efficiency soft switching capacitor charger and two series stacking IGBT switch is developed. Finally, the reliability of the proposed gate driver and the device for its test are proved through PSpice simulation and experiments.

### 1. 서론

반도체 소자 기반의 고전압 펄스 전원 장치는 소자의 전압 정격상의 문제로 인해, 높은 전압의 스위칭을 위해서는 다수의 스위치를 직렬로 구성하는 것을 필요로 한다.<sup>[1]</sup> 이 때문에 스위치의 게이트 신호 동기화 및 구동회로별로 절연된 전원공급이 매우 중요하다. 본 논문에서 제안하는 게이트 구동회로는 위와 같이 신호동기화와 구동전원을 동시에 제어할 수 있도록 하였다. 또한 펄스 전원 장치에서 빈번히 발생하는 아크로 인한 IGBT 손상을 막기 위해 보호회로를 구성하여 펄스전원장치의 신뢰성을 높였다. PSpice 시뮬레이션을 통해 게이트 구동 회로의 동작 특성을 파악하고, 소프트스위칭을 기반으로 하는 테스트 장치를 제작하여 이를 검증하였다.

### 2. 제안된 게이트 구동회로

#### 2.1 제안된 게이트 구동회로 특징

제안된 게이트 구동회로는 절연된 게이트 구동전원과 출력 펄스를 제어할 수 있는 온/오프 신호를 동시에 공급하고, 아크 및 단락에 대한 보호 동작을 할 수 있도록 설계되었다. 그림 1은 제안된 게이트 구동회로 다이어그램 및 동작모드를 나타낸다. 게이트 신호 변압기(T1)의 일차 측으로 입력된 양의 턴 온 신호와 음의 턴 오프 신호에 의해 제어되며, 동시에 이 신호는 게이트 구동회로의 절연된 구동전원을 인가하기 위한 커패시터

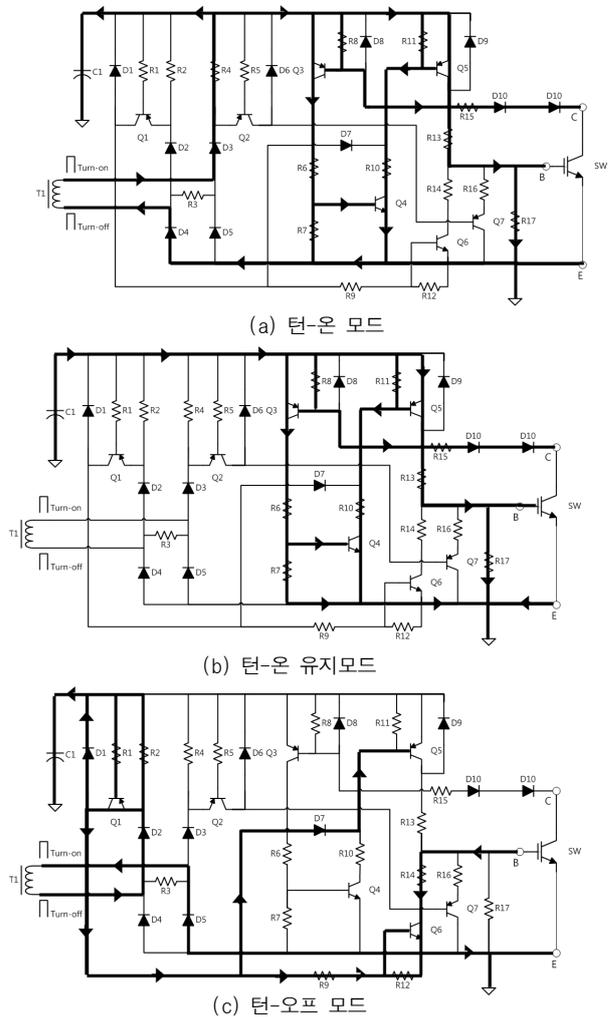


그림 1 제안된 게이트 구동회로의 동작모드  
 Fig. 1 Operating Mode of Proposed Gate Driver

(C1)를 충전한다. 변압기(T1)의 일차 측으로부터 입력된 양의 턴 온 신호가 소멸되더라도 커패시터(C1)가 게이트 구동회로에 전원을 인가하여 주 스위치(SW)가 턴 온을 유지하게 되며, 턴 오프 신호가 인가된 후 주 스위치가 턴 오프하게 된다. 전체 동작모드는 턴 온 모드, 턴 온 유지모드, 아크 보호 모드, 턴 오프 모드 이렇게 4가지로 구분 된다.

## 2.2 제안된 게이트 구동회로의 동작과정

커패시터(C1)가 게이트 구동회로의 정상적인 동작을 위해 충전하는 동안 안전한 동작을 위해 Q7을 턴 온 상태로 유지시켜 주스위치(SW)의 베이스단이 R16을 통해 GND로 풀다운(Pull down)시켜 주스위치의 턴 오프를 유지하고, C1이 충분히 충전되면 Q2가 턴 온되고 Q7를 턴 오프 시키게 된다.

이 후에는 다음의 동작을 반복하게 된다.

턴 온 모드: 변압기(T1) 일차 측에 턴 온 신호가 인가되면, D3, R4를 통하여 C1을 충전하며, Q3, Q4, Q5를 차례대로 턴 온 시킨다. 최종적으로 C1의 전원이 Q5, R13, R17을 통하여 GND로 흐르게 되며, R17의 양단 전압이 주스위치를 턴 온 시킨다.

턴 온 유지모드: 턴 온 모드에서 일단 주스위치가 턴 온되면, 변압기(T1)의 턴 온 신호가 소멸되더라도 C1의 전원이 R8, R15, D10과 주스위치의 컬렉터 에미터를 통해서 흐르면서 Q3, Q4, Q5의 턴 온을 유지하므로 주스위치는 턴 온을 유지한다.

아크 보호모드: 부하단에 아크가 발생하는 경우 주스위치의 컬렉터 에미터의 작은 턴 온 저항을 통해 단락전류가 흐르고 이 단락전류에 의해 스위치 양단의 전압강하가 증가하게 된다. 이로 인해 D10가 역바이어스되어, Q3를 턴 오프하고 이어 Q4, Q5를 턴 오프하여 주스위치는 턴 오프를 하게 된다.

턴 오프모드: 턴 온 유지모드 중, 변압기(T1)의 일차 측에 턴 오프신호가 인가되면, 이는 R2을 통해서 흐르고 Q1를 턴 온 시킨 후 D1을 통해 C1을 충전 시킨다. 또한 D7을 통해 Q5의 베이스전류를 역으로 공급하여 Q5를 턴 오프 시킨 후, 턴 온 유지모드를 해제시킨다. 그리고 Q6은 R9, R12을 통해 턴 온 되고 R17보다 상대적으로 작은 R14를 통해 주스위치의 베이스단을 GND로 풀다운시켜 주스위치가 빠르게 턴 오프 된다.

## 3. 실험 결과

그림 2는 제안된 게이트 구동회로의 시뮬레이션 결과 파형이다. on/off 신호(Ch1)에 따른 주스위치의 동작(Ch2)특성을 확인하였다. 그림 3은 제안된 게이트 구동회로의 정상동작 여부를 검증할 수 있는 소프트스위칭 기반의 시험장치구성도를 나타내었다. 이를 바탕으로 그림 4의 시험 장치를 제작하였고 제작된 시험 장치를 이용하여, 정상동작 여부의 신뢰도를 확보한 게이트 구동회로를 실제 전원장치에 적용하였다. 그림5는 실제 고전압 펄스전원 장치에 게이트 구동회로가 적용된 실험 결과의 파형이다.

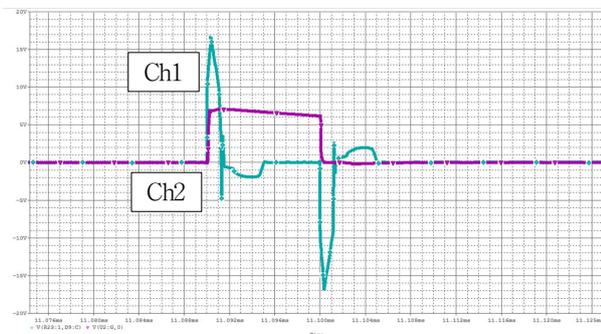


그림 2 온,오프 신호(Ch1)와 주스위치 게이트 신호(Ch2)의 시뮬레이션 파형  
Fig. 2 Simulation Waveform of On,Off Signal(Ch1) and Switch gate Signal(Ch2)

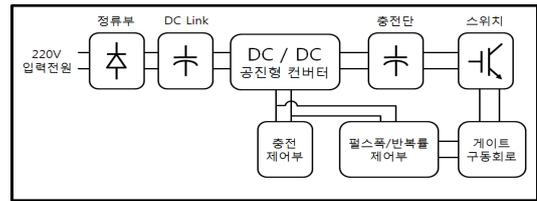


그림 3 시험장치 구성도  
Fig. 3 Test Device Diagram

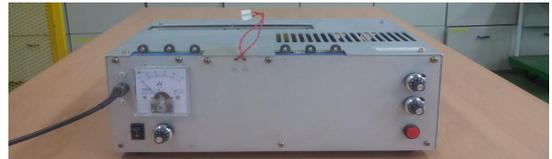


그림 4 개발된 시험장치  
Fig. 4 Developed Test Device

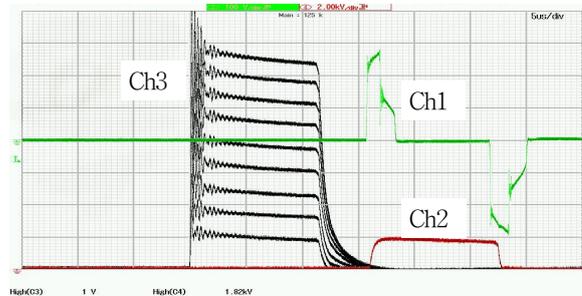


그림 5 스위치 신호(Ch1: 100V/div), 출력 전압(Ch2: 2kV/div), 스위치간 전압(Ch3: 2kV/div)  
Fig. 5 Switch Signal(Ch1: 100V/div), Output Voltage(Ch2: 2kV/div), The Voltage across Switch(Ch3: 2kV/div)

## 4. 결론

본 논문에서는 고전압 펄스전원 장치에 사용되는 게이트 구동회로와 그에 따른 시험회로에 대해 기술하였다. 제안된 게이트 구동회로는 게이트 구동회로의 전원을 포함하는 on/off 신호를 이용하여 동작하는 구조로 되어있다. 이는 스위칭 소자의 게이트 신호를 동기화 하는데 유용하다. 또한 독립 전원 소스가 필요 없고, 전원장치 시스템의 구조가 단순해진다. 추가적으로 구동회로 내부에 아크 및 단락에 대한 보호회로를 구현하여 신뢰성이 높다는 장점이 있다. 본 실험 결과는 게이트 구동회로의 동작 특성을 보여주고 있다. 또한 직렬 스택킹 구조의 펄스 전원장치를 구성 시, 시험 회로를 이용하여 시스템의 높은 신뢰도를 확보하는데 활용 가능하다.

## 참고 문헌

[1] Ryoo, H. J.; Kim, J. S.; Rim, G. H.; Sytykh, D.; Goussev, G.; , "Current loop gate driver circuit for pulsed power supply based on semiconductor switches," Pulsed Power Conference, 2007 16th IEEE International , vol.2, no., pp.1622 1626, 17 22 June 2007