

ITER 초전도자석 전원공급장치 제어시스템의 예비설계

서재학, 오중석, 최정완, 황광철*, 강재봉*, 이원석*, 서은일**, 김형기**, 김명기***
 국가핵융합연구소, (주)다원시스*, (주)모비스**, (주)효성***

Preliminary Design of AC/DC Converter Control System for ITER Superconducting Magnet

J.H.Suh, J.S.Oh, J.Choi, K.C.Hwang*, J.B.Kang*, W.S.Lee*, E.Seo**, H.G.Kim**, M.K.kim***
 National Fusion Research Institute(NFRI), Dawonsys Co. Ltd., Mobiiis Co., Ltd., Hyosung Co. Ltd.***

ABSTRACT

ITER(국제핵융합실험로) 제어시스템은 중앙제어와 Plant System으로 구성되며 CODAC, Central Interlock, Central Safety System으로 구분된다. 초전도자석에 전류를 공급하는 AC/DC 컨버터 시스템은 2상한, 4상한 구조의 전원 장치, 초기 플라즈마 발생에 필요한 Switching Network Unit, 코일에 저장된 에너지의 급속 방전을 위한 Fast Discharge Unit 및 무효 전력 보상장치로 구성된다. 4상한 전원장치는 1, 2, 4, 6대의 전원 장치가 직렬 접속되어 무효전력 발생이 최소로 하도록 제어된다. 대용량의 무효전력이 급격히 변화는 환경에서 계통 진압을 유지하기위해 무효전력보상장치는 각 전원 장치가 예측한 무효전력 값을 이용하여 제어한다. 본 논문은 ITER 전원 장치를 운전하기 위한 제어시스템의 개요와 예비설계 결과이다.

1. 서론

ITER 문서 PCDH(Plant Control Design Handbook[1])는 Plant 제어기 H/W, S/W 설계에 필요한 각 항목에 대하여 R(Rule/Requirement), G(Guideline/Recommendation)으로 구분하고 있으며 이는 여러 Plant 제어시스템의 표준, 사양, 인터페이스, 시스템 통합, 운전, 유지, 보수를 위함이다. Plant H/W 제어기의 표준은 Siemens S7 PLC[2]로 구성되는 Slow Controller와 고신뢰도 H/W사양의 산업용 컴퓨터와 NI PXI Module, NI CompactRIO로 구성되는 Fast Controller 분류되며 제어기 성능 구현을 위한 전용 Embedded Board가 필요한 경우 예외적으로 허용된다. S/W 표준은 PLC는 Siemens Step 7 Professional, Epics 3.14.12 이상이 포함된 CODAC Core System, OS는 RHEL6.1, RHEL 6.1 MRG R이 사용된다. CAD Tool은 Mechanical Drawings은 CATIA V5, 그 이외의 Drawing은 SEE System Design을 사용 한다. 본 논문은 이러한 PCDH 설계지침에 따라 수행된 컨버터 제어기(LCC: Local Control Cubical), MCS(Master Control System)의 예비설계 결과를 소개한다.

2. 본문

2.1 ITER 전력계통 & AC/DC 컨버터 & RPC 구성

설계된 ITER 전력 계통, AC/DC 컨버터, RPC 구성도는 그림 1과 같으며 2회선에서 수전된 400 kV는 3개의 주변압기에

서 66 kV, 22 kV로 강압되어 컨버터 변압기에 공급되고 무효 전력보상장치는 각 66 kV 모선에 접속된다.

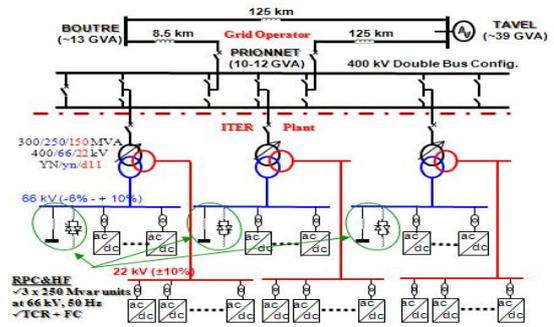


그림 1 ITER 계통 및 AC/DC 컨버터 & RPC 구성도
 Fig. 1 Diagram of ITER AC/DC Converter & RPC configuration

2.2 ITER AC/DC Converter 구성도

5개의 CPSS(Coil Power Supply System) Plant는 그림 2와 같으며 제어시스템을 포함한 각 장치는 한국, 중국, 러시아가 분할하여 조달하게 된다. TF 컨버터는 2상한, PF/CS/VS/CCU/CCL/CCS는 4상한 구조이다. 아래 그림 2에서 6개의 VS Box는 4상한 컨버터 6대가 직렬 접속된 것을 나타낸 것으로 초기 건설 과정에서 2대가 조달되고 First Plasma 이후 4대가 공급되며 청색은 한국이 조달하는 것을 나타낸다.

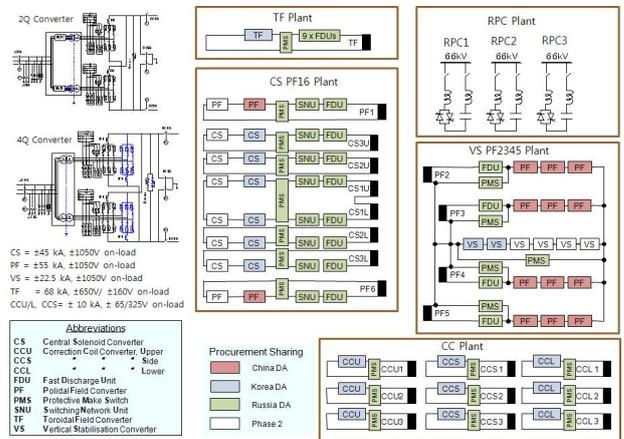


그림 2 ITER AC/DC 컨버터 구성도
 Fig. 2 Diagram of ITER AC/DC Converter Configuration

2.3 ITER CODAC System 구성도

ITER 운전을 위하여 CODAC(Control, Data Access and Communication)시스템은 PON(Plant Operation Network), TCN(Time Communication Network), SDN(Synchronous Databus Network), DAN(Scientific Data Archive Network), CIN(Central Interlock Network), CSN(Central Safety Network)으로 구성되며 Plant I&C(Instrument & Control)는 이들 Network에 Interface되도록 설계 제작 되어야 한다. 그림 3은 이러한 제어 계통을 나타낸다[3]. TCN은 ITER 전체 제어기의 동기화를 위한 UTC(Universal Time Coordinated)시간을 제공하며 Data Time Stamp 및 FTE(Future Time Event)에 사용된다.

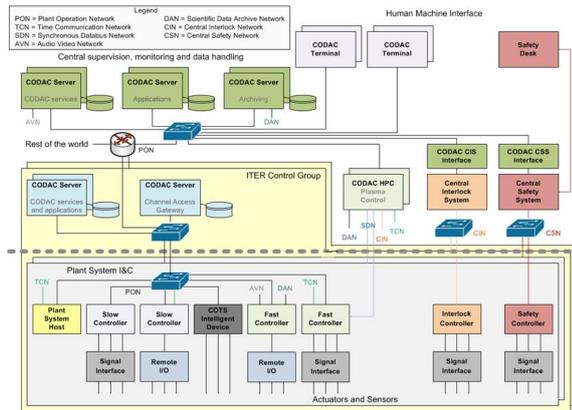


그림 3 ITER CODAC System 구성도
Fig. 3 Diagram of ITER CODAC System Architecture

2.4 CS1U/CS1L I&C 구성도

예비설계된 CS PF16 Plant I&C 중에서 CS1U/CS1L I&C 구성도를 그림 4에 나타낸다[4]. 개별 컨버터마다 Alpha Controller(Embedded)[5],[6], Slow Controller(PLC)에는 컨버터 자체 보호 기능이 내장되고 Sequential(Embedded)[5],[6] 제어기는 무효전력이 최소가 되도록 Alpha값을 계산하여 전달한다.

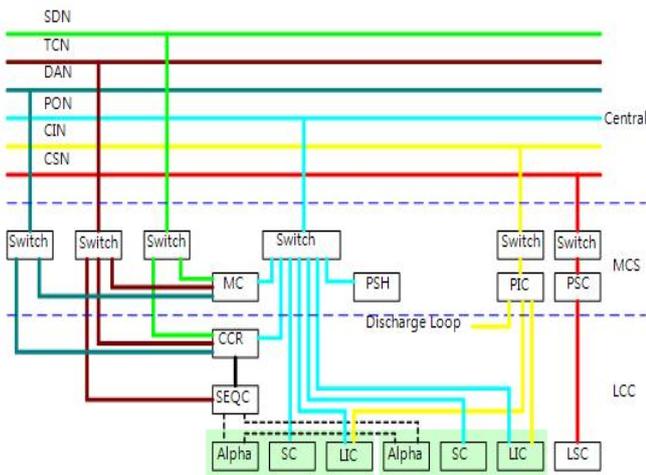


그림 4 CS1U/CS1L I&C 구성도
Fig. 4 Diagram of CS1U/CS1L I&C Architecture

MCS(Master Control System)는 MC(Main Controller: 산업용 컴퓨터), PIC(Plant Interlock Controller: PLC), PSC(Plant

Safety Controller: PLC)로 구성되며 컨버터에서 송신되는 무효 전력 값을 RPC 제어기에 전달하는 기능과 LIC, LSC, CIS, CSS와 통신을 하면서 Plant Level의 인터록 제어 기능을 한다. PIC를 포함하여 초진도 코일의 퀘칭(Quench) 검출장치와 보호 동작에 관계하는 제어기는 Discharge Loop에 접속되어 코일을 보호한다.

2.5 CPSS Q(Reactive Power)송신 시스템구성도

운전 중인 모든 컨버터에서 계산한 Q(무효전력)값 송신은 CCR(Circuit Controller), 3대의 RPC에 해당하는 값으로 합산은 MC, 합산된 Q값의 수신은 RPC Fast Controller가 하게 되며 이들은 SDN에 접속되어 있으며 산업용 컴퓨터(OS: RHEL 6.1 MRG R)을 사용한다. 이 제어 동작은 컨버터가 동작하는 600 Hz 주기에 동기 되어 진다. 그림 5는 이 제어 동작을 위한 I&C 구조를 나타내며 한국은 MCS와 CS/VS/CCU/CCL/CCS, PF/RPC는 중국, NBI, 2는 일본이 조달한다. ITER 건물 구조에서 컨버터는 32, 33동, RPC는 38동, NBI, 2는 35동에 설치되고 이들 제어기는 SDN Network으로 접속된다.

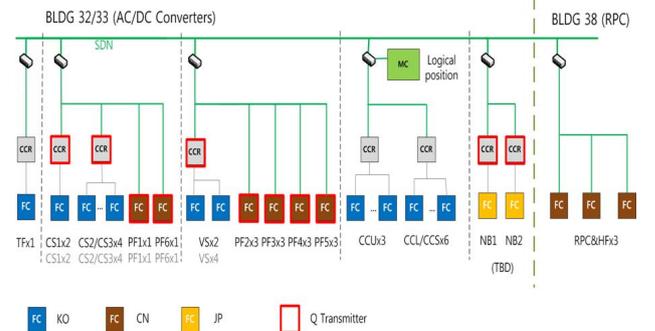


그림 5 CPSS I&C Q(Reactive Power)송신 시스템 구성도
Fig. 5 CPSS I&C Architecture for Q Transmission

3. 결론

ITER 운전을 위하여 PCDH 설계 지침에 따라 CPSS AC/DC 컨버터의 I&C 예비설계가 완료되었다. 현재 상세설계가 진행 중이며 각 장치의 Interface 협의가 진행 중에 있다. 이 결과는 향후 상세설계, 제작, 시험, 설치, 시운전, 운전을 위한 제어기의 설계 및 성능검증에 활용될 것이다.

이 논문은 2012년도 정부(교육과학기술부, 지식경제부)의 재원으로 한국연구재단의 지원을 받아 수행된 국책연구사업(No. 2012 0000255)의 연구결과임

참고 문헌

- [1] Plant Control Design Handbook(27LH2V 6.1) 2011년 5월 ITER Document
- [2] Siemens PLC Document
- [3] CODAC PDR ITER Document
- [4] KO AC/DC Converter PDR ITER Document
- [5] TI DSP Document
- [6] Xilinx, Ultra FPGA Document