

5-level 단상 인버터

양광훈 황정구 위한별 박성준
전남대학교

5level single-phase inverter

K.H. Yang, J.G. HWANG H.B. WI S.J. Park
Chonnam National University

ABSTRACT

단상인버터는 산업 현장에서 많은 분야에 사용되며 이러한 이유 하나만으로도 많은 연구가 활발히 진행되어 지고 있다. 또한 스마트 그리드에 대한 기대치가 높아지면서 이에 따른 가정용 인버터 역시 관심의 대상이 되어 가고 있는 실정이다. 또한 많은 기술과 **MCU**의 발달로 인해 **PWM**변조 방식의 인버터가 개발되는 상황이다. 단상 풀 브릿지 인버터의 기본적인 토폴로지를 변형하여 출력전압을 형성할 때 형성된 전압의 **THD**를 더욱 낮게 만들기 위하여 멀티레벨을 형성하며 이때 기존의 토폴로지에서 사용되는 **SW**에서 발생하는 손실을 줄이기 위해서 단상 풀 브릿지 형태의 토폴로지를 변형하고 이에 따라 **SW**손실을 최소화 하여 출력 파형을 만들어 내는 토폴로지를 제안한다.

1.서론

단상 풀브릿지 인버터는 많은 사업현장에서 사용되고 있으며 앞으로의 신재생에너지 분야인 풍력발전과 태양광 발전에서 빠질 수 없는 회로이다. 이렇게 많은 분야에서 사용되는 인버터를 개선하기위해 수많은 연구가 활발히 이루어지고 있으며 이에 따른 기본적인 풀브릿지 인버터를 응용한 많은 토폴로지 등이 개발되었다.

본 연구에서는 기존의 토폴로지를 변형하여 멀티레벨의 전압을 형성하게 하며 3개의 **DC**전압을 사용하여 출력단의 전압을 멀티레벨을 형성하여 실험을 진행하였다.

제안된 인버터의 토폴로지는 기존 풀브릿지가 가지는 두 개의 영 전압 발생조건을 따르기 위해 부하 사이에 2개의 **SW**를 추가 하여 **0V**의 전위를 만들어 낸다. 또한 나머지 **SW**를 통하여 **0V**를 제외한 4개의 **level**전위를 만들어 내어 총 5 **level**을 형성하기 위한 구조로 되어 있다.

제안된 토폴로지의 타당성을 검증하기 위해 **PSIM**을 사용하여 시뮬레이션을 수행하였다.

2.제안된 단상 5-level 인버터

2-1 기존의 풀브릿지 단상인버터

그림 1은 기존의 단상인버터를 나타내고 있다. 이때 각각의 스위치는 2개의 쌍을 이뤄 상보적 스위칭을 하며 **PWM**변조 방식으로 **DC**의 전압을 **AC**의 전압으로 출력하게 된다. 이

때 출력전압은 스위치의 상태에 따라 $\pm DC$ 입력전압, \pm 영전압을 형성하여 **3-Level**을 출력하게 된다. 이러한 구조의 인버터에서 동일한 전압인 \pm 영전압으로 인하여 **3-Level**인버터가 된다. 이러한 상황에서 **DC**의 입력전압을 분리하여 각 노드의 전압을 다르게 설정하여 **Arm**에 각각의 전위를 나타냄으로서 **5-level** 인버터가 되어 출력전압 **THD(Total Harmonic Distutation)**을 크게 줄일 수 있을 것이다.

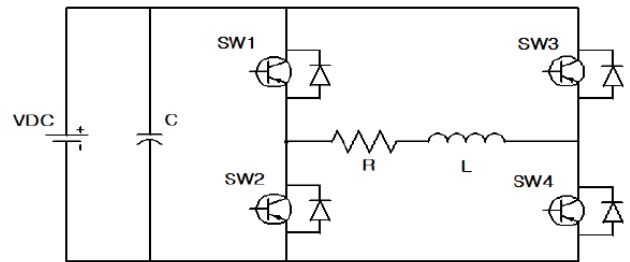


그림 1 기존의 풀브릿지 인버터
fig 1.Full Bridge Inverter existing

2-2 제안하는 단상 5-Level 풀 브릿지 인버터

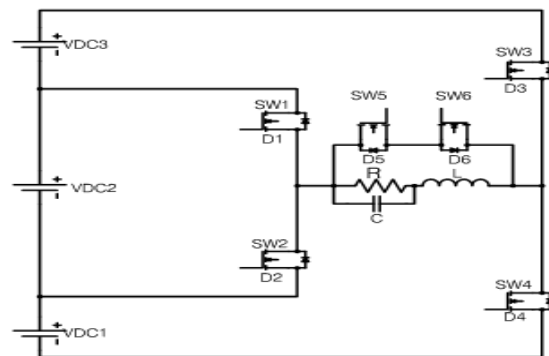


그림 2 제안하는 5Level 단상 인버터
fig 2.The proposed single phase 5Level inverter

제안된 인버터의 각 암의 스위치는 기존의 인버터의 스위칭 방식과 같이 **SW1**과 **SW2** 그리고 **SW3**과 **SW4**는 서로 상보적 동작을 겸한다. 출력 전압역시 각 폴의 전압의 변동에 따라

레벨이 나타나게 되며 이때의 레벨은 $VDC1$, $VDC2$, $VDC3$ 에 대한 종속함수로 4개의 **Level**로 나타나게 된다. 또한 $VDC1$ 과 $VDC3$ 이 영의 전위를 가지고 있으면 기존 단상인버터 동일하게 사용될 수 있다. 아래의 수식은 스위치의 온, 오프 동작에 따라 각 **Arm**이 가지는 전압을 나타 낸 것이다.

a-Arm의 출력전압은 스위치 $SW1$ 과 $SW2$ 에 의해 결정되며 그 관계는 식 (1)과 같다.

$$\begin{aligned} &\text{if}(SW_1 : on, SW_2 : off) \text{ then} \\ &V_a = VDC2 + VDC3 \\ &\text{if}(SW_1 : off, SW_2 : on) \text{ then} \\ &V_a = VDC3 \end{aligned}$$

$$\begin{aligned} &\text{if}(SW_3 : on, SW_4 : off) \text{ then} \\ &V_b = VDC1 + VDC2 + VDC3 \\ &\text{if}(SW_3 : off, SW_4 : on) \text{ then} \\ &V_b = 0 \end{aligned}$$

$$\begin{aligned} V_{ab} &= VDC_3 \\ &= VDC_2 + VDC_3 \\ &= -VDC_1 \\ &= -(VDC_2 + VDC_1) \end{aligned}$$

$$V_{ab} = \pm VDC_1 \quad \text{식(1)}$$

$$= \pm (VDC_1 + VDC_2)$$

이에 따라 기존의 회로도의 구조에서는 $0V$ 의 **Level**이 존재하지 않아 **4Level**로 제한되게 된다. $0V$ 의 **Level**을 추가 함으로써 **Level**의 수를 높여 **THD**의 특성을 더욱

아래의 그림3는 이때의 전류 루프의 변환을 보여준다.

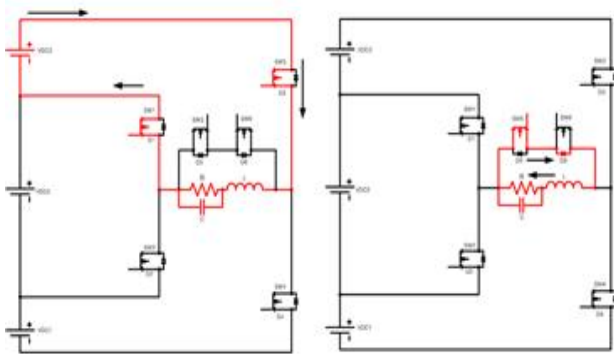


그림 3 전류 흐름도
fig.3 Current flow circuit

또한 $SW5, SW6$ 의 동작에 따라 $SW1, SW2$ 는 상보적 스위칭을 하지 않으며 각 전압 출력에 따라 $SW1, SW5$ 와 $SW2, SW6$ 번의 상보 스위칭으로 인한 전압 형성 구간이 존재 하게 된다.

2-3 시뮬레이션 결과

제한된 풀 브릿지 단상 인버터의 타당성을 검증하기 위해 **Psim**을 이용하여 시뮬레이션을 수행하였다. 본 시뮬레이션에서는 **5-Level** 인버터의 타당성을 검증하기 위해 입력전압 $VDC1, VDC2, VDC3$ 를 단순히 $175[V], 145[V], 175[V]$ 로 설정하였다. 향후 **THD**의 관점에서 입력전압 설정이 있어야 될 것으로 사료된다. 그림 3(a,b)는 제안된 단상 **5-Level** 인버

터의 출력전압과 $2k[Hz]$ 의 **Cutoff** 주파수를 갖는 부하 전류를 나타내고 있으며, 3(c)는 제안된 인버터의 스위칭 신호를 나타내고 있다.

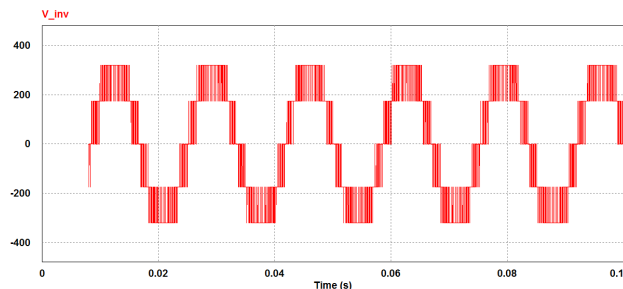


그림 3 (a) 인버터 출력전압
fig3 (a), Output Voltage4

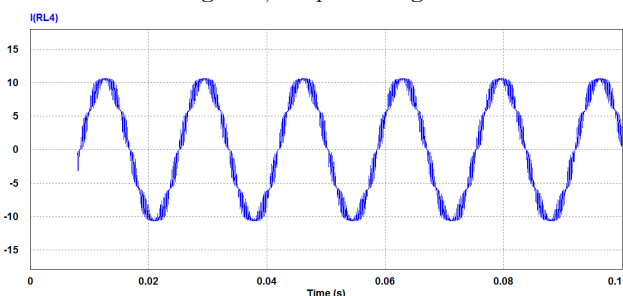


그림 3 (b) 인버터 출력전류
fig 3 (b) Inverter output current

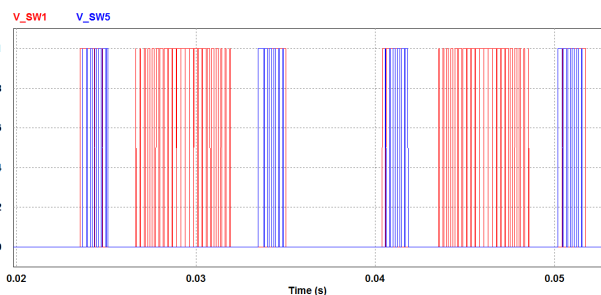


그림 3 (c) SW1, SW5 신호
fig 3 (c). SW1, SW5 Signal

3. 결론

본 논문에서의 **5-Level** 인버터의 가장 큰장점은 스위치의 손실을 최대한 작게 하고 **THD**를 낮추는 것이다. 시뮬레이션 결과 기존 인버터의 출력전류의 **THD**는 0.281374로 제안된 인버터의 **THD**는 0.11038374로 제안된 인버터의 **THD**특성이 더 좋은 것을 확인할 수 있다.

본 연구는 교육과학기술부와 한국연구재단의 지역혁신인력양성사업으로 수행된 연구결과임

참고 문헌

- [1] 노익철, 정규범, 최남섭 공저 "전력전자 공학"2판
- [2] 송성근, 이상훈, 박성준 "3kW급 계통 연계형 태양광 인버터에 관한 연구" 전력전자학회, 전력전자학회 2005년도 전력전자학술대회 논문집 2005.7, page(s): 707 710