

60MW급 HVDC 시스템 제어 알고리즘 개발

이경빈*, 정용호**, 황호윤***

LS 산전 선임연구원*, 부연구위원**, 주임연구원***

Development of 60MW HVDC System Control Algorithm

Lee, Kyung Bin*, Chung, Yong Ho**, Hwang, Ho Yoon***

LS Industrial System

ABSTRACT

2010년부터 민간기업인 LS산전과 한국전력공사의 공동 개발을 통하여 60MW급 ±80kV HVDC (High Voltage DC transmission System)전류형 HVDC시스템 알고리즘 국산화 개발을 진행하여 2012년 3월 개발을 완료하였다. 개발된 알고리즘의 성능, 안정성 및 신뢰성을 확보하기 위하여 LS산전에서 개발한 Hardware 플랫폼에 제어 알고리즘을 탑재하고 RTDS(Real Time Digital Simulator)를 통한 연계시험을 진행하여 이를 검증하였다. 본 논문에서는 개발된 HVDC 제어 알고리즘의 기능과 RTDS연계 시험결과를 소개하고자 한다.

조를 통하여 구성된다.

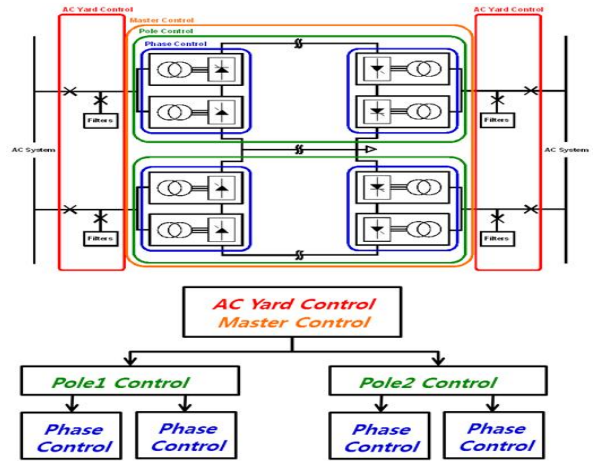


그림 1. HVDC 제어 알고리즘 계층 구성도

1. 서론

HVDC 제어 알고리즘은 크게 3가지로 구성된다. 첫 번째는 전력 지령치 생성과 분배 및 제한, 부하 조건에 따른 무효전력 조절을 위한 필터 제어, 주파수 변동에 따른 주파수 보상을 위한 주파수 제어를 포함하는 스테이션 레벨의 제어 알고리즘이 있다. 두 번째는 전류 지령치 생성, Bi Pole 모드의 전류 평형을 유지, 과도 상태의 전류 제한치 생성, HVDC 시스템의 Block/Deblock의 제어 및 컨버터 변압기의 탭 제어를 포함하는 Pole 레벨의 제어 알고리즘이 있다. 세 번째로 싸이리스터 밸브에 인가되는 점호각을 생성, 생성된 점호각에 대한 제한치를 설정, VDCOL(Voltage Dependant Current Order Limit) 제어 및 밸브 점호 밸런싱을 포함하는 위상 제어 알고리즘이 있다.

2. 본론

2.1 Control Algorithm Model

HVDC 제어 알고리즘을 계층적 구조로 분석해 보면 크게 3개의 제어 레벨로 분류할 수 있다^[1]. 그림 1에서 나타난 것처럼 첫 번째로 변환소 전체에 대한 상위 제어를 담당하는 Station 레벨, 변환소 내 Pole1,Pole2의 제어를 담당하는 Pole 레벨, 각 Pole내의 Valve Group을 담당하는 Phase Control 레벨로 나눌 수 있다. 먼저 Station 레벨의 제어 알고리즘으로 전력 지령치를 생성하고 각각의 조건에 따라 이를 제한하고 또한 주파수에 변동분에 대한 보상 제어를 가능하게 하는 전력/주파수 제어, 무효전력의 수급 상황에 따라 AC 필터의 투입여부를 결정하는 무효전력 제어로 구성되어 있으며 이는 각 변환소 간 제어 협

두 번째로 스테이션 제어에서 생성된 전력 지령치를 이용하여 전압/전류 지령치를 생성하는 Pole 레벨의 제어 알고리즘이 있으며 Pole 레벨에서는 지령치 생성뿐만 아니라 각 과부하 조건을 검출하여 전압/전류 지령치를 제한하는 역할을 담당한다. 아울러 Bi Pole동작 시에는 Pole1과 Pole2에 대한 전류 평형을 유지시키고, HVDC 시스템의 기동과 기동중지에 대한 렉티파이어 측 컨버터와 인버터 측의 상호 연계 동작에 대한 복잡한 제어로 구성된다. 또한 DC전압/전류 변동에 대한 제어 안정도를 유지하기 위한 Tap Changer 제어가 포함된다. 세 번째로 Pole 레벨에서 생성된 전압/전류 지령치를 이용하여 각 싸이리스터 밸브의 점호각을 생성하는 위상 제어^[3] 레벨의 제어 알고리즘이 있으며 위상 제어를 위해 점호각을 생성하고 점호각의 제한을 설정, 점호각 오차에 대한 보정, 각 상별 컨버터 밸브에 대한 점호 밸런싱 및 소호 밸런싱, 저전압 형성 시 전류 지령치를 생성해주는 VDCOL(Voltage Dependant Current Order Limit)의 제어 알고리즘이 포함되어 있다^[2].

2.2 C&P platform & RTDS 시험 연계 구성도

개발된 제어 알고리즘의 성능과 안정성을 시험하기 위하여 그림2 와 같이 시스템을 구성하였다.

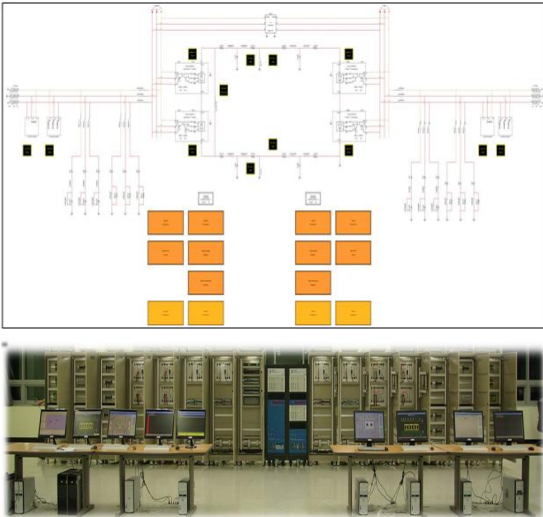


그림 2. Test 시스템 구성도

알고리즘은 탑재하기 위한 HVDC 시스템의 하드웨어 Platform은 LS산전에서 개발하였고 AC 계통, 컨버터 변압기, 싸이리스터 벨브 및 DC Line은 RTDS(Real Time Digital Simulator)를 사용하여 구성하였다. H/W Platform과 RTDS연계를 위하여 Digital I/O 및 Analog I/O를 이용하였으며 컨버터 벨브의 싸이리스터에 인가되는 점호각은 VBE연계를 위하여 광라인(Optic Fiber Line)를 이용하여 연결하였다. 시험 조건은 표1의 조건으로 시험을 진행했다. 시험 조건은 LS산전에서 제주 실증단지에 건설된 운전 조건을 사용하였다. 또한 결과 파형을 측정하기 위한 장비로 TFR(Transient Fault Recorder)을 사용하였다.

표 1. HVDC Test 운전 조건

AC 계통 전압	154kV
운전 조건	Mono Pole
정격 DC 전압	80kV
정격 DC 전류	378A
정격 송전 전력	30MW
제어 모드	전력 제어
전력 전송 방향	정방향, 역방향

2.3 C&P platform & RTDS 연계 시험 결과

그림 3은 HVDC H/W Platform과 RTDS연계 시험 결과를 나타낸 것이다. HVDC 시스템이 가동 명령을 수행하게 되면 DC전압이 먼저 80kV로 생성되고 DC 전류는 최소 부하조건으로 생성된다. 이어 설정된 분당 전력 지령 상승값(Power Ramp Rate[MW/Sec])에 의하여 DC전류 상승을 시작하게 되고 정격 전력 지령치인 30MW까지 상승하게 된다. 이어 HVDC 시스템의 가동중지 명령을 내리게 되면 제어기는 DC전류를 서서히 낮추어 HVDC 시스템이 가동을 중지할 수 있는

조건까지 전력을 낮추게 되고, 조건이 만족하면 HVDC 가동중지 제어에 의하여 시스템은 가동이 중지된다. 그림 3에서는 정방향으로 전력 전송 방향을 설정하여 시스템 가동 → 전력 상승 → 정격전력 유지 → 전력 하강 → 시스템 가동 중지의 HVDC 시스템 가동과 중지 제어에 대한 시험을 수행한 것이며 이후 전력 전송 방향을 변경하여 시험을 진행한 결과를 나타낸 결과 파형이다.

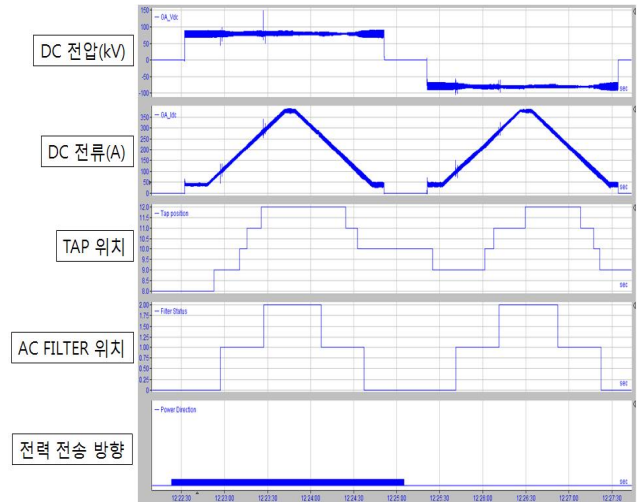


그림 3. H/W Platform & RTDS 연계 시험 결과

3. 결론

본 논문에서는 LS산전에서 개발한 HVDC S/W제어 알고리즘에 대한 간략한 설명과 H/W Platform을 사용하여 제어기 성능과 안정성에 대한 시험 결과를 소개하였다. LS산전은 현재 2009년 HVDC 제어기 H/W 및 S/W알고리즘 국산화 개발에 많은 투자를 진행하였다. 향후 제주 실증 단지에 개발된 H/W Platform과 S/W 제어 알고리즘을 적용하여 실증 운전을 통해 시스템을 검증할 예정이다 또한 이를 토대로 하여 향후 진행될 국내 HVDC 시장뿐만 아니라 해외 시장에도 적극적으로 진출 할 예정이다.

참고 문헌

- [1] C.K Kim, "HVDC in Power System Application" IEEE/Wiley, 2009
- [2] D. Wilhelm, "High Voltage Direct Current Handbook, First Edition"
- [3] J.D. Ainsworth, "Development in the Phase Locked Oscillator Control System for HVDC and other Large Converters", 1970, GEC Published.