

# 반도체 막질 증착 공정에서의 낙성 particle 개선 연구

## Study on fallen particles caused in CVD process

\*#남기원<sup>1,2</sup>, 신권호<sup>2</sup>, 정상욱<sup>2</sup>, 김효준<sup>2</sup>

\*#K. W. Nam(kiwon.nam@samsung.com)<sup>1,2</sup>, K. H. Shin<sup>2</sup>, S. O. Jung<sup>2</sup>, H. J. Kim<sup>2</sup>

<sup>1</sup> 삼성전자공과대학교 반도체공학과, <sup>2</sup> 삼성전자(주)

Key words : particle, fallen particle, purge, CVD, USG

### 1. 서론

SA-CVD (Sub Atmosphere Chemical Vapor Deposition) 설비로 LT-USG ( Low Temperature Undoped Silicate Glass)를 증착 하는 공정 진행 후, particle 이 발생하여 이를 개선하고자 연구를 진행하였다. 특히 LT-USG 는 transistor 의 gate spacer 로 사용되며, 아주 미세한 particle 이라도 spacer 의 절연기능에 문제를 일으켜 transistor 불량을 유발하는 critical 한 공정이기도 하다. [1-3]

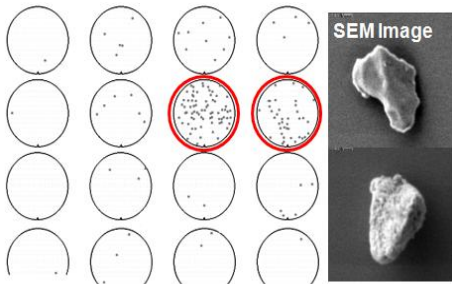


Fig. 1 Wafer defect map after LT-USG deposition

발생한 particle 은 Fig. 1 과 같이 LOT 내 1~2 매의 wafer 에서만 발생하는 수준이었고, SEM 분석결과 낙성 particle 형태로 추정되었다. Particle 발생 wafer 를 Ar blowing 으로 80% 정도 제거되어 LT-USG 막질 증착 직후 발생한 낙성 particle 이 대부분임을 확인하였고, 막질 증착 이후부터 wafer unloading 까지의 설비에서의 상태에 초점을 맞추어 실험을 진행하였다.

### 2. 실험 방법

SA-CVD chamber 는 gas 가 분사되는 shower head 와 wafer 가 안착되는 heater 로 구성되어

있으며, Fig. 3 의 설비 모식도에서 보는 바와 같이 증착 공정이 진행될 때는 heater 가 위로 이동하여 wafer 를 shower head 와 가깝게 위치시키며, 증착이 완료되면 purging 과 잔류 gas pumping 이 진행되는데, 이때 wafer unloading 을 하기 위해 heater 가 아래쪽으로 이동하게 된다. 참고로, 본 논문에서의 LT-USG deposition 공정은 400 °C에서 TEOS (Tetra Ethyl Ortho Silicate)로 진행된다.

LT-USG 막질 증착 이후 발생한 particle 임이 확인 되었으므로, 막질의 증착이 이루어지고 난 이후의 chamber 내 진행과정인 purge time 과 wafer 가 안착되는 heater 의 이동에 관점에서 실험을 진행하였다. 기존 purge time 에서 10% 단위로 purge time 을 증가시켰고, heater 의 이동은 기존에는 purge 시점에 heater 의 이동이 시작되었으나 이를 총 purge time 의 20% 단위로 나뉘어 purge 시점으로부터 지연시키는 방법으로 split 실험을 진행하였다.

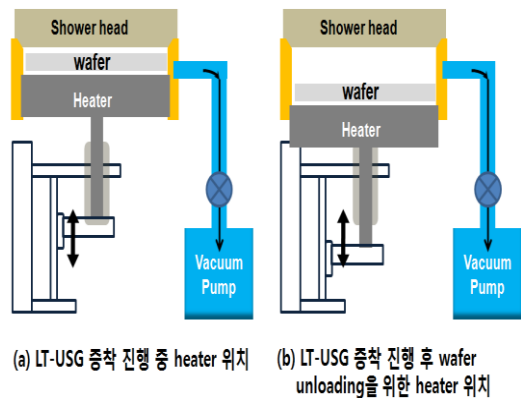
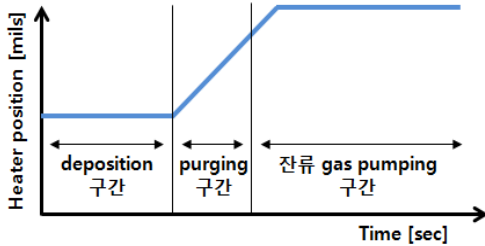


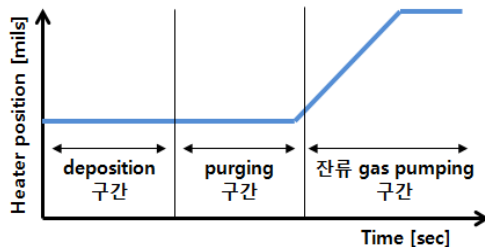
Fig. 2 Schematic diagram of SA-CVD equipment

### 3. 실험결과 및 고찰

Purge time split 결과, 기존 purge time 에서 30% 증가 시점부터 particle 이 확실하게 제거 되었다. 또한, heater 이동시점 split 결과는 purging 80% 진행 이후 시점부터 particle 이 제거되는 결과를 얻을 수 있었다. Fig. 3 는 막질 증착 직후 purging 과 heater 이동 시점에 대해 개선 전 조건과 개선 후 최적 조건을 개략적으로 나타낸 그림으로 purge time 의 증가와 heater 이동 시점을 지연을 확인할 수 있다. EDX(Energy Dispersive X-ray spectroscopy)로 낙성 particle 의 성분을 분석한 결과, Fig. 4 에서 보는 바와 같이 particle 은 Si 와 O 성분으로 이루어 졌음을 확인할 수 있었다. 위의 결과들로 부터 purge time 으로 인한 chamber 내부 압력변화와 heater 이동이 같은 시점에서 발생할 경우, 기류의 영향으로 chamber wall 에 증착되었던 막질이 lifting 되어 particle 발생한 것으로 추정할 수 있다.



(a) 개선 전 purging 및 heater 이동 조건



(b) 개선 후 purging 및 heater 이동 조건 (purging time 증가 및 heater 이동 지연)

Fig. 3 Schematic diagram of purging and heater moving in LT-USG deposition process

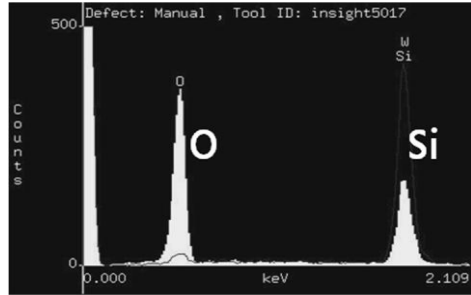


Fig. 4 EDX analysis of fallen particles

### 4. 결론

본 논문에서는 SA-CVD 설비로 LT-USG 막질 증착 공정에서 발생한 낙성 particle 이 증착 공정 직후 실시하는 purging 과 wafer unloading 을 위한 heater 의 움직임에 의해서 발생할 수 있다는 사실을 확인하였다. 이는 chamber 내부 압력변화(purge 시간)와 물리적 변화가 동시 시점에서 발생할 경우, 기류의 영향으로 chamber wall 에 증착되었던 막질이 lifting 되어 particle 발생한 것으로 추측된다. 통상적으로 공정 시간 단축을 위해 purging 을 짧게 하고, purging 이 충분히 이루어지기 전에 heater 를 이동시키는 경우가 많으나, particle 관점에서 반드시 purging 시간과 heater 이동시점을 최적화 해야만 한다.

### 참고문헌

1. Safa. O. Kasap, "Principles of Electronic Materials And Devices", McGraw-HillCollege. 3rd edition
2. D.A Neamen, "semiconductor physics and devies", McGraw-Hill. 3rd edition
3. 민홍식, 박영준, 박병국, 신형철 저., "NANOCAD 와 함께하는 반도체 소자", 대영사.