

# Sn 합금 충전된 TSV와 Ti/Cu UBM의 계면 특성 연구 Interfacial reaction between TSV filled Sn alloy and Ti/Cu UBM

\*고영기<sup>1</sup>, 유세훈<sup>1</sup>, 강명석<sup>2</sup>, 유동열<sup>2</sup>, 김정환<sup>1</sup>, 이창우<sup>1</sup>,

\*Y. K. Ko<sup>1</sup>, Sehoon Yoo<sup>1</sup>, M. S. Kang<sup>2</sup>, D. Y. Yu<sup>2</sup>, J. H. Kim<sup>1</sup>, #C. W. Lee(cwlee@kitech.re.kr)<sup>1</sup>,

<sup>1</sup>한국생산기술연구원 마이크로조이닝센터, <sup>2</sup>과학기술연합대학원대학교 전자패키징공학과

Key words : Interfacial reaction, Solder, TSV, filling, Cu pillar bump, UBM

## 1. 서론

최근, 고성능, 고밀도, 다기능화 등이 요구되어 지는 현대 전자기기를 위해 3D 적층 패키징기술이 주목받고 있다. 3D 적층 패키지 기술은 메모리, 센서 등을 하나의 모듈에 통합할 수 있으며, 기존 패키징 기술보다 집적도 및 신호전달이 높아 무어의 법칙의 한계를 뛰어 넘는 방법이다. 3D 적층 연결기술로서 와이어 본딩(wire bonding) 기술이 많이 사용되어 왔으나, I/O 수가 제한적이며 긴 통전거리에 의한 전력소모 증대 및 빠른 신호전달의 한계가 있었다. 이러한 와이어 본딩의 단점을 극복 할 수 있는 기술로서 최근 Through Silicon Via(TSV)에 대한 연구가 많이 진행되고 있다 [1]. 특히 TSV의 제조 공정 중 도전성 재료를 충전하는 Via Filling 방법으로 Cu 전해도금 방법이 주로 사용되고 있으나, 30분 이상의 긴 공정시간과 종횡비가 높아짐에 따라 Void가 형성되는 등의 공정성 문제가 있다 [2]. 최근 용융솔더로 via filling하는 방법이 개발되고 있는데, 솔더충진방법은 기존의 Cu 충전과 비해 void가 없이 수 초내의 빠른 충진이 가능하다 [2]. TSV적용 소자에서 위와 같은 용융솔더 Via를 형성한 후에 그 위에 Cu pillar bump를 형성하게 된다. 따라서, TSV적용 소자에서는 솔더 via와 Ti/Cu UBM층이 서로 접촉하게 된다. 본 연구에서는 TSV내에 형성된 Sn합금과 Ti/Cu UBM간 계면 반응을 관찰하였다. 일반적으로 Sn과 Cu의 계면 반응에 대한 연구는 활발히 진행되었지만, Sn/Ti/Cu 구조내 Ti의 계면내 영향과 TSV 신뢰성에 미치는 영향등에 관한 연구는 부족하다. 따라서 본 연구에서는 Ti 층의 두께를 변화시켜 그에 따른 계면의 변화와 기계적 특성을 고찰하였다.

## 2. 실험 방법

Deep Reaction Ion Etching(DRIE)에 의해 실리콘 웨이퍼에 관통된 비아를 형성하였다. 형성된 비아의 직경은 200  $\mu\text{m}$ 이며 높이는 675  $\mu\text{m}$ 였다. TSV솔더 충전은 진공을 이용하여 용융솔더를 비아 내부에 충전하였다 [2]. 용융솔더 충전 후, 실리콘 웨이퍼는 200 $\mu\text{m}$  두께로 thinning 하였다. Sn 비아 위 Cu 필러 범프 형성을 위하여 스퍼터(sputter)를 사용하여 점착층인 Ti와 Cu 씨앗층을 차례로 증착하였다. Ti 씨앗층의 두께는 50nm와 400nm로 변화시켰으며, Cu 씨앗층의 두께는 500nm이었다. 스퍼터 증착된 씨앗층 위에 Cu 전해도금을 실시하여 높이 약 25 $\mu\text{m}$ 의 필러 범프를 형성하였다. 계면의 변화를 관찰하기 위하여 각각의 샘플은 150 $^{\circ}\text{C}$ 에서 100, 200, 300 h 동안 시효처리를 실시하였다. Focus Ion Beam(FIB)과 Scanning Electron Microscopy(SEM)로 솔더 TSV와 Ti/Cu UBM간 계면을 분석하였다. 또한 각 계면의 변화에 따른 Cu pillar범프의 접합강도를 확인하기 위해 전단강도 시험을 실시하였다.

## 3. 결과

Fig.1은 TSV와 Cu 필러 범프간 계면을 FIB로 단면 식각하여 분석한 이미지이다. Fig.1(a), (b)는 aging test 전 계면 이미지이며, 각각 50nm, 400nm 두께의 Ti씨앗층이 증착되었다. Fig. 1(c), (d)는 300 h aging test를 실시한 결과이며, Ti씨앗층 두께가 각각 50nm, 400nm이었다. Ti씨앗층이 50 nm일 때 IMC 두께는 aging 시간이 증가함에 따라 증가하였다. 형성된 IMC는 2층으로 이루어져 있으며 아래 층은  $\text{Cu}_6\text{Sn}_5$ , 윗층은  $\text{Cu}_3\text{Sn}$ 이었다. Ti 씨앗층이 400nm 두께일 경우, 300h aging 후에 IMC층은 형성되지 않았다. Ti층은 Cu의 좋은 확산방지층이기

때문에 Cu 확산을 억제한다. 반면, Sn은 Ti안에서 확산이 어렵지 않으므로, IMC층은 Sn이 Ti을 확산해서 Cu층쪽에서 형성된다. 또한, Ti두께가 두꺼워지면서 Sn의 확산이 효과적으로 억제되면서 Cu층에서의 IMC형성도 어느정도 억제된다.

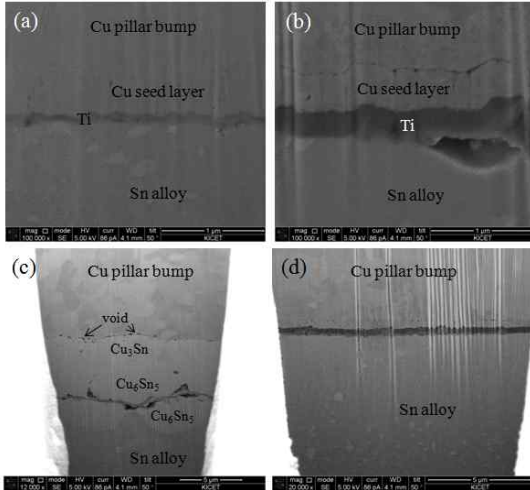


Fig.1 Cross-section image by Focus Ion Beam(FIB) of TSV interfacial. (a)50nm Ti, 0h, (b) 400nm Ti, 0h, (c) 50nm Ti, 150°C, 300h, (d) 400nm Ti, 150°C, 300h

Fig.2는 aging 시간에 따른 Cu 필러범프의 전단강도 측정 결과이다. Ti씨앗층 두께가 50nm일 때 aging time이 100h일 경우 205.5gf/bump의 가장 높은 전단강도를 가진다. 하지만 aging 시간이 100h 이상으로 증가하면, 전단강도는 감소하는 경향을 나타내었다. Ti씨앗층의 두께가 400nm일 경우 전단강도의 변화가 나타나지 않았다. Ti 씨앗층의 두께가 50 nm일 경우 IMC층이 형성되어 전단강도가 높게 나타나며, aging time이 증가하게 되면서 IMC와 Cu계면에서 Kirkendall void가 형성되면서 전단강도가 줄어들게 된다. 하지만, Ti씨앗층의 두께가 400 nm일 경우에는 IMC층이 거의 형성되지 않기 때문에 전단강도의 변화가 없다. 측정된 전단강도와 IMC 두께를 비교한 결과 IMC 두께가 약 3.89um일 때, 가장 높은 전단강도가 나타났다. 본 실험 결과는 Cu 필러범프와 솔더 TSV간의 계면 IMC 성장과 관련하여 최적의 IMC 두께를 판단할 수 있는 자료가 될 것이며, Ti 두께를 조절하여 솔더TSV와 Cu 필러범프간 높은 신뢰성 구현이 가능할 것으로 판단된다.

Table 1 Comparison of measured roughness data

Aging time Ti thick.	0h	100h	200h	300h
50nm	Non	3.89um	5.82um	7.12um
400nm	Non	Non	Non	Non

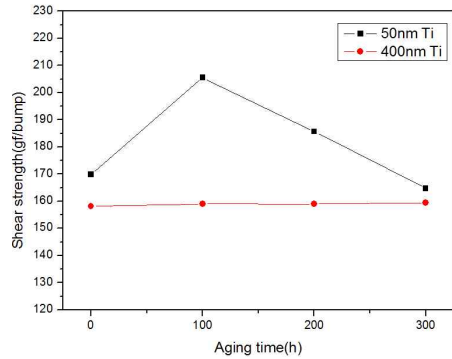


Fig.2 Change of shear strength by Ti thickness and aging time

#### 4. 결론

Sn 합금으로 충전된 TSV와 Cu 필러 범프간 계면 반응에 의해 IMC가 Cu 필러범프쪽에 형성되었다. 형성된 IMC는  $Cu_6Sn_5$ 와  $Cu_3Sn$ 으로 구성되어 있고, aging time이 증가함에 따라 IMC두께는 증가하며, Kirkendall void가 형성되었다. Ti씨앗층이 두꺼워지면 IMC형성이 억제되었다. Ti씨앗층의 두께가 50nm일 경우 aging time이 증가하면 전단강도가 증가하다가 감소하지만, Ti씨앗층의 두께가 400nm일 경우, 전단강도는 일정하게 유지되었다.

#### 후기

본 연구는 지식경제부, 산업기술연구회의 협동연구사업인 “차세대 반도체 MCP 핵심 기술개발”의 지원에 의해 수행되었습니다.

#### 참고문헌

- Jiang, T., Luo, S., Proceedings of 10th Electronics Packaging Technology Conferences, pp. 373-378, 2008
- S. Yoo, Y.K. Ko, Y.S. Shin, C.W. Lee, Journal of the Korean Society of Precision Engineering, Vol. 26, No.12, 2009, pp.18-22