

효율적인 멀티미디어 프로세서에 대한 연구

박춘명*

*한국교통대학교

A Study on Effective Multimedia Processor

Chun-Myoung Park*

*Korea National University of Transportation

E-mail : cmpark@ut.ac.kr

요 약

본 논문에서는 효율적인 멀티미디어 프로세서에 대해 논의하였으며 그 응용으로 디지털 워터마킹에 적용하였다. 즉, 인간의 시각이나 청각이 인지할 수 없는 범위 내에서 디지털 데이터의 값을 약간 변경함에 따라 워터마크라고 하는 저작권 정보를 몰래 삽입하는 방법이다.

ABSTRACT

This paper represent a method of efficiency multimedia processor. Also in case of application fields, we propose the water marking area. It is a insert the authorized information method, namely watermark, according the a little change data in area which human can not cognitive visible or acoustic.

키워드

Multimedia processor, virtual reality(VR), MUX, ALU

I. 서 론

1980년대 이후 마이크로컴퓨터 아키텍처, 그래픽 처리기, 디지털 오디오 신호 처리기, 통신 부품 등은 VLSI의 진전과 더불어 매우 급진전 하였다. 특히, 최근의 인간과 컴퓨터의 인터페이스(HCI)가 중요한 요인으로 비중이 커짐에 따라 그래픽을 rendering하고, 그래픽의 실시간 처리, 인터랙티브 기능의 그래픽 표시기와 같은 특별한 기능을 수행 할 수 있는 프로세서가 필요하게 되었다. 최근에 소프트웨어와 하드웨어 개발자들은 멀티미디어 프로세서에 관심을 갖게 되었다.

멀티미디어 프로세서의 정의는 다음과 같다.

다중, 가상현실(VR)과 같은 응용에 필요한 concurrent task, 엔터테인먼트 또는 educational title의 인터랙티브 표현, video teleconferencing, video authoring, satellite channel로 부터의 실시간 데이터 압축과 암호화를 포함한 movie의 selection과 distribution 등과 같은 다중의 task를 집적한 프로세서로 정의한다.

즉, 한 개의 칩속에 텍스트, 그래픽, 비디오, 오디오 등과 같은 여러 매체를 구현할 수 있는 프로세서가 필요하게 되었다.

II. 멀티미디어 프로세서

멀티미디어 시스템은 realtime multigracular와 interactive operations를 요구한다. 20년전에는 vector를 생성하고, polygon filling하는 Span processor, texture mapping circuit, hidden surface removal(Z-buffer) controller, pixel에 대한 logic and arithmetic operation units, frame buffer interface를 수행하는 writable stored program, DDA(digital differential analyzer)를 갖는 floating point 프로세서로 구성되는 graphic accelerator 와 같은 ASIC안에 그래픽 기능을 포함시켰다. 그 후 앞에서의 구조들은 크게 변화하지 않았다. 그러나 graphic accelerator는 주로 SIMD 구조로 변화 되었다. 또한, 20년 가까이

sound synthesis와 sound processing function은 professional 과 consumer grade productmf 위해 ASIC안에 포함되었다. 특히 3D 오디오 acceleration은 최근에 중요한 점으로 대두되었다.

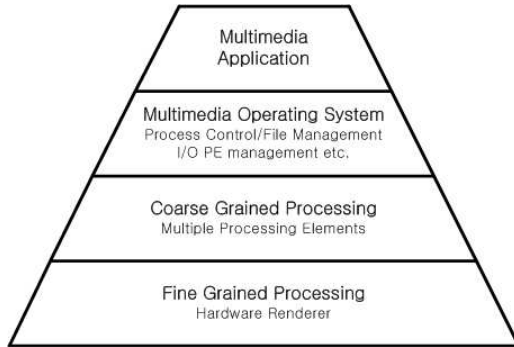


그림 1. 4개의 중요한 processing cluster

III. 멀티미디어 Accelerator

일반적인 응용을 위한 uni-processor architecture를 갖는 마이크로컴퓨터의 보급에도 불구하고, parallel processing architecture는 high-performance graphics를 위해 제안되었다.

single-chip performance는 매 4년마다 3배씩의 factor로 개선된다.

이러한 개선물은 real time 과 향후 요구되는 virtual reality의 응용을 위한 realistic rendering을 실현하기에는 불충분하다. 지난 15년 동안 tours, matrix, pipeline network은 parallel processing application을 위한 가장 좋은 interconnection network로서 생각되어 왔다. SIMD와 MIMD architecture는 특별하고, unique한 algorithm(예, mathematical model)으로 정의된 specialized geometric(기하학) model을 위한 high-performance를 얻기위한 것으로 사용되어 왔다. 그러나, 비동기 사건(asynchronous event) 형태의 다양하고 연속적인 data로 구성된 멀티미디어 응용은 처리되어야 하는데, 이 경우 fixed interconnection network은 overhead없이 내부연결과 좀 더 쉬운 편집(편찬, compilation) 보다는 장점이 없다. 이러한 dilemma를 극복하기 위해서, complete-graph 또는 reconfigurable processing으로 구성된 architecture가 필요하게 되었다.

complete-graph network의 다음과 같은 장점이 있다.

- (1)memory mapped node addressing with softwareless protocol
- (2)Completely reconfigurable architecture dependent upon data types
- (3)Time-shared and space-shared processing

with asynchronization/synchronization

(4)Bus-conflict free for continuous and dynamic media data

(5)Bus-conflict free local and global shared memory structure

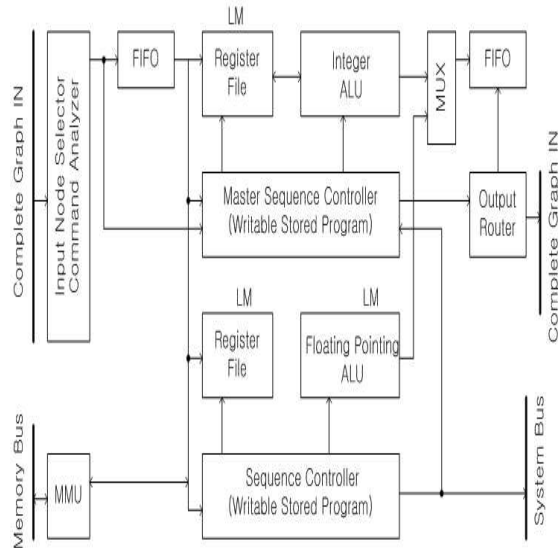


그림 2. 멀티미디어 프로세서 아키텍처

IV. 결 론

본 논문에서는 효율적인 멀티미디어 프로세서에 대해 논의하였으며 그 응용으로 디지털 워터마킹에 적용하였다. 제안한 방법은 기존의 방법에 비해 처리속도와 수행률 등에 있어 개선되었다.

참고문헌

- [1] N. Memon, P.W.Wong, "Protecting Digital Media Content," Comm. of the ACM, Vol.41, No.7, pp.35-43, 2009.
- [2] R. Anderson Ed., "Information Hiding," in Lecture Notes in Computer Science, Vol.1147, Springer, 2010.
- [3] R.Anderson and F.A.P.Petitcolas, "On the Limits of Stegography," IEEE JSAC, Vol. 41, No.7, pp.474-481, 2005.
- [4] C. I. Podilchuk, W.Zeng, "Image-Adaptive Watermarking Using Visual Models," IEEE JSAC, Vol.16, No.4, pp.525-539, 2007.
- [5] I. Cox, J. Kilian, T. Leighton and T. Shamoan, "Secure Spread Spectrum watermarking for Multimedia," Tech. Rep. 95-10, NEC Research Institute, 2008.