

HVDC System의 Thyristor Valve Test를 위한 합성시험회로의 동작성능 분석

김 종원, 한 병문, 노 의철*, 백 승택**, 정 용호**
명지대학교, 부경대학교*, LS산전(주)**

Operation performance analysis of Synthetic Test Circuit for Thyristor Valve Test of HVDC System

Jong-Won Kim, Byung-Moon Han, Eui-Cheol Nho*, Seung-Taek Baek**, Yong-Ho Chung**
Myungji University, Pukyong National University*, LS Industrial System Co.,Ltd**.

ABSTRACT

본 논문은 HVDC System의 컨버터를 구성하는 Thyristor 밸브의 스위칭동작을 테스트하는 합성시험회로의 기본동작을 분석한 내용에 대해 기술하고 있다.

합성시험회로(STC : Synthetic Test Circuit)는 HVDC System의 컨버터가 동작할 때 각 Thyristor 밸브에 나타나는 턴-온 전류와 턴-오프 전압을 인위적으로 공급하여 정상동작 여부를 시험할 수 있는 모의실험회로를 의미한다. 본 연구에서는 PSCAD 프로그램을 이용하여 2kV, 200A급 Thyristor를 테스트하기 위한 합성시험회로의 시뮬레이션 모형을 개발하고 그 동작을 분석하였다. 개발한 합성시험회로의 시뮬레이션 모델은 향후 IEEE와 IEC 규정에 만족하는 새로운 합성시험회로를 개발하는데 참고 자료로 활용 될 것으로 기대된다.

1. 서 론

최근 대단위 해상풍력단지를 전력망에 연계하고 수도권 단락용량을 저감을 위한 방안으로 국내에서도 (HVDC : High Voltage Direct Current) System에 대한 관심이 고조되고 있다. HVDC 시스템은 컨버터의 종류에 따라 전류원방식과 전압원방식으로 구분되는데 대용량전송에는 아직도 Thyristor를 기반으로 하는 전류원방식이 보편적이다.

그림 1에 보인 전류원 HVDC System의 경우 높은 동작신뢰도를 유지하기 위해서는 시스템을 설치하기 전에 컨버터를 구성하는 각 Thyristor 밸브의 동작을 사전에 검증하는 것이 필요하다. 그러나 컨버터를 정격전력으로 시험할 경우 전력소모에 따른 비용이 많이 발생하고, 안전상 많은 주의가 필요하게 된다. 따라서 정격시험과 유사한 특성을 얻고 시험장치의 용량을 최소화하기 위해서는 컨버터가 정격으로 동작할 때 Thyristor 밸브에 걸리는 전압과 전류 특성을 인위적으로 모의하는 합성시험회로의 개발이 요구된다.

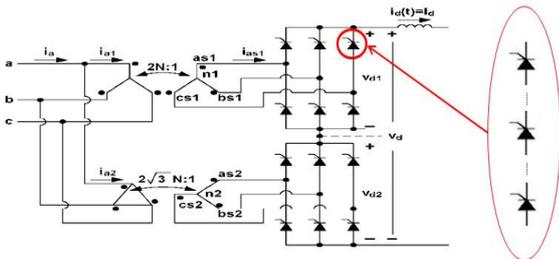


그림 1. 전류원 HVDC시스템의 회로도
Fig 1. Circuit of Current Source HVDC System

2. 합성시험회로의 동작성능 분석

합성시험회로는 그림 2와 같이 Thyristor 밸브가 턴-온 될 때 인가되는 전류를 공급하는 저전압 대전류원과 턴-오프 될 때 인가되는 역방향전압과 순방향전압을 공급하는 저전류 고전압원, 그리고 턴-온과 턴-오프를 연속동작으로 제어하기위한 공진회로로 구성되어 있다.

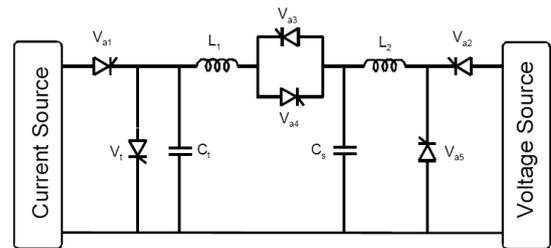


그림 2. 합성시험회로의 구성
Fig 2. Configuration of Synthetic Test Circuit

이 합성시험회로에서 전류원은 여러 가지 접근이 가능한데 본 연구에서는 2개의 6-펄스 브리지를 Back-To-Back으로 결합한 구조를 사용하였다. 시험에 사용되는 전류원에서는 일반적으로 필요한 단락전류를 발생하기에 충분한 정도의 낮은 전압을 발생하고 이 전압을 기준으로 낮은 커뮤테이션 인덕턴스를 설정하여 알맞은 커뮤테이션 오버랩을 유지하도록 구성되어 있다.

전압원은 연속적으로 조절이 가능하고, DC 전압원의 출력은 밸브에 가해지는 전압의 레벨에 따라 조절이 가능하다. 또한 보조밸브를 적절히 온 또는 오프 하여 시험용 밸브에 가해지는 전압의 극성을 반전할 수 있어야 한다.

전압의 인가와 반전을 하는데 사용되는 공진회로는 Test Valve V_t , 5개의 보조 Thyristor $V_{a1} \sim V_{a5}$, 밸브가 동작하는 위치에서 정해지는 기생 커패시터 C_t , Commutation 리액터 L_1 , 공진회로용 커패시터 C_s 와 리액터 L_2 으로 구성되어 있고, V_t 의 턴-온과 턴-오프시 V_t 에 인가되는 전압과 전류를 연속적으로 인가한다.

공진회로의 동작원리는 그림 3에 보인 V_t 에 인가되는 전압-전류 파형과 표 1에 정리된 보조밸브의 동작순서에 의해 설명할 수 있다.

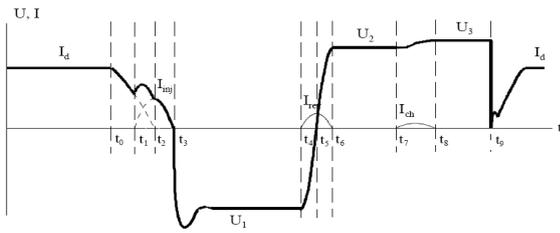


그림 3. 시험밸브의 전압-전류 파형
Fig 3. Voltage-Current Waveform of Test Valve

표 1. 보조밸브의 동작순서
Table 1. Operation Sequence of Auxiliary Valve

Time	Thyristor	Path
$t_0 \sim t_1$	$t_0 : V_{a1}$ -ON V_t -ON	$V_{a1} - V_t$
$t_1 \sim t_3$	$t_1 : V_{a3}$ -ON $t_2 : V_{a1}$ -OFF $t_3 : V_t$ -OFF V_{a3} -OFF	$C_s - V_{a3} - L_1 - V_t$
$t_3 \sim t_4$	$t_3 : V_{a4}$ -ON	$C_s - V_t - L_1 - V_{a4}$
$t_4 \sim t_6$	$t_4 : V_{a5}$ -ON $t_5 : V_{a3}$ -ON $t_6 : V_{a5}$ -OFF	$C_s - V_{a5} - L_2$
$t_7 \sim t_8$	$t_7 : V_{a2}$ -ON $t_8 : V_{a2}$ -OFF	$C_2 - V_{a2} - L_2 - C_s$
t_9	$t_9 : V_{a1}$ -ON V_t -ON	$V_{a1} - V_t$

3. PSCAD 프로그램을 이용한 모의실험

그림 4는 PSCAD 프로그램을 이용한 합성시험회로의 구성을 보인 것이다. 파란색 점선은 전류원과 전압원을 나타내며 6 펄스 브리지 2개가 Back to Back으로 구성된 것이 전류원이며 전압원은 가변 DC전압원으로 모의 하였다 그리고 초록색 점선은 공진회로 빨간색 점선은 시험밸브를 나타낸다.

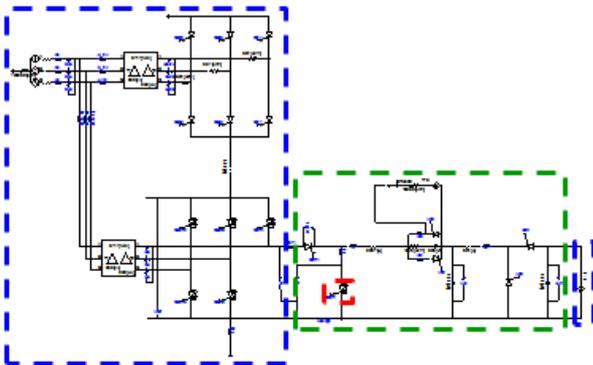


그림 4. PSCAD 시뮬레이션의 구성
Fig 4. Configuration of PSCAD Simulation

시험용 Thyristor 밸브에 인가되는 전류원은 200A, 전압원은 2kV로 설정하여 시뮬레이션을 실시하였다. 그림 5는 합성 시험회로를 이용한 Thyristor 밸브의 시뮬레이션 결과를 나타낸 것이다. 상단의 그래프는 밸브가 턴-온 상태에서 턴-오프 되었다가 다시 턴-온 될 때 밸브에 흐르는 전류의 파형을 나타낸 것이고, 하단 그래프는 이때에 밸브 양단에 나타나는 전압의 파형을 나타낸 것이다. 이 시뮬레이션 결과는 그림 3의 실제 실험파형과 상당히 유사함을 알 수 있다.

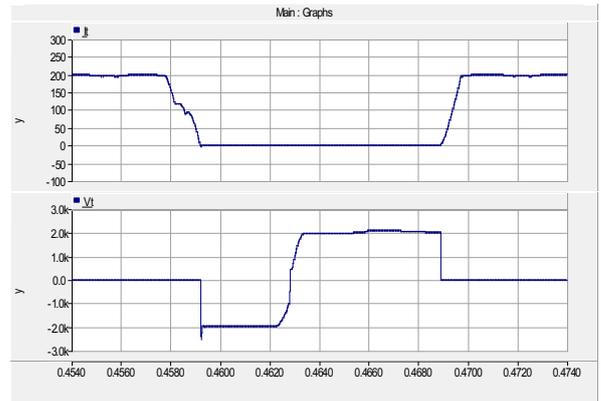


그림 5. PSCAD 시뮬레이션 결과
Fig 5. PSCAD Simulation Result

4. 결론

본 논문에서는 전류원 HVDC System을 구성하는 핵심요소인 Thyristor 컨버터에서 각 밸브의 동작특성을 가상적으로 시험하는 합성시험회로의 시뮬레이션 모델에 대해 기술하였다. 합성시험회로는 Thyristor 밸브가 턴-온 될 때 인가되는 전류를 공급하는 저전압 대전류원과 턴-오프 될 때 인가되는 역방향전압과 순방향전압을 공급하는 저전류 고전압원, 그리고 턴-온과 턴-오프를 연속동작으로 제어하기위한 공진회로로 구성 되어 있다.

개발한 합성시험회로의 시뮬레이션 모델은 향후 IEEE와 IEC 규정에 만족하는 새로운 합성시험회로를 개발하는데 참고 자료로 활용 될 것으로 기대된다.

본 연구는 LS산전의 산학연 공동기술개발사업(과제번호:2010-0365)의 지원에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.

참고 문헌

[1] B.L. Sheng E. Jansson A. Blomberg H-O Bjarme D. Windmar. "A New Synthetic Test Circuit For the Operational Tests of HVDC Thyristor Modules" Paper presented at IEEE PELS APEC2001 Conference on March 04-08, 2001, at Anaheim, USA. Conf. Proceedings pp.1242-1246.

[2] CH. Gao, K. P. Zha, J. L. Wen "Study on Synthetic Test Method for UHVDC Thyristor Valves" The International Conference on Electrical Engineering 2009.