

EV용 인 휠 모터 동기 구동을 위한 FPGA 기반의 SVPWM 제어

하성필* 이정호* 박진호* 최치환* 이택기** 원충연*
 성균관대학교*, 한경대학교**

SVPWM Control using FPGA for In-Wheel Motor Synchronous Control of Electric Vehicle

Sung Pil Ha*, Jung Hyo Lee*, Jin Ho Park*, Chi Hwan Choi*, Teack Ki Lee**
 Chung Yuen Won*
 Sungkyunkwan University*, Hankyung National University**

ABSTRACT

인 휠 모터를 이용하여 구동되는 전기차량은 각 모터의 동기 제어가 요구된다. 기존의 마이크로컨트롤러는 구동시킬 수 있는 모터의 개수가 제한되어 인 휠 모터를 이용하여 구동되는 전기차량과 같은 다축 제어 시스템에 적용하기가 어렵다. 따라서 본 논문에서는 FPGA(Field Programmable Gate Array)를 이용하여 4축 동기 SVPWM 기법을 구현하였으며, 시뮬레이션을 통하여 성능을 확인하였다.

1. 서론

인 휠 모터 전기 자동차는 한 개의 견인모터를 사용하는 기존의 전기 차량과는 달리 각 차륜에 위치한 모터와 인버터를 독립적으로 제어하기 위한 추가적인 하드웨어를 요구하기 때문에 전체 시스템의 구성이 복잡해지는 단점이 있다. 또한 각 차륜의 모터는 차량의 안정적인 구동을 위하여 동기 제어가 요구된다.^{[1][2]} 그러나 마이크로컨트롤러의 경우 PWM 출력 포트의 개수 제한으로 인하여 제어 가능한 모터의 개수가 제한된다. 인 휠 모터 전기 자동차와 같이 다 수의 모터가 이용되는 다축 제어 시스템에서는 다 수의 마이크로컨트롤러를 사용해야 하는데 동기 제어가 요구되는 다축 시스템일 경우엔 적용이 어렵다. FPGA는 Analog Logic을 기반으로 설계 하는 방법으로써 제어 회로의 병렬 설계가 가능한 장점이 있다. 따라서 FPGA의 이러한 장점을 바탕으로 차축에 있는 네 개의 모터의 동기 제어를 위하여 각각의 PWM 신호를 발행시키는 FPGA를 이용한 SVPWM 발생기를 구현하였다.

2. 인휠 모터 자동차 시스템

그림 1은 FPGA를 이용한 인 휠 모터 전기자동차 시스템 구성을 나타낸다. 하나의 DSP와 FPGA로 SVPWM 기법을 이용하여 각각의 모터를 독립적으로 토크 제어한다. 이렇게 독립적으로 나뉜 모터는 기존의 엔진 차량에서는 구현하기 힘든 DYC(Direct Yaw Control)시스템과 같은 차량의 능동적 안전을 위한 제동, 조향 성능을 강화할 수 있는 장점이 있다. 또한 차량이 제동할 때 바퀴의 브레이크 압력을 제어함으로써 휠의 잠김을 예방하는 ABS(Antilock Braking System)시스템을 구현하여 차량의 제동거리의 감소, 조향능력을 강화하여 운전자

의 안전을 도모할 수 있다. 이러한 VSC(Vehicle Stability Control)을 위해서는 각각의 모터를 독립적으로 제어 할 수 있어야 하며, 이를 위해서는 각각의 모터에 서로 다른 다수의 DSP를 이용하여 PWM 신호를 인가하여야만 하고 하드웨어의 부피가 증가하게 된다. 또한, 차량의 출발과 정지 시에 각각의 바퀴가 동시에 동작해야 함으로 다수의 DSP를 사용할 경우 발생 할 수 있는 동기제어 구현의 어려움을 FPGA를 사용함으로써 쉽게 해결할 수 있다.

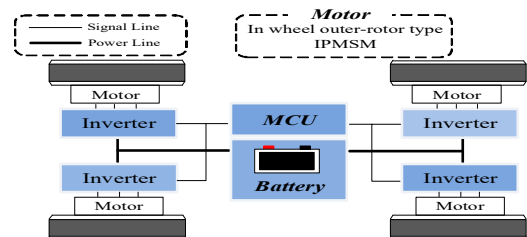


그림 1 인 휠 모터 전기자동차의 시스템 구성도
 Fig. 1 System structure of in-wheel motor electric vehicle

3. FPGA를 이용한 SVPWM 구현 과정

그림 2는 SVPWM의 4축 인 휠 모터 제어를 위한 FPGA의 내부 인터페이스 구성을 보여준다.

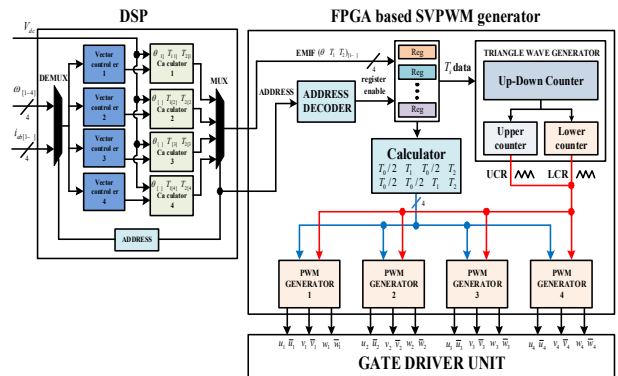


그림 2 FPGA를 이용한 SVPWM 제어 블록도
 Fig. 2 Control block-diagram of SVPWM using on FPGA

FPGA 인터페이스는 크게 Address decoder, Register module, 삼각파 발생기, PWM 발생기로 나누어지며, Address decoder로부터 디코딩 된 각 data register에는 삼각파 발생에 필요한 T_s 데이터와 각 전동기의 SVPWM 생성에 필요한 θ_r , T_1 , T_2 데이터를 저장하게 되며, 삼각파 발생기에서는 스위칭 주파수가 T_s 인 삼각파를 발생시킨다. 이때 삼각파는 Upper counter와 Lower counter로 나누어 발생시키며, 이 두 삼각파는 PWM 발생기에서 Dead time으로 동작하여 서로 상호보완적인 스위칭을 하게 된다.

$$T_0/2 = \frac{T_s - (T_1 + T_2)}{2} \quad (1)$$

$$T_0/2 + T_1 \quad (2)$$

$$T_0/2 + T_2 \quad (3)$$

$$T_0/2 + T_1 + T_2 \quad (4)$$

식 (1)~(4)은 Calculator에서 계산 되며, PWM 발생기에서는 계산된 데이터를 가지고 θ_r 에서 결정된 Sector별로 SVPWM의 ON/OFF 시간을 결정한다. PWM 발생기는 4개로 구성되어 있으며, 각 발생기의 동작은 앞에서 설명한 바와 같다.

그림 3은 실제 FPGA로 구현한 Sector 1에서의 SVPWM의 파형을 보여준다.

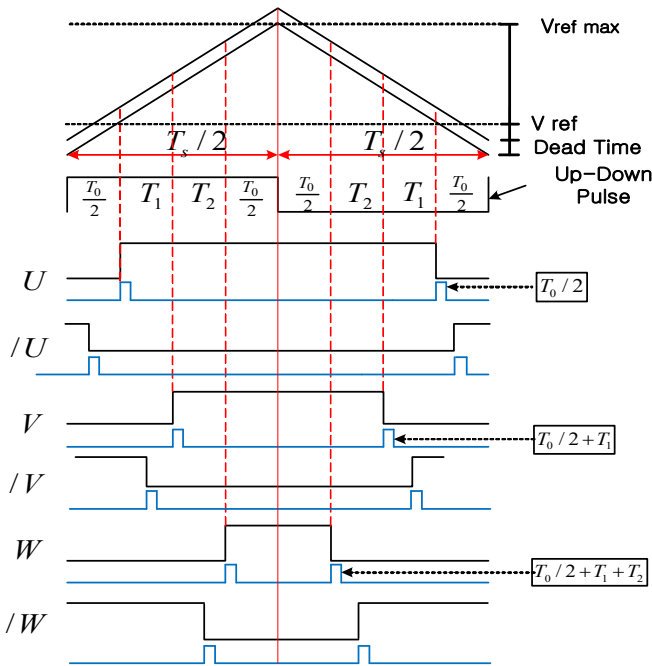


그림 3 Sector 1의 게이팅 시간 영역
Fig. 3 Region of the gating time in sector 1

PWM 발생기에서는 삼각파 발생기에서 출력된 Upper counter와 Lower counter를 입력받아 식 (1)~(4)의 data를 비교하여 펄스를 발생시키고, Up Down pulse에 의해 U, /U, V, /V, W, /W를 발생시킨다. 이때 Dead etime은 2us로 하였으며, 스위칭 주파수는 10[kHz] 이다.

4. 시뮬레이션 결과

표 1은 구현된 SVPWM의 파라미터를 나타낸다.

표 1 구현된 SVPWM Parameter
Table 1 Implemented SVPWM Parameter

종 류	상수값
V_{dcmax}	310 [V]
스위칭 주파수	10 [kHz]
Dead time	2 [μ s]

그림 4는 FPGA로 구현된 SVPWM의 각 상의 출력을 나타내고 그림 5는 Sector1의 게이팅 시간 영역을 나타낸다.

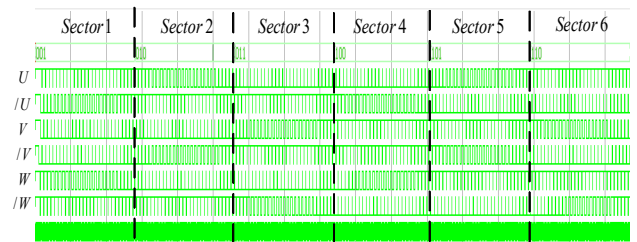


그림 4 FPGA로 구현된 SVPWM
Fig. 4 Design of SVPWM by FPGA

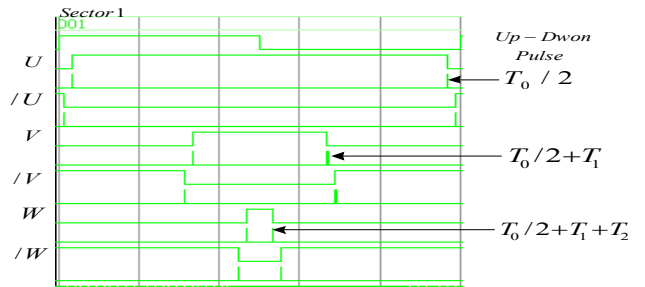


그림 5 Sector 1 게이팅 시간 영역
Fig. 5 Region of the gating time in Sector 1

5. 결 론

본 논문에서는 모터 구동을 위한 게이트 회로의 동기 제어를 위하여 동기 PWM 신호를 발생시키며 4개의 게이트 회로를 동기 제어하기 위하여 FPGA를 이용한 4축 동기 SVPWM을 구현 하였다.

정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. 20094010100030)

참 고 문 헌

[1] E. Faruk kececi and T. Gang, "Adaptive Vehicle Skid Control," Mechatronics, Vol.16, No.5, pp.291 301, 2006.
[2] O. Mokhiamar and M. Abe, "how the Four Wheels should Forces in an Optimum Cooperative Chassis," Control Engineering Practice, Vol.14, No.3, pp.295 304, 2006.