

# 단일 스위치 배전압 방식의 단상 PFC 회로의 해석

구대관\*, 지준근\*, 차귀수\*, 임승범\*\*, 목형수\*\*\*  
순천향대학교\*, (주)이온\*\*, 건국대학교\*\*\*

## Analysis of Single-phase PFC Circuit with 1-switch Voltage Doubler strategy

Dae Kwan Ku\*, Jun Keun Ji\*, Guesoo Cha\*, Seung Beom Lim\*\*, Hyung Soo Mok\*\*\*  
Soonchunhyang Univ\*, EON CO. Ltd\*\*, Konkuk Univ\*\*\*

### ABSTRACT

본 논문에서는 단상 이중변환 UPS의 AC DC 변환부를 위한 단일 스위치 배전압 방식의 단상 PFC 회로의 동작특성에 대해 기술한다. 이 PFC 회로는 적은 개수의 전력용 반도체를 쓰기 때문에 비용 절감에 도움이 된다. 동작 모드에 따른 회로 각부의 전압, 전류 파형과 출력 전압 제어, 입력 역률 보상, 입력 전류 제어의 THD 억제 성능을 시뮬레이션과 실험을 통해 보였다.

### 1. 서론

최근에 전원계통의 교란에 대비하여 부하에 안정적인 전원 공급을 위해 UPS(Uninterruptible Power Supply)가 널리 쓰이고 있다. UPS 등급 분류 기준을 정한 IEC 62040 3에 따르면 이중변환(Double Conversion)방식 UPS는 AC DC AC 변환 구조를 채택하고 있기 때문에 전원계통의 교란에 대해 강인하여 1등급으로 분류된다. 반면에 자체적인 구조로 인해 효율이 떨어지는 단점을 가진다. 특별히 AC DC 변환부에 다이오드 정류기를 쓸 경우 입력 역률이 떨어지고, 입력 전류의 고조파 성분이 증가하게 된다. 이런 입력 전류의 THD 문제는 IEEE Std. 519 1992와 같은 고조파 규정을 만족시키지 못하게 만든다<sup>[1]</sup>. 그래서 별도의 PFC회로의 구현이 필요하게 된다.

현재 이중변환방식 단상 UPS의 AC DC 변환부는 하프 브릿지형, 풀 브릿지형, 3 레그형 등이 있으며, 적용가능한 PFC의 여러 토폴로지가 개발되어 상용화 되었다. 이들 토폴로지의 공통적인 문제점은 전력용 반도체가 여러개 필요하여, 저가의 UPS 개발시 문제가 될 수 있다. 따라서 비용을 최소화 할 수 있는 PFC회로가 필요하다. 이러한 비용 문제를 해결할 수 있는 회로는 1993년 Salmon에 의해 단상 단일 스위치 배전압 PWM 승압형 정류기(Single phase 1 switch Voltage Doubler PWM Boost Rectifier)라는 명칭으로 제안되었다<sup>[2]</sup>. 제안된 PFC 회로는 온오프 제어가능한 소자 한 개와 브릿지 다이오드만 필요하기 때문에 비용을 절감할 수 있다. 하지만 PFC 회로가 제안된 후에 동작 특성과 제어기 설계 등의 연구결과들이 알려지지 않았고, 전력품질이 중요시되는 최근 전력변환회로의 입력 역률 보상, 입력 전류의 THD 억제 성능에 대한 후속 연구가 필요하다.

본 논문에서는 먼저 단일 스위치 배전압 방식의 단상 PFC 회로의 동작 특성을 설명하고, 출력 전압 및 입력 전류 제어, 입력 역률 보상 및 입력 전류의 THD 억제 성능을 시뮬레이션과 실험을 통해서 분석하였다.

### 2. 회로 구성과 동작 특성

#### 2.1 회로 구성

그림 1은 단일 스위치 배전압 방식의 단상 PFC 회로이다. 그림에서 보는바와 같이 기존의 배전압 회로에 부스트 인덕터, 브릿지 다이오드와 온오프 제어가능한 소자 한 개만이 추가되기 때문에 재료비 절감이 가능하다. 부스트 인덕터는 에너지 저장과 방출 작용을 통해 직류단 캐패시터 전압을 상승시키는 역할을 한다.

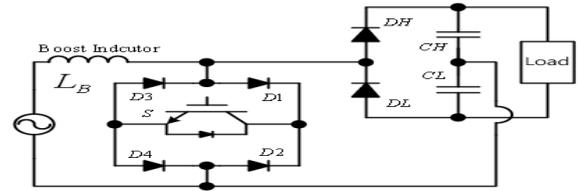


그림 1 단일 스위치 배전압 방식의 단상 PFC 회로  
Fig. 1 Single-phase PFC Circuit with 1-switch Voltage Doubler Strategy

#### 2.1 동작 특성

그림 2를 통해서 PFC회로의 동작모드를 설명한다.

##### 동작모드 1

부스트 인덕터가 충전되지 않은 교류 전원의 양의 반주기를 가정한다. IGBT 스위치 S가 OFF 상태에서는 배전압 회로로 동작한다. 전류는 부스트 인덕터를 통과해 배전압 회로의 상단 다이오드 DH를 지나 직류단 상단 캐패시터 CH를 충전시킨다.

##### 동작모드 2

IGBT 스위치 S가 ON 되면 브릿지 다이오드의 D1, D4가 ON 되어서 교류 전원과 부스트 인덕터만 연결된 단락 회로로 동작한다. 이 모드에서는 인덕터에 에너지가 저장된다.

##### 동작모드 3

IGBT 스위치 S가 OFF 되면 동작모드 1처럼 배전압 회로로 동작한다. 부스트 인덕터는 동작모드 2에서 충전된 에너지를 방출하여 전압원으로 동작하기 때문에 직류단 상단 캐패시터 CH의 전압이 상승된다.

##### 동작모드 4

부스트 인덕터가 충전되지 않은 교류 전원의 음의 반주기를 가정한다. 전류는 배전압 회로의 하단 다이오드 DL과 하단 캐패시터 CL로 흐른다.

##### 동작모드 5

IGBT 스위치 S가 ON 되면 브릿지 다이오드의 D2, D3가 ON 되어서 부스트 인덕터에 에너지가 저장된다.

### 동작모드 6

IGBT 스위치 S가 OFF 되면 동작모드 4처럼 부스트 인덕터와 함께 배전압 회로로 동작하여 직류단 하단 캐패시터 CL의 전압이 승압된다.

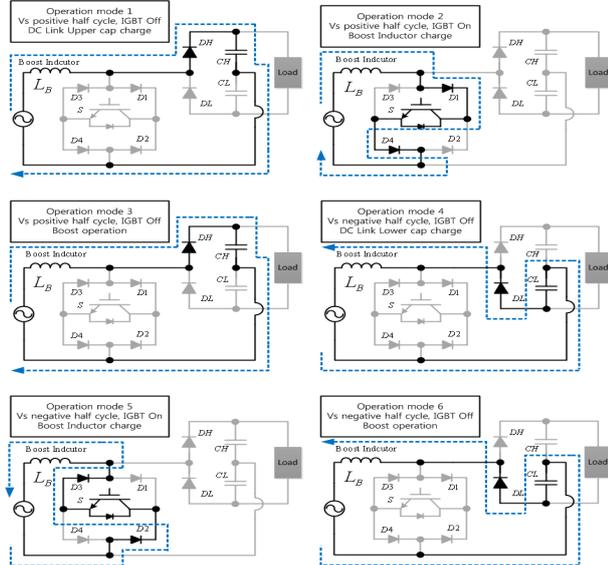


그림 2 제안된 회로의 동작 모드  
Fig. 2 Operation mode of proposed circuit

### 3. 시뮬레이션 및 실험 결과

PSIM DLL을 이용해 PFC 회로의 동작 특성과 성능을 분석하고, 실험을 통해서 확인하였다. 표 1은 시뮬레이션과 실험에 사용된 시스템 파라미터이다.

표 1 시스템 정수  
Table 1 System parameters

Rated Output Power	3kVA
AC Source Voltage	220Vrms/60Hz
Boost Inductor	430uH
DC Link Capacitor	680uF
Switching Device & Frequency	IGBT, 40kHz
Controller Type	Voltage:PI, Current:PI
$V_{dc}$ Reference Voltage	760V
Load Type	Half Bridge Inverter & 35 Ohm R Load

다음 그림 3은 시뮬레이션 결과 파형들이다. 첫 번째 파형은 전압 지령과 실제 직류단 전압  $V_{dc}$ 이다. 직류단 전압 지령 760V를 중심으로 120Hz 리플 성분이 있다는 것을 알 수 있다.

두 번째 파형은 직류단 상단, 하단 캐패시터 전압 파형이다. 상단과 하단 캐패시터에 전압의 불평형이 발생하지 않는다는 것을 알 수 있다.

세 번째 파형은 교류 전원 전압과 20배 확대한 입력 전류의 파형이다. 입력 역률은 0.995로 입력 역률 보상이 가능하다는 것을 보여주고 있다.

네 번째 파형은 입력 전류와 절대값 전류 지령치이다. 입력 전류가 지령을 우수히 추종한다는 것을 알 수 있다. 입력 전류의 THD는 주어진 조건( $L_B=430\mu\text{H}$ ,  $f_s=40\text{kHz}$ )에서 6.1%까지 고조파의 억제가 가능하였다. 입력 전류의 THD는 부스트 인덕터 값과 스위칭 주파수에 의해 더 개선될 수 있다.

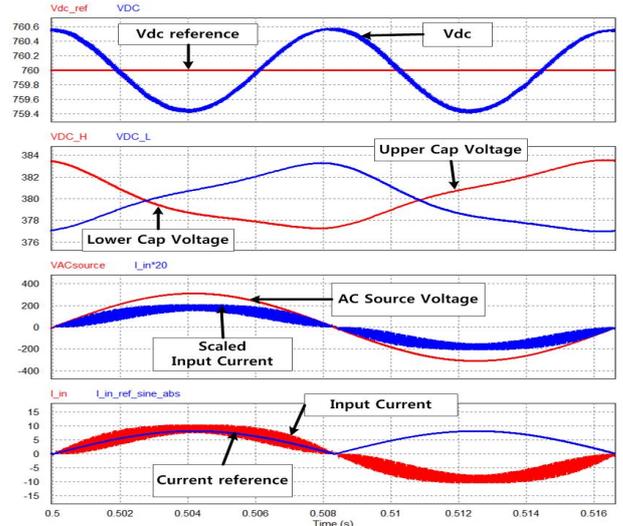


그림 3 시뮬레이션 결과 파형  
Fig. 3 Waveforms of simulation results

다음 그림 4는 실험 결과 파형들이다. 첫 번째 파형은 교류 입력 전압과 직류단 전압  $V_{dc}$ 이다. 직류단 전압은 지령 760V를 우수하게 추종하였다.

두 번째 파형은 절대값 전류 지령치와 실제 입력 전류이다. 입력 전류가 지령을 우수히 추종하고, 왜형이 매우 작다는 것을 알 수 있다. 실제 입력 전류의 역률은 0.997이며, THD는 약 6% 정도이다.

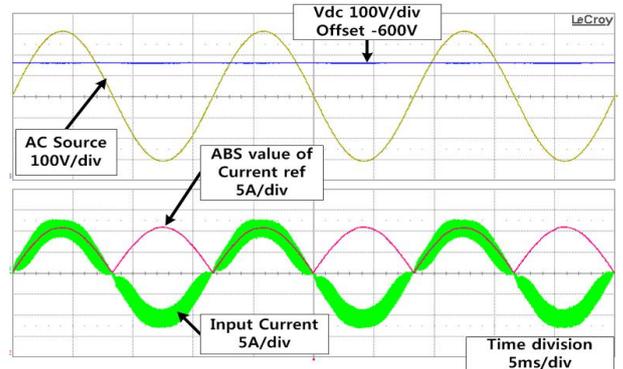


그림 4 실험 결과 파형  
Fig. 4 Waveforms of experimental results

### 4. 결론

본 논문에서 단일 스위치 배전압 방식의 단상 PFC 회로의 동작 특성에 대해 기술하고 시뮬레이션과 실험을 수행하였다. 제안된 회로가 출력 전압 제어, 입력 역률 보상 및 입력 전류 고조파 억제가 가능하다는 것을 확인하였다.

이 논문은 (주)이온의 연구비 지원에 의하여 연구되었습니다.

### 참고 문헌

- [1] IEEE Std 519 1992, IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems.
- [2] J.C. Salmon, "Circuit topologies for single phase voltage doubler boost rectifiers", IEEE Trans. on Power Electronics, Vol. 8, no. 4, pp. 521-529, 1993.