

공진제어기를 이용한 새로운 데드타임 보상방법

한상협, 박종형, 차헌녕, 김흥근, 전태원, 노의철
경북대학교, 울산대학교, 부경대학교

Novel Dead Time Compensation Method by Using Resonant Controller

Sang Hyub Han, Jong Hyung Park, HonNyong Cha, Heung Geun Kim, Tae Won Chun, Eui Cheol Nho

Kyung-Pook National niversity , University of Ulsan, PuKyung National University

ABSTRACT

본 논문에서는 PWM 인버터에 적합한 새로운 데드타임 보상방법을 제안한다. 최근 PWM 인버터는 교류전동기, 분산전원용 계통연계 시스템 등의 다양한 산업에 사용되고 있다. 그러나 사용되는 전력용 소자의 비선형적인 특성과 데드타임에 의해 전기의 품질이 저하되고 전류에 고조파가 발생하게 된다. 데드타임에 의한 고조파는 정지좌표계 상에서 제 5, 7고조파 동기좌표계상에서 제 6 고조파가 가장 현저하다. 이 논문에서는 동기좌표계 상에서 공진제어기를 사용하여 제 6고조파를 보상하는 방법을 제안한다.

1. 서론

전압형 인버터(Voltage Source inverter)는 분산전원용 PCS, 교류 전동기 구동 등의 다양한 목적으로 사용되고 있다.

인버터는 두 개의 스위치가 하나의 암(arm)을 이루어지며 상단과 하단 스위치는 상보적으로 스위칭 된다. 스위칭 소자의 특성상 턴 온 시간보다 턴 오프 시간이 길어서 동시에 각각의 스위치에 턴 온과 턴 오프 신호를 주게 되면 암단락이 발생한다. 이를 막기 위해 상단의 스위치에 턴 오프 신호를 인가 한 후 상단의 스위치가 꺼질 수 있는 일정 시간이 지난 후 하단의 스위치에 턴 온시간을 주어 암단락을 방지하는데에 턴 오프 신호 후 반대쪽 스위치에 턴 온 신호가 인가되기 까지의 시간을 데드타임이라고 하며, 스위칭 소자의 종류와 용량에 따라 보장해 주어야 할 데드타임은 다르다.

기존에 발표된 데드타임보상 방법은 스위치의 온도와 도통전류의 크기에 따른 전압강하의 정확한 추정이 어려워 정확한 보상을 할 수 없으며, 보상을 위한 추가적인 실험이 필요한 단점이 있다. 또한 별도의 외부적인 하드웨어가 필요하거나 동기좌표계상에서의 제 6고조파 검출을 위한 복잡한 연산이 필요하여 구현이 복잡한 단점들이 있다.

본 논문에서는 계통연계형 3상 PWM인버터에서 데드타임에 의한 전압의 왜곡을 평균값이론을 적용하여 분석하였고 동기좌표계상에서의 맥동을 정지좌표계상에서 보상하여 데드타임에 의한 고조파를 저감시킨다. 제안된 방법은 복잡한 수식이나 고조파검출을 위한 별도의 알고리즘, 외부적인 하드웨어를 필요로 하지 않고 구현이 쉬우며 연산 속도가 빠른 장점을 갖는다.

2. 본론

2.1 데드타임에 의한 전압, 전류 왜곡

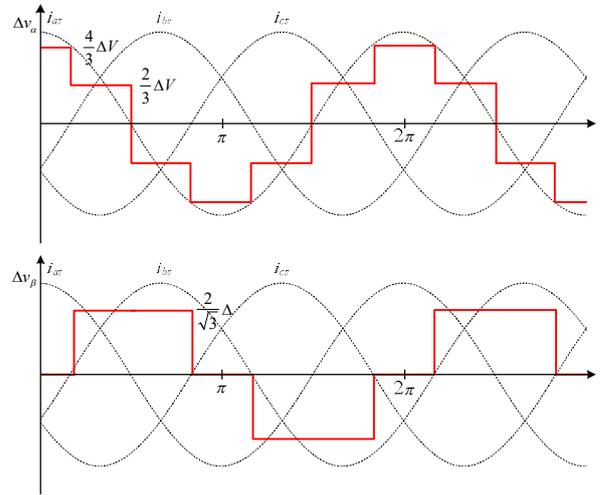


그림 1 데드타임에 의한 정지좌표계 오차 전압과 인버터 출력전류
Fig. 1 Error voltage and inverter current in the stationary frame

그림 1은 정지좌표계 오차 전압을 나타낸 것이다. 그러므로 α 축의 위상각을 기준으로 인버터출력 폴 전압오차를 푸리에 변환할 수 있다.

전압의 왜곡은 전류의 왜곡으로 나타나며 전류 왜곡을 동기 좌표계로 표현하면 정지좌표계의 5, 7 고조파는 6 고조파가 되고, 11, 13 고조파는 12 고조파로 나타남을 알 수 있다.

$$\Delta i_d = \frac{4}{\pi} \Delta V \left\{ \frac{1}{5} \frac{\cos(6wt - \phi_5)}{Z_5} + \frac{1}{7} \frac{\cos(6wt - \phi_7)}{Z_7} \right. \\ \left. \frac{1}{11} \frac{\cos(12wt - \phi_{11})}{Z_{11}} \right. \\ \left. + \frac{1}{13} \frac{\cos(12wt - \phi_{13})}{Z_{13}} + \dots \right\} \quad (1)$$

$$\Delta i_q = \frac{4}{\pi} \Delta V \left\{ \begin{aligned} & -\frac{1}{5} \frac{\sin(6\omega t - \phi_5)}{Z_5} + \frac{1}{7} \frac{\sin(6\omega t - \phi_7)}{Z_7} \\ & -\frac{1}{11} \frac{\sin(12\omega t - \phi_{11})}{Z_{11}} \\ & + \frac{1}{13} \frac{\sin(12\omega t - \phi_{13})}{Z_{13}} + \dots \end{aligned} \right\} \quad (2)$$

(단, $Z_n = \sqrt{R_T^2 + (2n\pi fL)^2}$, $\phi_n = \tan^{-1} \frac{2n\pi fL}{R_T}$)

2.2 새로운 데드타임 보상법

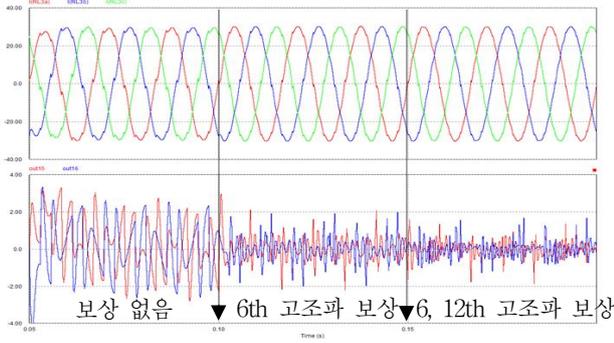


그림 2 제안된 데드타임보상에 의한 3상 출력전류와 정지 좌표계 오차 전압

Fig. 2 3 phase output current and stationary frame current error through novel dead time compensation

그림 2와 같이 제 6, 12고조파 보상에 의해 데드타임에 의한 영향이 개선되어 출력전류가 정현파를 이룸을 알 수 있다. 또한, 제어에 의한 오버슈트가 없음도 확인할 수 있다.

그림에서 확인할 수 있듯이 제 6고조파 보상결과에 비해 제 12고조파 보상결과를 보면 그 효과는 미미하다. 따라서 본 논문에서는 제 6고조파 전류만 보상한 그림 3과 같은 보상법을 제안한다.

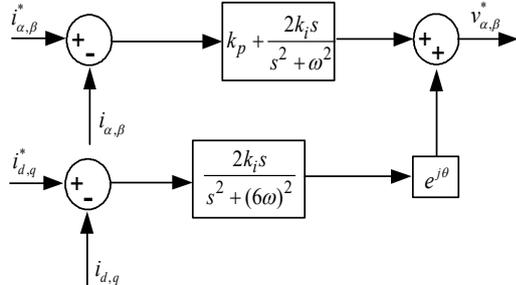


그림 3 분산전원용 PCS의 기본구조

Fig. 3 General structure of a DPGS and its main control feature

2.3 실험 결과

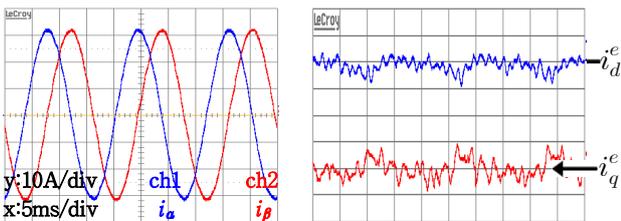


그림 4 제안된 데드타임이 보상방법의 정지좌표계 인버터 출력 전류와 동기좌표계 전류 오차

Fig. 4 Stationary frame output current and synchronous rotating frame current error by proposed dead time compensation

	보상 없음	오프라인 보상법	제안된 보상법
총고조파 왜율(%)	3.9	3.0	1.3
5 고조파(%)	2.5	1.9	0.08
7 고조파(%)	2.08	1.7	0.17
11 고조파(%)	0.1	0.3	0.48
13 고조파(%)	0.2	0.3	0.27

표 1 각 보상방법에 따른 계통 전류의 총고조파 왜율과 고조파 크기의 비교

table 1 Comparison of THD and magnitude of harmonics of the inverter output current according to the compensation method

표 1은 Power Analyzer를 이용해 THD와 고조파의 크기를 측정하여 나타낸 것이다. 고조파의 크기는 기본파에 대한 상태 백분율이다.

인버터의 출력전류가 정현파에 가까울수록 정지좌표계 전류의 x y 플롯 곡선은 원에 가까워진다.

데드타임에 의해 5, 7 고조파 전류 왜곡이 가장 크며, 제안된 방법에 의해 THD가 개선되었고 5, 7 고조파 왜곡이 보상되었음을 확인할 수 있다.

3. 결론

본 논문에서는 계통연계형 PWM인버터에서 공진제어기를 이용한 새로운 데드타임 보상방법을 제안하였다.

먼저, 데드타임에 의한 영향을 해석하여 데드타임에 의한 전류 왜곡은 전류제어기의 정현보상에 의해 제 5, 7, 11, 13 고조파 등이 나타나며 동기좌표계 변환을 통해 제 6, 12 고조파 등으로 나타남을 보였다.

동기좌표계 공진 제어기를 사용하여 제 6고조파와 제 12 고조파를 억제하는 보상법을 제안하여 시뮬레이션을 통해 6고조파만 억제하여도 보상효과가 충분함을 확인하였다.

전류제어기는 비례 공진제어기를 사용하고 데드타임 보상은 제 6고조파를 보상하는 공진제어기를 사용한 시스템을 구현하여 보상이 없는 경우, 오프라인으로 보상한 경우, 제안한 방법으로 보상한 경우 각각에 대해 전류의 THD와 고조파를 측정하였다.

본 연구는 2011년도 지식경제부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 2009T100200094)

참고 문헌

- [1] J. W. Choi and S. K. Seol, "Inverter output voltage synthesis using novel dead time compensation," *IEEE Trans. Power Electron*, vol. 11, no. 2. pp. 221-227, March 1996.
- [2] Y. Murai, T. Watanabe and H. Iwasaki, "Waveform distortion and correction circuit for PWM inverters with switching lag times," *IEEE Trans. Ind. Appl.*, vol. IA 23, no. 5. pp. 881-886, Sep./Oct. 1987.
- [3] IEEE Standard for Interconnecting distributed Resource With Electric Power Systems, IEEE Standard 1547, 2005.