

인쇄회로기판의 표면처리 기술동향

Trend of Surface Treatment for Printed Circuit Board

김유상*

*한국과학기술정보연구원 전문연구위원(ReSEAT)(E-mail:ysk2000@hanmir.com)

초 록: 최근 전자, 정보통신기기의 고기능, 고속화, 소형화, 경량화 요구에 따라 반도체 소자인 LSI와 함께 인쇄회로기판도 해가 갈수록 고밀도, 고다층화, 얇고 균일한 도금과 함께 밀착성향상 추세로 급속하게 진행되고 있다. 인쇄회로기판에서 표면처리는 매우 광범위하고 많은 문제점이 있지만 고주파노이즈감소를 위하여 도금두께 균일화 평활면의 접착, 파인패턴 형성과 절연성이 가장 중요하다.

1. 서론

소형집단, 경량화 추세에 따라 휴대전화 이동통신 전자정보통신 10GHz이상의 미세전류 고주파 고속송신을 위해서는 인쇄회로기판의 회로 폭, 랜드, 비어홀, 적층비어의 임피던스, 유전율의 전기적 특성과 신뢰성 향상이 요구되고 있다. 평활면의 접착, 파인패턴 형성, 도금과 절연성, 치수 안정성, 솔더링, 내열성이 요구되며 이에 대한 적합한 재료선정과 도금에칭기술 및 신뢰성을 향상시킴으로서 고부가가치의 인쇄회로기판을 제조할 수 있다.

2. 본론

인쇄회로기판 도금에서 표면의 도체패턴은 Z축 방향으로 스루홀(PTH) 도금이 되면서 표면에도 도금이 성장한다. 판넬 도금법은 기판전체에 도금을 하여 에칭하는 방법, 패턴도금은 무전해 동도금에 의한 시드층 형성후 도금레지스트에 의하여 패턴부만 도금하는 방법이다. 판넬도금법은 현재 보급되고 있는 방법이지만 보이드를 제거하기가 어렵기 때문에 패턴도금법을 적용한다. 도금후 에칭양이 적은 세미어디티브(Semi Additive)법이 파인패턴 형성에 유리하다. 빌드업 기판은 빌드업 층이 얇고 강도가 낮기 때문에 보통의 도금 스루-홀 기판을 코어로 하여 인쇄회로기판의 강도를 증가시키고 있다. 동박의 두께가 문제가 되는 파인패턴에서는 팔라듐 촉매를 제거하는 구리촉매, 은 촉매를 사용한다. 은 촉매는 황산-과산화수소액에 용해가 가능하기 때문에 절연성을 향상시킬 수 있었다.

Table 1. Process parameters

공정변수	실험범위	단위
도금두께	2	μm
주파수	10GHz	GHz
욕사이드	Brown	욕안

$$Z_0 = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \quad (j: \sqrt{-1}, \omega: 2\pi f, f: \text{주파수})$$

$$\Gamma = \frac{Z_r - Z_0}{Z_r + Z_0} \quad (Z_r: \text{반사계수}, Z_r: \text{입력임피던스})$$

$$v = K \cdot C \frac{1}{\sqrt{\epsilon_r}} \quad (\epsilon_r: \text{비유전율}, C: \text{광속도}, K: \text{정수})$$

3. 결론

인쇄회로기판에서는 평활면의 접착, 파인패턴 형성, 도금과 절연성이 가장 중요하다. Kiyoshi TAKAGI가 제시한 인쇄회로기판 표면처리 기술동향을 보면 향후 세계 이동통신 휴대전화 사용량이 최대가 되는 2013년도까지 국내 인쇄회로기판 도금기술에 많은 변화가 있을 것으로 예상된다.

참고문헌

1. 김유상, 주간정보통신, 1467호(2010) 15.