

PCB panel 도금에서 panel 위치에 따른 도금 두께 분포 예측

Predicting electrodeposition thickness distribution by placing panel on PCB panel

황양진^{a,b*}, 박용호^b, 이규환^a

^{a*} 한국기계연구원 부설 재료연구소 융합공정연구본부 (E-mail:hyj1998@kims.re.kr), ^b부산대학교 재료공학과

초 록 : 금속의 원자재 가격 상승으로 인하여 도금산업에서는 도금두께 균일도에 대한 정밀도를 더욱 요구하게 되었다. 특히, PCB(Printed Circuit Board) 산업에서는 초소형, 고밀집 제품이 주를 이루고 있기 때문에 도금두께를 정밀하게 제어하기에는 어려움이 따른다. 이에 PCB panel 제품에 대한 도금두께를 정밀하게 제어하기 위해 시뮬레이션을 이용하여 차폐판을 최적 설계하였다. 시뮬레이션의 정확도를 향상시키기 위하여 RDE(Rotating Disk Electrode) 시스템을 사용하여 도금용액에 대한 전기화학 분석을 진행하였다. 27인치 PCB 제품에 대하여 차폐판을 적용한 결과, 기존에 비해 전류밀도분포 균일도가 약 20% 정도 향상되었다.

1. 서론

PCB panel 제품이 주로 초소형, 고밀집화 되고 있어 제품의 위치, 양극 및 차폐판과의 거리등과 같은 제품의 배치에 따라 도금두께 편차가 발생하기 때문에, 도금두께를 정밀하게 제어하기에는 많은 어려움이 발생한다. 이를 효과적으로 해결하기 위한 방법으로 시뮬레이션을 활용하여 공정 최적화에 소요되는 시간과 경비를 줄일 수 있는 방법이 절실히 요구되고 있다.

2. 본론

본 연구에서는 PCB panel 연속 도금 공정에서 생산하는 27인치 PCB 제품에 대해 연구를 진행하였고, 제품간의 간격은 10mm로 유지되는 것을 조건으로 하여 제품의 하부에 대한 전류밀도 불균일을 해소하기 위하여 차폐판을 최적 설계하였다. 제품과의 거리가 100mm, 차폐되는 높이가 10mm를 유지하고 도금조 바닥까지 완전히 차폐하였을 경우엔 차폐판의 효과가 가장 크다는 것을 알 수 있었다.

Table 1. Process parameters

공정변수	실험범위	단위
제품과의 거리	50, 75, 100	mm
차폐 부위 높이	10, 25, 50	mm

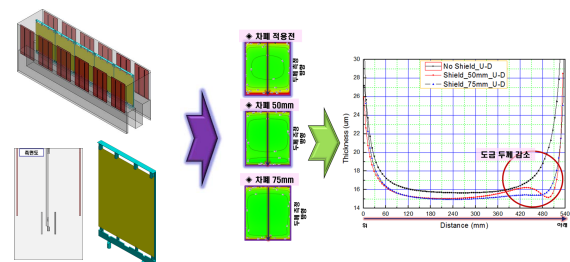


Fig. 1. Simulation model and result.

3. 결론

시뮬레이션을 활용한 차폐판의 최적설계를 통하여 27인치 PCB 제품의 전류밀도를 균일하게 분포하도록 하였다. 현재 공정에서 사용하고 있는 도금조에 대한 시뮬레이션 결과와 차폐판 설계조건에 따른 시뮬레이션 결과를 비교함으로써 차폐판의 최적 설계안을 도출할 수 있었다. 최적 설계된 차폐판을 적용하였을 경우에는 기존에 비해 전류밀도분포 균일도가 약 20%정도 향상되는 효과를 얻었다.

참고문헌

1. C. Dan, B.Van den Bossche, L. Bortels, G. Nelissen, J. Deconinck, J. Electrochemical. Soc., 505, 12 (2001).
2. M. Purcar, B.Van den Bossche, L. Bortels, J. Deconinck, G. Nelissen, J. Electrochemical. Soc., 151, D78 (2004).
3. P. Raffelstetter, B. Mollay, B. Van den Bossche, G.E. Nauer, J. Electrochemical. Soc., 156, D51 (2009).