De-embedding 방법을 이용한 Pogo Pin의 신호 전달 특성 분석

류대현[#], 김진희[#], 배현주, 푸 보, 나완수 성균관대학교

Characteristic Analysis of Signal Transmission for Pogo Pin using De-embedding Method

Dae-Hyeon Ryu[#], Jin-Hee Kim[#], Hyeon-Ju Bae, Bo Pu, Wansoo Nah Sungkyunkwan University

Abstract - 본 논문에서는 Pogo Pin의 신호 전달 특성을 Ansys사의 Full wave simulation tool(HFSS)를 사용하여 분석하였고, 측정을 위해 서 필요한 interface(Guide PCB)의 특성은 2-port de-embedding 방법을 이용하여 제거하였다. Guide PCB의 특성이 제거된 Pogo Pin만의 시뮬 레이션 결과와 circuit simulator인 Agilent사의 ADS를 사용하여 Guide PCB의 특성을 de-embedding한 결과를 비교 검증하였고, Pogo Pin의 시뮬레이션 결과와 PCB의 특성을 de-embedding한 결과가 0~8 GHz까 지 일치하는 것을 확인하였다.

1. 서 론

현재 디지털 시스템은 제품의 휴대를 위해 갈수록 소형화되어 생산되 고 많은 정보를 빠르게 처리하기 위해 고속 신호의 전송 및 처리를 요 구하고 있으며 고속 신호 처리가 가능한 반도체 개발이 요구되고 있다. 메모리 테스트를 할 때 ATE(Auto Test Equipment)와 테스트 소켓을 연결해 주는 중간 매체인 Pogo Pin은 테스트 소켓 안에 일정한 간격으 로 배열되어 있다. Pogo Pin의 신호 전달 특성이 좋지 않을 경우 테스 트 신호의 왜곡으로 인해 메모리 테스트가 정상적으로 진행될 수 없기 때문에 Pogo Pin의 고주파 신호 전달 특성을 개선하는 것은 매우 중요 하다. 본 논문에서는 Pogo Pin을 측정하기 위해서 필요한 interface를 de-embedding방법을 이용하여 Pogo Pin만의 신호 전달 특성을 분석하 였다.

2. 본 론

2.1 2-port De-embedding 방법

S-parameter는 주과수 분포 5에서의 출력전압 대 입력전압의 비를 나타내는 파라미터이다. 2 port 시스템에서의 S-parameter는 그림<1>과 같이 표현된다.

예를 들어 S₂₁은 1번 port의 입력전압과 2번 port의 출력전압에 대한 비 를 나타낸다. 하지만 수식에서 보이는 것과 같이 입력과 출력이 분리되 어 표현되기 때문에 우리가 실험하는 Cascade 회로에서의 직접적인 사 용은 어렵다.



<그림 1> S-parameter와 T-parameter 개념도

<표 1> 2-port에서의 S-parameter와 T-parameter 관계식

From S to T		From T to S	
T_{11}	$\frac{-\det\left(S\right)}{S_{21}}$	S_{11}	$\frac{T_{12}}{T_{22}}$
T_{12}	$\frac{S_{11}}{S_{21}}$	S_{12}	$\frac{\det\left(T\right) }{T_{22}}$
T_{21}	$\frac{-S_{22}}{S_{21}}$	S_{21}	$\frac{1}{T_{22}}$
T_{22}	$\frac{1}{S_{21}}$	$S_{\!22}$	$rac{-T_{21}}{T_{22}}$

이를 위해 T-parameter를 도입하도록 한다. T-parameter는 산란 전 달 파라미터로서 S-parameter와 매우 밀접한 관계를 갖고 있다. T-parameter는 각각의 port에서 입사와 반사된 파를 나타내는 파라미터 로 식으로는 다음과 같이 표현된다.

$$(T_T) = (T_A)(T_B)(T_C)$$
(3)

$$(T_B) = (T_A)^{-1} (T_T) (T_C)^{-1}$$
 (4)

(2)의 식에서 보이는 것처럼 T-parameter는 입력과 출력이 분리되어 있 지 않기 때문에 (3)의 식과 같이 각각 Element의 곱으로 표현이 가능하 다. 따라서 구하고자 하는 요소가 (T_B) 라면 $(T_A)^{-1}$ 와 $(T_C)^{-1}$ 를 양변 에 곱해주면 쉽게 (T_B) 를 구할 수 있다. 이와 같은 방법으로 양쪽에 측 정을 위해서 필요한 interface의 특성을 제거하여 Pogo Pin만의 특성을 구할 수 있다.

2.1.1 S-parameter와 T-parameter의 관계

S-parameter와 T-parameter는 직접적인 변환 방법이 존재한다. T-parameter는 cascade된 각각의 T-parameter들로 구성되고 이것은 이 에 상응하는 cascade된 S-parameter로 변환할 수 있다. 2-port 시스템 에서 T-parameter와 S-parameter의 관계를 나타내는 식을 <표 1>에 나타내었다.

2.2 Pogo Pin의 신호 전달 특성 분석

메모리를 테스트 할 때 사용되는 Pogo Pin의 신호 전달 특성을 분석 하기 위해 고성능 전자장(EM field) 시뮬레이터인 HFSS를 이용하여 실 제 환경과 동일하게 3D 모델링을 하였다.

Pogo Pin은 내부에 스프링이 들어 있어서 top과 bottom의 plunger가 모두 눌려져서, 처음에 제작된 Pin의 길이 보다 약간 짧아진 상태에서 신호가 전달된다. Pogo Pin만을 신호가 전달되는 상태인 눌린 상태로 나타내는 것은 시뮬레이션 상에서는 가능하지만, 실제 미세 프로브 팁 (probe tip)으로 측정을 할 때는 Pogo Pin만의 특성은 측정 불가능하다. 프로브 팁을 Pogo Pin에 직접적으로 접촉하는 것이 쉽지 않고, 측정이 되었다고 해도 고가의 프로브 팁이 손상될 가능성이 있기 때문이다. 그 래서 측정을 하기 위한 interface의 역할을 하는 Guide PCB를 설계하였 다. Pogo Pin의 양 옆에 Guide PCB를 위치시키면 via를 통해 signal과 ground Pogo Pin 전부와 Guide PCB의 pad가 연결 되므로 실제 측정 시에는 Guide PCB의 pad에 프로브 팁을 접촉하면 되며, Pogo Pin의 길 이를 일정한 상태로 유지하기 위해서 Guide PCB에 볼트(volt)와 너트 (nut)를 넣을 수 있는 4개의 나사 홀을 제작하였다. 이 전체적인 과정을 <그림2>에 나타내었고 Left PCB, DUT(Device Under Test), Right



PCB 각각을 3D 모델링 한 것은 <그림 3>에 나타내었다. Pogo Pin의 피치(pitch)는 0.8mm이고 길이는 5.5 mm이며 재질은 청동(Bronze)이지 만 금(gold)으로 도금 되어있다. 일정하게 배열되어 있는 여러 개의 Pogo Pin을 고정시켜 주는 역할을 하는 Socket은 사용응력한계가 1340kg/cm²인 폴리에테르이미드 Ultem2300으로 만들어졌으며 상대유 전율은 3.7 F/m, loss tangent는 0.001이다. Pogo Pin과 socket 전부를 본 논문에서는 DUT로 나타내었다. DUT를 기준으로 왼쪽과 오른쪽에 위치한 Guide PCB는 가로와 세로의 길이가 40 mm로 같으며, 두께는 0.918 mm이다. 재질은 에폭시 수지형인 FR4_epony를 사용하였으며 상 대유전율은 4.4 F/m, loss tangent는 0.02이다.

시뮬레이션은 모두 3번으로 나누어서 진행하였고 해석 주파수 구간을 0~8 GHz까지 설정하였다. 첫 번째는 Pogo Pin에 Guide PCB의 특성이 포함된 Total system의 전체적인 전달 특성을 해석하였고 Pogo Pin 만 의 특성과 Guide PCB만의 전달 특성을 각각 시뮬레이션 하였다. 주파 수는 샘플 주파수를 취하여 분석한 후에 분석된 결과를 Interpolating하 여 중간 값들을 보정하는 방법이며, 광대역에서 정확한 결과를 보여주는 Interpolating Sweep을 하였다. HFSS로 S-parameter를 추출한 결과는 <그림 4>과 <그림 5>에 나타내었으며 6GHz이상에서 Pogo Pin의 양쪽 에 Guide PCB를 연결한 Total system의 특성의 변화가 나타나는 것을 확인할 수 있다. <그림 4>에서는 6GHz이상에서 Total system 신호의



<그림 3> 시뮬레이션에 이용된 DUT(좌), Guide PCB(우)



<그림 4> Return loss of PCB, DUT and Total system(S_{11})



<그림 5> Insertion loss of PCB, DUT and Total system(S_{21})



<그림 6> Comparison of return loss between simulation and de-embedding results(S_{11})



and de-embedding results(S_{21})

반사 특성이 감소하고 <그림5>에서는 6GHz이상에서 Total system 신 호의 전달 특성이 역으로 증가하였다. 이는 이론적으로 접근한 모델에서 는 cascade로 연결되어있는 Guide PCB와 Pogo Pin사이의 전기장이 고 려되지 않았지만, 실제 Guide PCB 만의 전계세기와 Pogo Pin과 연결되 어 있는 Guide PCB 사이의 전계 세기가 다르다는 것을 의미한다. 이러 한 요인에 의해 Guide PCB의 특성이 포함된 Total system과 신호 전달 특성의 차이가 발생했다.

HFSS 시뮬레이션을 통해 얻은 Pogo Pin만의 신호 전달 특성을 Guide PCB의 특성이 de-embedding 된 결과와 비교하기 위하여 ADS(Advanced Design System)를 이용하였다. 2 port 네트워크를 구성 하여 HFSS 시뮬레이션으로 해석한 Total System의 특성에서 양쪽의 Guide PCB의 특성을 2 port de-embedding 한 결과를 <그림 6>과 <그 림 7>에 나타내었다. <그림 6>에서 HFSS 시뮬레이션으로 해석한 Pogo Pin의 반사 특성(청색)을 ADS를 이용하여 de-embedding한 결과 (적색)와 비교하면 2GHz 부근에서 약 5dB차이가 나는 것을 볼 수 있지 만 8GHz로 갈수록 점차 줄어들어 전달 특성은 차이가 거의 발생하지 않음을 확인할 수 있었다.

3.결 론

본 논문에서는 고속 메모리 테스트 용 Pogo Pin의 신호전달특성을 HFSS를 이용하여 분석하였다. Pogo Pin의 양쪽에 Guide PCB와 연결된 total system을 3차원 모델링으로 구성한 후 이 system의 전체 특성과 Guide PCB, Pogo Pin만의 신호 전달 특성을 비교하였다. 분석한 Pogo Pin만의 특성은 ADS를 이용하여 Guide PCB의 특성을 de-embedding 한 결과와 0~8 GHz까지 비교하여 유사한 결과를 보임을 확인하였다.

[참 고 문 헌]

[1] 이영호, 김용대, 김지혁, 육종관, "RF MEMS 인덕터의 특성 추출을 위한 De-embedding방법", 한국전자파학회 종합학술발표회, 논문집 Vol. 13, No. 1. 163-167, 2003

[2] 황기현, 차경환, "HFSS를 이용한 UHF RFID 세라믹 안테나 개발", 한국해양정보통신학회논문지, 제13권 제1호, 193-198, 2008