

Modular Multilevel Converter 시스템을 위한 PSCAD/EMTDC 시뮬레이션

손금택*, 이희진*, 백승택**, 이육화**, 정용호**, 허 건*, 박정욱*
연세대학교*, LS산전**

PSCAD/EMTDC Simulation for Modular Multilevel Converter System

G. T. Son*, H. J. Lee*, S. T. Beak**, U. H. Lee**, Y. H. Chung**, K. Hur*, J. -W. Park*
Yonsei University*, LSIS Co. Ltd**

Abstract- 현재 HVDC 및 FACTS와 같은 전력전자소자 기반 전력기기의 최신 개발은 능동형 스위치소자의 발전 및 설치 환경의 변화로 인하여 VSC Topology로 이동되고 있다. 하지만 VSC Topology의 스위칭 손실등의 문제로 대용량 전력기기의 경우 MMC(Modular Multilevel Converter) 적용이 가속화되고 있다. 이에 본 논문에서는 MMC Topology의 특징, 구동 원리, 시뮬레이션 과정을 소개한다. Modulation 및 Quantization 그리고 Sorting Algorithm을 통해 7-level, 151-level 삼상 MMC Topology를 시뮬레이션을 수행하였다.

1. 서 론

HVDC(High Voltage Direct Current) 시스템 및 FACTS 기술 등은 지속적으로 발전해 왔다. 초기에는 그 기술들은 Thyristor 기반으로 개발되어 왔지만, 현재는 능동적으로 제어 가능한 IGBT와 같은 반도체 기반 스위치를 이용한 VSC(Voltage source Converter) Topology로 개발되고 있다. 하지만 이러한 장치들은 스위칭 주파수가 기본 주파수보다 높기 때문에 높은 스위칭 손실 및 EMC/EMI(Electromagnetic compatibility/electromagnetic interference)을 야기 시킨다.

이러한 VSC 시스템의 문제점을 해결하기 위하여, Multilevel Converter가 소개되었으며, 중소규모의 경우에는 이 Topology를 사용함으로써 많은 이득을 확인하였다. 중소규모의 Multilevel Converter의 경우에는 NPC(Neutral Point-Clamped), FC(Flying Capacitor)가 많이 쓰이지만 대용량 시스템 적용 시에는 Voltage Balancing 문제 및 제어의 복잡함으로 인하여 널리 사용되지 않는다. 따라서 대용량 시스템에서 Module Multilevel Converter(MMC)가 적용되고 있는 추세이다. 따라서 본 논문에서는 MMC에 대한 특징 및 시뮬레이션과정에 관하여 알아볼 예정이다.

2. Modular Multilevel Converter(MMC)

2.1 MMC Topology System 특징

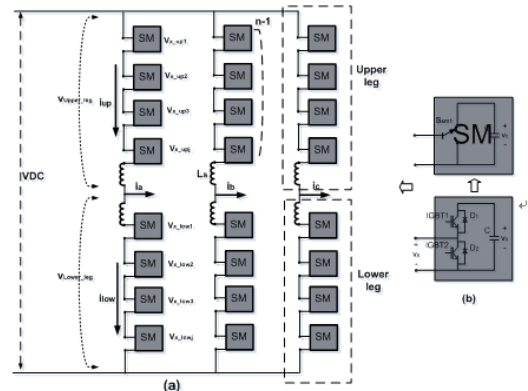
<그림 1>은 삼상 n-level MMC Topology System을 나타낸다.<그림 1>의 (a)와 같이 각 상의 Arm에는 n-1개의 Sub-module이 직렬 형태로 이루어져 있으며, 각 Arm에는 한 개의 잡작스러운 전류 변화를 감소시키기 위한 보호 리액터(reactor)로 구성되어 있다. 이 Sub-module은 두 개의 스위치(IGBT1, IGBT2)와 한 개의 콘덴서(Capacitor)로 구성되어 있다. 한 Arm안에서 각각의 Sub-module은 선택적으로 제어가 가능하기 때문에, 한 상(Phase)의 두 Arm은 제어 가능한 전압 소스(source)로 기능할 수 있다. 한 상내의 두 Arm의 전체 전압은 직류전압과 일정하다. 이를 수식적으로 나타내면 다음과 같다[1].

$$VDC = v_{upperarm} + v_{lowerarm} = \sum_{j=1}^{n-1} v_{xupj} + \sum_{j=1}^{n-1} v_{xlowj} + L_s \left(\frac{d(i_{up} + i_{low})}{dt} \right) \quad (1)$$

여기서 $v_{upperarm}$, $v_{lowerarm}$ 은 한 상에서의 Arm 전압이고, v_{xupj} , v_{xlowj} 은 j 번째 Sub-module의 Terminal 전압이다. 식 (1)을 통해 Arm 전압은 0에서 VDC까지 변할 수 있다. 따라서 한 상의 두 Arm을 이용하여, 교류부분의 전압은 -VDC에서 VDC까지 변할 수 있다. 이 때, 두 개의 Arm에서 선택되는 ON-State 상태의 숫자는 n-1으로 고정된다.

MMC Topology의 특징은 다른 일반적인 Converter와 다르게 직류단의 큰 저장 콘덴서나 필터가 필요하지 않다는 것이다. 이러한 특징으로 직류단의 전압을 Converter의 State 제어만으로 빠르고 직접적으로 제어가 가능하다. 또한 일반적인 Converter에 비해 Switching 주파수가 상대적으로 낮아 스위치에 걸리는 스위칭 손실이 적으며, 교류단의 Harmonic 성분이 비교적 적어, Filter의 사이즈 또한 줄일 수 있다. 마지막으로 저장 콘덴서를 방전할 필요가 없기 때문에 Fault Recovery가 상

대적으로 빠른 편이다.



<그림 1> MMC System (a) 삼상 n-level MMC Topology, (b) Sub-module

2.1 Sub-module State

Sub-module의 상태는 크게 세 가지를 분류된다. <표 1>에서 State 1과 같은 Idle한 상태가 첫 번째이다. 이 상태는 두 개의 IGBT가 모두 OFF된 상태로, 일반적으로 시스템이 작동하지 않을 경우나 급작스러운 고장이 발생하였을 때, 이 상태로 유지된다. 이 때 전류의 방향에 따라 Sub-module내의 콘덴서를 충전시킬 수도 Bypass될 수도 있다.

두 번째는 일반적으로 Sub-module이 ON-State라고 명명할 수 있는 상태이다. IGBT1은 ON되고, IGBT2는 OFF된 상태이다. 전류가 위쪽 Terminal에서 아래쪽 Terminal로 흐를 때, 다이오드(D1)를 통해 Sub-module 콘덴서를 충전시키며, 전류의 방향이 반대일 때는 IGBT1을 통해 콘덴서가 방전하게 된다. 세 번째는 Sub-module이 OFF-State라고 명명될 수 있는 상태이다. 이 때는 IGBT1은 OFF되고 IGBT2는 ON된 상태이다. 전류의 방향에 따라 IGBT2나 다이오드(D2)를 통해 모두 Bypass된다.

<표 1> 전류 방향에 따른 Sub-module 상태

State 1	State 2	State 3

2.2 Modulation 또는 Quantization

일반적으로 Sub-module의 개수에 따라 Modulation과 Quantization이 분류될 수 있다. 대용량 Converter를 위한 MMC Topology 시스템의 경우 Sub-module의 개수가 150-200이상인 된다. 이때는 Reference신호를 n-level으로 나누어 각 Arm에 해당하는 ON-State 개수를 지정함으로써 수행하는 Quantization이 사용된다. 식(2)은 한 Arm에서 ON-State 개수를 결정하는 수식이다. x는 제어를 통해 나온 reference 신호, Q는 Quantization 간격, INT는 interger 값을 의미한다.

$$s = \text{INT}\left(\frac{x}{Q}\right) + \frac{n-1}{2} \quad (2)$$

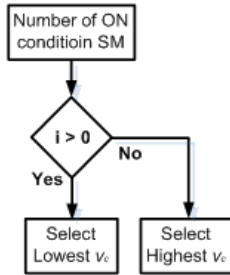
소용량 또는 중간용량의 MMC의 경우에는 다양한 PWM 방식[2]을 이용하여 Modulation하는 기법을 많이 사용한다. 우선 SPWM(sinusoidal PWM) 방식이 있다. 이는 일반적으로 한 개의 reference 신호와 다수의 Saw파를 비교하여, ON-State의 Sub-Module 개수를 정한다. 이 때, 삼각파의 위치에 따라, PD-SPWM, PS-SPWM 등으로 구분된다.

다른 기술로는 SVM(Space Vector Modulation) 방식이 있다. 이 방식은 reference 신호에 동일하게 유지하기 위하여, 인접한 세 vector (V_j, V_{j-1}, V_{j+2})의 duty cycle(T_j, T_{j-1}, T_{j+2})을 계산함으로써 실행이 된다. 이 방식은 낮은 전류 ripple과 DSP(Digital Signal Process)을 이용하여 비교적 쉬운 하드웨어 제작이 장점이 있다.

또 다른 방식은 SHEPWM(Selective Harmonic Elimination PWM)이 있다. 일반적으로 MMC Type의 경우 교류단의 Output Voltage의 모양이 직렬로 이루어진 Sub-module의 Voltage 반합의 결과로 인하여 적층 구조로 이루어져 있다. 이때의 Fourier Series 분석을 통해 각 harmonic Voltage는 식(3)과 같다. 적절한 Switching Angle(α_k)을 조정함으로써, Odd harmonic을 제거할 수 있는 방법이다.

$$v_h = \frac{4}{h\pi} \sum_{k=1}^{(n-1)/2} [v_c \cos(h\alpha_k)] \quad (3)$$

2.3 Sorting Algorithm

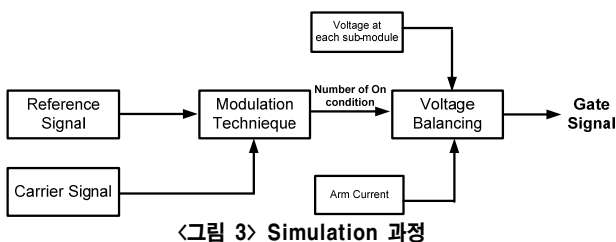


<그림 2> Sorting Algorithm

MMC Type의 Topology의 경우 가장 큰 Issue는 각 Sub-module의 Voltage를 일정하게 유지하도록 하는 Voltage Balance문제이다. 많은 Voltage Balancing 기법이 있지만, 가장 기본적으로 사용하는 것이 Sorting Algorithm을 통한 Voltage Balancing 기법이다. 우선, 각 Arm에서 각각의 Sub-module 전압의 크기를 오름차순으로 정렬을 한다. 이 정렬된 Sub-module에서 ON-State 개수만큼 Sub-module을 ON시키는 데, 이 때 전류의 방향이 가장 중요한 요소로서 작용한다. 2.2에서 살펴 보았듯이, 전류의 방향에 따라 ON-State에서의 Sub-module은 충·방전을 하게 된다. 따라서 <그림 2>와 같이 전류의 방향이 양수일 때는 가장 낮은 전압을 가진 Sub-module부터 ON을 시키며, 전류의 방향이 음수일 때는 전압의 크기가 가장 큰 Sub-module부터 ON을 시키게 된다.

3. Simulation

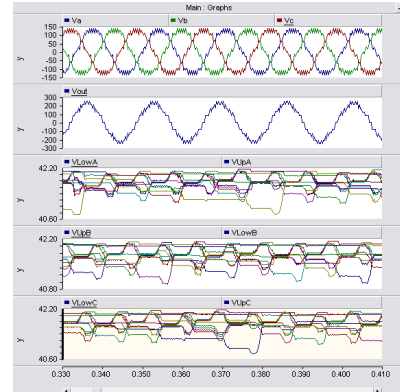
시뮬레이션은 크게 두 가지로 구분하여 수행하였다. 첫 번째는 7-level의 삼상 MMC Topology 시뮬레이션이고, 두 번째는 151-level 삼상 MMC Topology 시뮬레이션이다. 첫 번째 시뮬레이션에서는 Sub-module의 ON-State 개수를 정하기 위하여 PD-SPWM Modulation 방식을 이용하였고, 두 번째의 경우 Quantization 방식을 이용하여 ON-State의 개수를 결정하였다. 두 경우 모두 DC Bus는 250kV의 DC Voltage Source를 이용하였으며, 교류단은 고정 Power Load를 사용하였다. <그림 3>은 일반적으로 사용되는 MMC Type의 시뮬레이션 과정이다.



<그림 3> Simulation 과정

3.1 7-level 삼상 MMC Topology Simulation

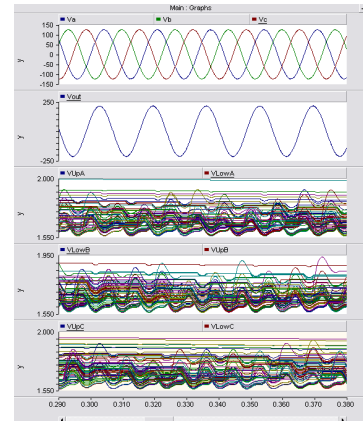
7-level MMC Type의 경우 한 Arm 당 6개의 Sub-module이 존재하게 된다. VDC Bus의 전압이 250kV이므로 각 Sub-module에 걸리는 평균 전압은 41.67kV가 된다. <그림 4>는 시뮬레이션 결과이다. 첫 번째 그래프는 각 상의 전압 파형이고, 두 번째 그래프는 선간 Output 전압이다. 그리고 나머지 전압은 각 Arm의 Sub-module내의 콘덴서의 전압들이다. 시뮬레이션 결과는 상 전압에서 7-level의 적층구조를 확인할 수 있으며, 각 Sub-module의 전압도 평균전압인 41.67kV를 유지하는 것을 확인할 수 있다.



<그림 4> 7-level 삼상 MMC Simulation 결과

3.2 151-level 삼상 MMC Topology Simulation

151-level MMC Type의 경우 한 Arm 당 150개의 Sub-module이 존재하게 된다. 따라서 Output 전압의 모양은 거의 삼각파에 유사한 형태를 확인할 수 있다. 또한 Sub-module의 각 콘덴서 전압도 평균전압인 1.67에 근접하여 변함을 <그림 5>을 통해 확인할 수 있다.



<그림 5> 151-level 삼상 MMC Simulation 결과

4. 결 론

본 논문에서는 Modular Multilevel Converter에 대한 구조 및 특징을 알아보았다. 또한 이러한 MMC Topology를 구동하기 위한 Modulation이나 Quantization 방법 그리고 Voltage Balancing 방법으로써 Sorting Algorithm에 관하여 알아보았다. 위의 PSCAD/EMTDC 시뮬레이션 Tool을 이용하여 시뮬레이션을 수행하였다. 중소용량 Converter를 위한 적은 Sub-module, 대용량 Converter를 위한 다수의 Sub-module 수를 이용한 시뮬레이션을 수행하였습니다. 향후에는 이를 이용하여 VSC-HVDC 시스템을 모델링할 예정입니다.

[감사의 글]

본 연구는 LS산전-연세대 산학협동과제인 “전압형 HVDC Topology 및 스위칭/제어기법 개발” 과제의 지원으로 수행되었습니다.

[참고 문헌]

- [1] Ke Li, and Chengyong Zhao, “New technologies of Modular Multilevel Converter for VSC-HVDC Application,” in proc. Of IEEE Power and Energy Engineering Conf., pp 1-4, 2010.
- [2] G. Carrar, S. Gardella, M. Marchesoni, R. Salutari, and G. Sciotto, “A New Multilevel PWM Method: A Theoretical Analysis,” IEEE Transactions on Power Electronics, vol. 7, no. 3, July 1992, pp. 497-505.