

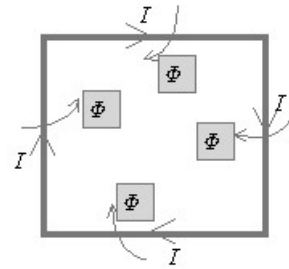
도전성 유한 차폐판의 유도전류 계산 및 차폐효과 분석

강대하\*, 손정대\*, 이영식\*\*, 조용호\*, 최필수\*\*\*, 박상호^, 김원희\*  
 부경대학교\* 전기안전공사\*\* 부일인스텍\*\*\* 한국폴리텍 5대학^

Calculation of induced currents and analysis of shielding effectiveness in finite conductive shield

Dael-Ha Kang\*, Jung-Dae Son\*, Yung-Sik Lee\*\*, Yeong-Ho Jo\*, Phil-Soo Choi\*\*\*, Sang-Ho Park^, Won-Hi Kim\*  
 Pukyong National University\*, KESCO\*\* Buil Instech\*\*\* Korea Polytech 5 College^

**Abstract** - In this study new evaluation method of eddy currents in conductive shielding sheets are introduced. This method is based on the magnetic flux linkage in rectangular cells. According to this method the allocated amount of memory and the calculation time can be reduced. In this method calculation of magnetic field in any space can be performed by summing contributions of source currents and eddy currents in conductive shielding sheets. This method is applicable to the design of magnetic field-shield.

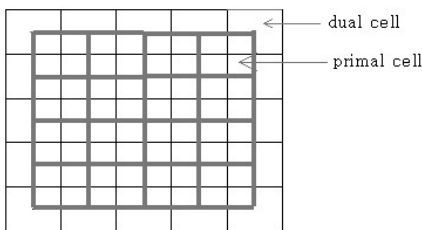


1. 서 론

차폐판의 유도전류 계산기법으로서는 다도체법[1]과 셀법[2]이 알려져 있다. 이 기법들은 다른 기법에 비해 할당 메모리 용량 및 계산시간을 줄이는 데 큰 장점을 가지고 있다. 이 기법들은 적분기법의 일종으로서 분할 도체 간[1] 및 셀 변 간[2]의 상호인덕턴스를 사용하여 차폐판의 유도전류를 계산한다. 그러나 다도체법은 차폐판을 소스도체의 길이 방향으로만 분할하므로 유도전류에 대한 폐회로 구성이 모호하다. 따라서 이 방법은 차폐길이 소스도체 방향으로 매우 긴 경우에만 타당성을 갖는다고 할 수 있다. 이에 비해 셀 법은 셀 그 자체가 유도전류를 흘릴 수 있는 폐회로로 구성되어 있으므로 키르호프 법칙에 위배되지 않는다. 또한 이 방법은 얇은 도전성 차폐판을 사용한다면 차폐판 및 소스도체의 길이에도 제한을 받지 않으며 와류분석에도 이용할 수 있다. 그러나 문헌 [7]에서는 셀 변 간의 상호인덕턴스를 이용한 것으로서 셀 수가 많을 경우 프로그램 작성이 어렵고 계산시간도 비교적 길어져 더욱 개선할 필요가 있다. 본 연구에서는 이와 같은 단점을 개선하기 위해 상호인덕턴스에 의한 방법이 아닌 자속쇄교를 이용한 차폐판의 유도전류 계산기법을 제안하고자 한다.

2. 도전성 차폐판의 유도전류 계산

도전성 차폐판의 유도전류를 구하기 위해서 평판 도체판을 그림 1과 같이 직4각형의 셀들로 분할 하기로 한다. 듀얼 면(dual face)에 균일분포로 흐르는 전류는 프라이멀 변에 집중하여 흐르는 것으로 간주한다. 그림 2는 프라이멀 셀의 4각 필라멘트에 흐르는 순환전류(와류)와 자속의 쇄교방향을 나타낸 것이다. 따라서 프라이멀 셀 내를 직각 방향으로 통과하는 자속이 알려지면 순환전류  $I$ 를 구할 수 있다.



<그림 1> 프라이멀 셀과 쌍대 셀

<그림 2> 프라이멀셀 내의 쇄교자속과 프라이멀 변의 유도 순환전류

소스 도체의 전류방향을  $x$  방향으로 하고 프라이멀 셀 내의 자속밀도를 균일하다고 가정하기로 한다. 또한 평판 차폐판의 경우를 고려하고 차폐판의 위치는 소스도체의 상부  $x-y$  평면상에 위치해 있는 것으로 한다. 이 경우  $x-y$  평면상의 프라이멀 셀 내를 직각으로 통과하는 자속밀도 성분은  $B_z$ 이다. 이  $B_z$ 는 소스 전류  $I_s$ 에 비례하므로  $B_z(I_s) = M_z I_s$ 로 표현할 수 있다. 따라서 면적  $S$ 의 프라이멀 셀의 쇄교자속은  $\Psi = S \cdot M_z I_s$ 이며 프라이멀 변에 유기되는 전압은  $E_s = -j\omega M_z I_s$ 이다.

따라서 소스도체 전류  $I_s$ 에 의해  $m$ 번째 프라이멀 폐로 변에 유기되는 유도전압  $E_{ms}$ 는 식 (1)로 쓸 수 있다.

$$E_{ms} = -j\omega S \cdot B_{ms}(I_s) \tag{1}$$

단,  $\omega$ : 각속도,  $S$ : 프라이멀 셀의 면적,  $B_{zm}(I_s)$ : 소스전류  $I_s$ 의 함수인  $m$ 번째 프라이멀 셀의 자속밀도 성분

또  $k$ 번째 프라이멀 셀의 순환전류  $I_k$ 에 의해  $m$ 번째 프라이멀 셀의 폐로 변에 유기되는 유도전압  $E_{mk}$ 는 식 (2)와 같이 표현할 수 있다.

$$E_{mk} = -j\omega S \cdot B_{zmk}(I_k) \tag{2}$$

따라서  $N$ 개의 프라이멀 셀에 대하여 다음식이 만족되어야 한다.

$$E_{ms} + \sum_{k=1}^N E_{mk} = 0 \tag{3}$$

그러므로 식 (3)의 조건으로부터 각 프라이멀 셀의 순환전류를 구할 수 있다.

따라서 임의 공간의 자계는 소스 전류에 의한 것과 각 프라이멀 셀의 순환전류에 의한 것을 합성함으로써 구할 수 있다. 이를 위해서는 임의의 방향, 임의의 길이의 유한장 직선전류에 의한 각 자계성분  $B_x, B_y, B_z$ 의 식이 필요하며 비오사바르 법칙에 의해 유도 할 수 있다.

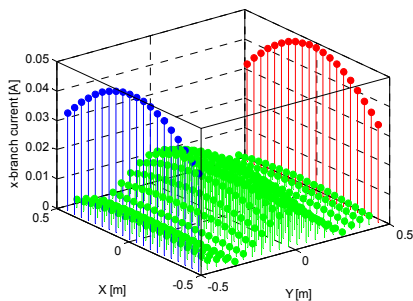
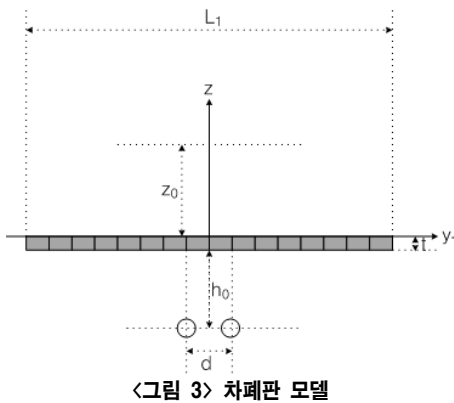
### 3 도전성 차폐판의 유도전류 분포와 자계 차폐효과

그림 3은 계산에 적용한 평판형 차폐판 모델로서 계산 파라미터는 표 1과 같다.

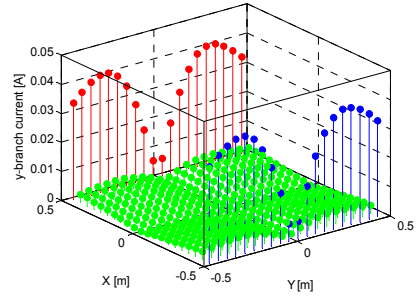
그림 4는 평판형 차폐판의  $x$ -방향(a) 및  $y$ -방향(b) 프라이멀 변의 유도전류 분포를 나타낸 것이다. 그림에서 알 수 있는 바와 같이  $x$ -방향(a) 및  $y$ -방향 모두 차폐판의 가장자리에 거의 집중하여 흐르며 그 중  $y$ -방향 유도전류는 차폐판 상의  $(x,y) = (x,0)$ 의 위치에서 최소의 유도전류가 나타남이 특징적이다. 그림 3.5의 (a) 및 (b)는 차폐판이 있는 경우와 없는 경우의 자계분포를 나타낸 것이다. 차폐판이 있는 경우의 차폐효과 크기를 알 수 있으며 차폐판 중앙에서의 피크는  $y$ -방향 유도전류의 영향을 반영하고 있다.

<표 1> 계산 파라미터

파라미터	수치
소스도체 길이 $l$	1 [m]
소스도체 선간거리 $d$	10 [cm]
소스 전류 $I$	100 [A]
주파수	60 [Hz]
차폐판 길이 $l_{sh}$	1 [m]
차폐판 폭 $L$	1 [m]
차폐판의 두께 $t$	2 [mm]
차폐판의 도전율 $\sigma$	$35 \times 10^6$ [S/m]
소스도체와 차폐판간 거리 $h_0$	0.5 [m]
프라이멀 셀 수	20×20 개
자계의 계산점 $z_0$	0.25 [m]

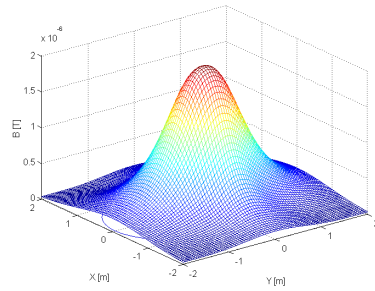


(a)  $x$ -방향 프라이멀 변의 전류분포

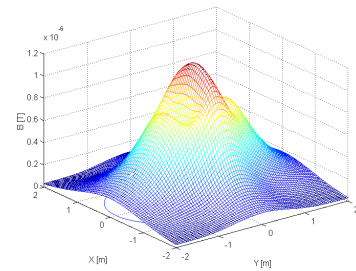


(b)  $y$ -방향 프라이멀 변의 전류분포

<그림 4> 프라이멀 변의 전류분포



(a) 차폐판이 없는 경우



(b) 차폐판이 있는 경우

<그림 5> 자계분포

### 3. 결 론

본 연구에서는 셀법에 의한 차폐판의 와류계산에 셀 내의 자속쇄교를 기반으로 한 새로운 기법을 도입하였으며 이 기법에 의하면 할당 메모리 용량 및 계산시간을 대폭 줄일 수 있다. 임의 공간의 자계분포 계산은 소스도체 전류 및 차폐판의 와류에 의한 자계성분을 합성함으로써 구할 수 있다. 이 기법은 차폐효과를 자세하게 분석할 수 있으므로 차폐판의 설계에 응용할 수 있다.

계산 예로서 알루미늄 재질의 평판형과 U-형 차폐판 모델을 사용하여 자계 및 차폐판의 유도전류 분석을 행하였으며, 자계 및 차폐판의 유도전류 계산은 메틀랩 7.1을 이용하였다.

### [참 고 문 헌]

- [1] A. Canova, G. Gruosso and M. Repetto, "Integral methods for analysis and design of low-frequency conductive shields", IEEE Trans. Magn. Vol. 39, No. 4 pp. 2009~2017, 2003
- [2] A. Kost and H. Igarashi, "Different numerical methods for electromagnetic field computation with thin shielding sheets", in Proc. IEEE Int. Symp. Austin TX, pp. 248~253, 1997