

열처리 공정에 따른 산화물 박막 트랜지스터의 전기적 특성에 관한 연구

박유진^{*,**}, 오민석^{**}, 한정인^{*}

동국대학교 화공생물공학과^{*}, 전자부품연구원 플렉스블디스플레이연구센터^{**}

The study on the electrical characteristics of oxide thin film transistors with different annealing processes

Yu Jin Park^{*,**}, Min Suk Oh^{**}, Jeong In Han^{*},

Department of Chemical and Biochemical Engineering, Dongguk University-Seoul^{*}

Flexible Display Research Center, Korea Electronics Technology Institute (KETI)^{**}

Abstract - In this paper, we investigated the effect of various annealing processes on the electrical characteristics of oxide thin film transistors (TFTs). When we annealed the TFT devices before and after source/drain (S/D) process, we could observe the different electrical characteristics of oxide TFTs. When we annealed the TFTs after deposition of transparent indium zinc oxide S/D electrodes, the annealing process decreased the contact resistance but increased the resistivity of S/D electrodes. The field effect mobility, subthreshold slope and threshold voltage of the oxide TFTs annealed before and after S/D process were 5.83 and 4.47 cm²/Vs, 1.20 and 0.82 V/dec, and 3.92 and 8.33 V respectively. To analyze the differences, we measured the contact resistances and the carrier concentrations using transfer length method (TLM) and Hall measurement.

에서 전 공정을 마친 ZTO-TFT의 단면을 나타내었다. 소자 제작 공정 후에는 소스 및 드레인 전극과 산화물 반도체 채널층과의 접촉 저항을 분석하기 위해서 transfer length method (TLM)법을 이용하였고, 반도체 층의 전기적 특성을 분석하기 위해서는 Hall 측정법을 이용하였으며, TFT 소자의 전기적 특성 변화를 관찰하기 위해서 parameter analyzer (Agilent 4156C)를 사용하였다.



<그림 1> 제작된 산화물 박막 트랜지스터의 구조

1. 서 론

과거 실리콘 기반의 디스플레이용 박막 트랜지스터(TFT)들이 많이 개발되어져 왔지만 최근에는 미래의 디스플레이용으로 사용하기 위해 산화물 재료를 이용한 TFT의 연구에 높은 관심을 두고 있다. 산화물 TFT는 비정질 실리콘 TFT와 폴리 실리콘 TFT, 각각의 장점을 가지고 있다. 대표적인 산화물 TFT의 재료로는 ZnO, IZO, IGZO 등 매우 다양하며 특히 IGZO 박막 트랜지스터의 경우, 일본의 Hosono 교수 그룹에 의해 발표된 IGZO 결정을 이용한 TFT제작과 그 후 비정질 IGZO박막을 이용하는 TFT소자의 제작을 발표하였고, 그 것을 시작으로 산화물 TFT 중에서도 많은 관심을 갖게 되었다[1][2]. 그 이유는 TFT소자의 채널인 IGZO가 비정질 구조임에도 불구하고 높은 이동도를 가지며, 상온에서 증착이 가능한 장점도 있어 활용성이 매우 풍부하기 때문이다. IGZO에 대한 연구는 현재도 지속되고 있으며 앞으로도 지속될 가능성이 크다. 비단 IGZO뿐만 아니라 산화물 TFT관련 연구는 활발히 진행되고 있다. 그러나 산화물 TFT는 기존의 실리콘 기반의 TFT에서와는 달리 접촉 저항 감소를 위한 highly-doped region이 사용되지 않으므로, 이를 개선시켜 산화물 TFT의 특성을 향상시키기 위한 연구와 노력이 계속되고 있다. 현재까지 접촉저항을 감소시키기 위한 공정으로는 플라즈마 처리를 통해 전극과 접합하는 부분의 전자농도를 증가시키는 방법이나 도펀트로 작용하는 수소의 주입 등이 있다.[3] 이 실험에서는 하부 게이트 구조 TFT의 소스 및 드레인 전극 자체의 저항 변화와 소스 및 드레인 전극과 채널 반도체 사이의 접촉저항에 변화를 주어 그 차이가 TFT 소자의 특성에 어떠한 영향을 주는가를 확인해 보았다.

2. 본 론

2.1 실험방법

실험에 이용된 샘플은 ZTO-TFT로 그 실험 방법은 다음과 같다. 먼저 ZTO-TFT의 경우 Si 위에 SiO₂가 증착된 Wafer(SiO₂ 두께 : 2000 Å)는 표면의 유기물 제거를 위해 아세톤과 IPA에 담가 초음파 세척기에서 세척한다. 산화물 반도체 채널층을 ZTO 박막을 RF magnetron sputter를 이용하여 상온에서 증착하였으며 증착조건은 100 W에서 약 600 Å의 두께로 증착했다. 증착된 ZTO층은 wet etching 공정으로 패터닝 하였다. 소스-드레인인 IZO는 100 W의 플라즈마 전원, Ar 농도는 12 sccm, 그리고 1.5×10⁻⁴의 공정압으로 증착하여 160 nm의 두께를 얻었다. 소스-드레인은 lift-off 공정을 이용하였으며, 제작된 샘플의 구조는 두 가지 모두 동일하지만 채널의 패터닝 후 열처리를 해준 것과 소스-드레인까지 패터닝 후 열처리를 해준 것으로 나누어진다. 열처리는 RTA(Rapid Thermal Annealing)를 이용해 진행되었다.(300℃, 10min, in air). 그림 1

2.2 소스 및 드레인 전극으로 사용된 IZO의 전기적 특성 측정

실험을 위해 제작된 샘플에 동일하게 적용된 IZO 소스-드레인 전극의 전기적 특성 변화를 측정하여 열처리 공정이 IZO 투명 전극의 전기적 특성에 어떠한 영향이 있는지 알아보았으며 그 결과는 표 1에 나타내었다 (Hall effect measurement). Air 분위기에서 열처리 한 경우에는 IZO 전극의 전하농도는 감소하며, 비저항은 증가함을 알 수 있었다.

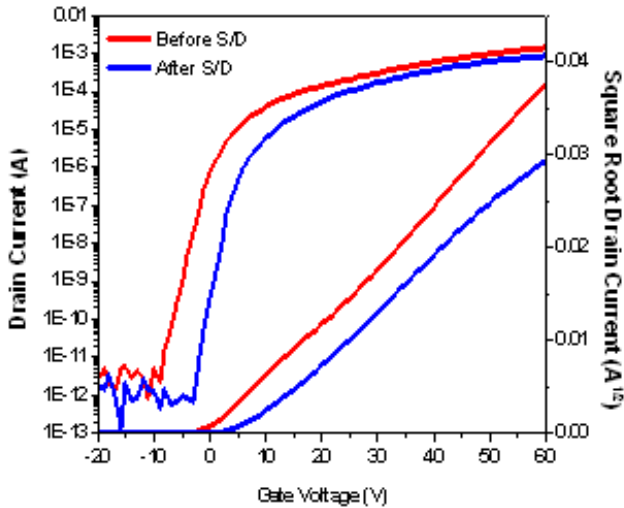
<표 1> IZO의 전기적 특성

Thickness [1000 Å]	Bulk concentration [/cm ³]	Resistivity [Ωcm]	Sheet Resistance [Ω/□]
No-annealing	6.042 × 10 ²¹	5.6 × 10 ⁻⁵	5.6 × 10 ¹
300 °C annealing	4.440 × 10 ²¹	7.8 × 10 ⁻⁵	7.8 × 10 ¹

그러나 IZO 전극과 ZTO 반도체 층 사이의 접촉 저항의 변화도 소자의 특성에 큰 영향을 주므로, 열처리 공정에 따른 접촉 저항을 측정하여 소자의 전기적 특성으로의 영향에 대해서 상관관계를 분석할 예정이다.

2.3 ZTO 박막 트랜지스터의 I_D-V_G 그래프 및 특성

열처리 공정 순서에 따른 산화물 TFT의 전기적 특성을 분석 및 비교하기 위해서 그림 2와 같이 ZTO TFTs의 I_D-V_G 특성을 분석하였다. 측정 조건은 V_{DS}는 40 V, V_G는 -20 ~ 60 V의 범위에서 측정하였다. 측정되어진 transfer curve를 통하여 열처리 공정 순서에 따라서 전하 이동도, 문턱 전압, subthreshold swing 등이 변화함을 관찰할 수 있다. 특이한 점은 소스 및 드레인 공정 후에 열처리한 경우에는 IZO 전극 자체의 전기적 특성은 감소하였으므로, 전하이동도는 감소하였으나, subthreshold swing의 경우에는 반대로 향상되었음을 알 수 있었다. 이러한 경향을 보다 체계적으로 분석하기 위해서 접촉 저항을 측정할 예정이며, 이를 통하여 전극의 전기적 특성과 계면의 접촉 저항 특성 간의 trade-off 관계를 분석하여 소자 특성의 변화 분석에 적용할 예정이다.



<그림 2> ZTO TFT의 I_D - V_G 그래프

그림 2에 나타난 소자들의 전기적 특성들을 표 2에 정리해 보았다.

<표 2> 조건 별 ZTO-TFT의 특성 비교

	Annealing before S/D	Annealing after S/D
V_{DS}	40 V	40 V
W/L	100 um / 10 um	100 um / 10 um
V_{ON}	-9 V	-3 V
V_{TH}	3.92 V	8.33 V
Mobility	5.83 cm^2/Vs	4.47 cm^2/Vs
S.S.	1.20 V/dec	0.82 V/dec

3. 결 론

최근 많은 각광을 받고 있는 산화물 TFT 소자의 열처리 공정에 따른 전기적 특성의 변화에 대해서 관찰해보았다. 산화물 TFT 소자 개발에는 많은 이슈들이 있지만, 이번 연구에서 진행된 여러 가지 공정 순서에 따른 소자의 전기적 parameter 변화를 정확히 파악한다면, 추후 소자 설계 시에 매우 유용히 사용될 수 있고, 공정 설계 시에도 많은 정보를 제공해 줄 수 있다. 이번 실험에서는 산화물 TFT 소자 제작 시에 소스 및 드레인 공정의 전/후 단계에서 열처리 공정을 진행할 경우, TFT 소자 특성의 변화를 관찰해 보았다. 소스 및 드레인 전극 공정 후에 열처리를 진행한 경우에는 기본적인 전극의 전기적 특성은 감소하였으나, TFT 소자 분석에서 볼 수 있듯이 subthreshold swing이 향상됨을 알 수 있었는데, 이는 단순한 전극의 전기적 특성 변화 이외의 다른 요인이 있을 것으로 판단되어 접촉 저항 및 기타 여러 가지 분석 방법을 통해 S.S. 값의 향상에 대한 분석을 진행하고 있다. 이처럼 간단한 공정의 순서 변화를 통하여도 소자의 전기적 특성 최적화가 가능함을 알 수 있었고, 추가적인 분석을 통하여 소자 특성 향상을 위한 공정 최적화를 진행하고 있다.

[참 고 문 헌]

[1]Nomura et al., "Thin-Film Transistor Fabricated in Single-Crystalline Transparent Oxide Semiconductor", Science, 300, 1269-1272, 2003

[2]Nomura et al., "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors", nature, 482, 488-492, 2004
 [3]정재경, "차세대 디스플레이용 산화물 TFT 기술개발 동향", 전기전자재료, 제23권 제4호, 24-33, 2010
 [4]Yasushi Sato et al., "Study on inverse spinel zinc stannate, Zn₂SnO₄, as transparent conductive films deposited by rf magnetron sputtering", Thin Solid Films, Volume 518 Issue 4, 1304-1308, 2009
 [5]"High mobility transparent thin-film transistors with amorphous zinc tin oxide channel layer", Applied Physics Letters, Volume 86, 2005