

B-12

## Crystallized Indium Tin Oxide Thin Films at a Low Temperature on Polymer Substrate by Off-axis RF Magnetron Sputtering

최형진, 정현준, 윤순길<sup>1,†</sup>

충남대학교 신소재공학과, <sup>1</sup>충남대학교 분석과학기술대학원  
(sgyoon@cnu.ac.kr<sup>†</sup>)

In this study, off-axis RF magnetron sputtering was used for the crystallized ITO thin films at a low temperature of about 120°C instead of the conventional RF sputtering because the off-axis sputtering can avoid the damage for the plasma as well as fabrication of thin films with a high quality. The structural, optical and electrical properties of the obtained films depending on deposition parameters, such as sputtering power, gas flow and working pressure, have been investigated. The ITO thin films grown on PET substrate at 120°C were crystallized with a (222) preferred orientation. 100-nm thick ITO films showed a resistivity of about  $4.2 \times 10^{-4} \Omega\text{-cm}$  and a transmittance of about 81% at a wavelength of 550nm. The transmittance of the ITO thin films by an insertion of SiO<sub>2</sub> thin films on ITO films was improved.

**Keywords:** ITO, TCO, Off-axis sputtering, PET

B-13

## 무전해 식각법으로 합성된 Si 나노와이어를 이용한 CMOS 인버터

문경주, 이태일, 이상훈, 황성환, 명재민<sup>†</sup>

연세대학교 신소재공학과  
(jmmyoung@yonsei.ac.kr<sup>†</sup>)

Si 나노와이어를 합성하는 다양한 방법들 중에서 Si 기판을 나노와이어 형태로 제작하는 무전해 식각법은 쉽고 간단하기 때문에 최근 많은 연구가 진행되고 있다. 무전해 식각법을 이용한 Si 나노와이어는 p 또는 n형의 전기적 특성을 갖는 Si 기판의 도핑농도에 따라 원하는 전기적 특성을 갖는 나노와이어를 얻을 수 있을 것이라는 기대가 있었지만 n형으로 제작된 나노와이어의 경우 식각에 의한 표면의 거칠기 때문에 그 특성을 나타내지 못하는 문제점을 가지고 있다. 본 연구에서는 무전해 식각법을 이용하여 p와 n형 나노와이어를 합성하고 field-effect transistors (FETs) 소자를 제작하여 각각의 특성을 구현하였다. 나노와이어와 절연막 사이의 계면 결함을 최소화하기 위하여 poly-4-vinylphenol (PVP) 고분자 절연막에 나노와이어를 삽입시킨 형태로 소자를 제작하였고, 특히 n형 나노와이어의 표면을 보다 평평하게 하기 위하여 열처리를 진행 하였다. 이렇게 각각의 특성이 구현된 나노와이어를 이용하여 soft-lithography 공정을 통해 complementary metal-oxide semiconductor (CMOS) 구조의 인버터 소자를 제작하였으며 그 전기적 특성을 평가하였다.

**Keywords:** Si nanowire, Electroless etching, Electrical characteristics, CMOS inverter