

# AVR 칩을 이용한 AC 디지털 파워서플라이의 제어

박중문\*, 정강률\*

\*순천향대학교 전자정보공학과

e-mail:gangyoul@sch.ac.kr

## Control of AC Digital Power Supply using an AVR Chip

Jong-Moon Park\*, Gang-Youl Jeong\*

\*Dept of Electronic Information Engineering, SoonChunHyang University

### 요 약

본 논문에서는 Atmel사의 AVR 칩인 ATmega128을 이용한 AC 파워서플라이의 제어를 제안한다. 제안한 AC 파워서플라이는 풀브리지 구조를 이용하며, 그 부하로는 냉음극형 형광램프(램프)를 적용하였다. 특별히 램프는 부성저항 특성을 가진 부하이기 때문에 제안한 파워서플라이는 안정기 기능을 포함하며, AVR 칩을 이용하여 구조가 간단한 장점을 가진다. 제안한 파워서플라이의 동작특성은 실험결과로 보인다.

### 1. 서론

최근 들어 고성능의 전기전자 제품들이 증가하면서 부하의 형태가 급격히 다양해지고 있다. 그러므로 그 부하를 구동하는 파워서플라이의 동작형태도 더욱 다양해져야 하는 형편이 되었다.

따라서 본 논문에서는 부성저항 특성을 가진 냉음극형 형광램프(램프) 부하를 동작시키는 안정기 기능을 가진 풀브리지 AC 디지털 파워서플라이를 제안한다. 제안한 파워서플라이는 풀브리지 구조를 이용하며 그 제어기로 Atmel사의 AVR 칩인 ATmega128을 이용한다. 제안한 파워서플라이는 부하의 보호/감시 및 전류제어 기능을 가진다. 제안한 파워서플라이의 동작특성은 실험결과로 보인다.

### 2. 디지털 AC 파워서플라이

#### 2.1. AVR 칩

본 논문에서 제안한 디지털 AC 파워서플라이의 제어기로는 Atmel사의 AVR 칩인 ATmega128을 이용한다. ATmega128은 RISC 구조의 마이크로컨트롤러로서 16MHz의 오실레이터를 이용할 경우 1개의 명령어에 62.5nsec의 빠른 명령어 처리 수행 시

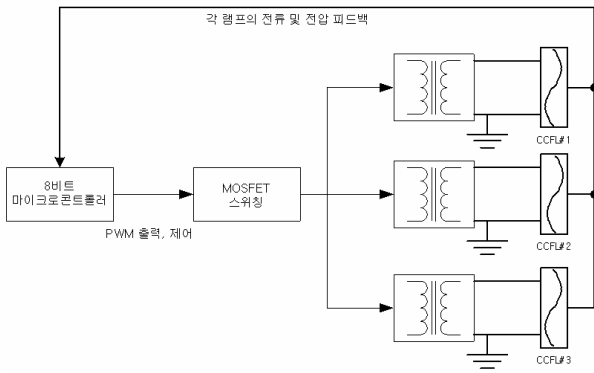
간을 가지는 장점이 있다. ATmega128은 4개의 펄스폭변조(PWM;Pulse-width Modulation) 신호를 출력할 수 있다. 이는 풀-브리지 인버터의 스위치 구동에 적용된다. 또한 10개의 ADC(Analog to Digital Conversion)채널을 이용하여 램프의 전류제어 및 여러 보호/감시회로를 제어할 수 있다.

ATmega128을 이용한 AC 디지털 파워서플라이 제어 알고리즘은 램프의 전류를 피드백하여 설정된 기준전류와 비교하여 전류제어를 실시하고 피드백 전류가 과전류 설정치보다 큰 경우 과전류 보호 신호를 출력하여 과전류를 차단함으로써 램프의 파괴를 방지한다. 제어기의 전류제어는 램프 전류가 기준전류를 추종하도록 비례-적분(PI; Proportional-Integral) 제어기법을 이용한다.

#### 2.1. 파워서플라이의 구조

그림 1은 본 논문에서 제안한 AC 파워서플라이의 전체 구성도이다. 본 논문은 H-L 구동방식으로 부하인 램프를 구동하였다. 램프를 구동하기 위한 파워서플라이의 구조는 다음과 같이 세 부분으로 구성된다. 파워서플라이의 출력을 결정하는 제어부, DC전원을 AC전원으로 변환하는 풀브리지부(스위칭부), 그리고 램프를 보호하는 램프 보호/감시부로 구

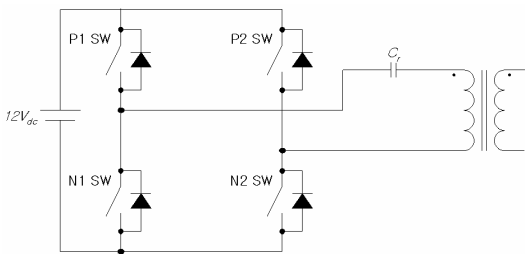
성되어 있다.



[그림 1] 제안한 AC 파워서플라이의 전체 구성도

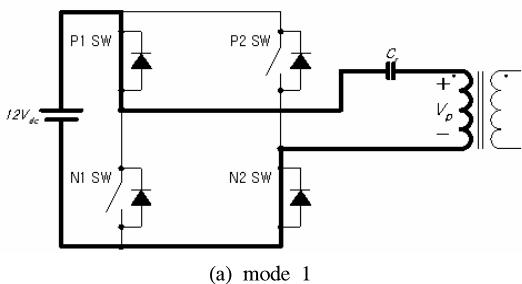
2.2.1 풀브리지 방식의 스위칭 동작

제안한 AC 파워서플라이는 PWM 스위칭 기법을 이용하여 풀브리지 구조의 전력회로를 구동한다. 회로의 구성으로는 N타입 MOSFET 스위치 2개, P타입 MOSFET 스위치 2개를 이용하였다. 그리고 인버터 1차측과의 공진을 위한 직렬 커패시터  $C_r$ 로 구성하였다. 스위칭 동작의 해석을 위하여 전력회로를 다시 상세히 도시하면 그림 2와 같다.

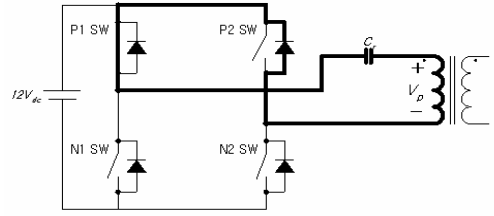


[그림 2] 풀브리지 구조를 이용한 스위칭 전력회로

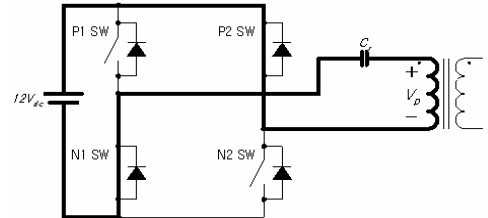
그림 3은 4개의 스위치를 이용한 풀브리지 방식의 스위칭 회로의 스위칭 동작모드를 보인다. 풀브리지 방식의 스위칭은 모두 4가지 모드를 한 주기로 하여 동작된다.



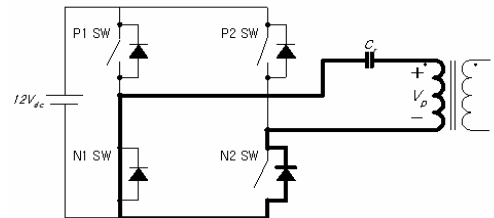
(a) mode 1



(b) mode 2

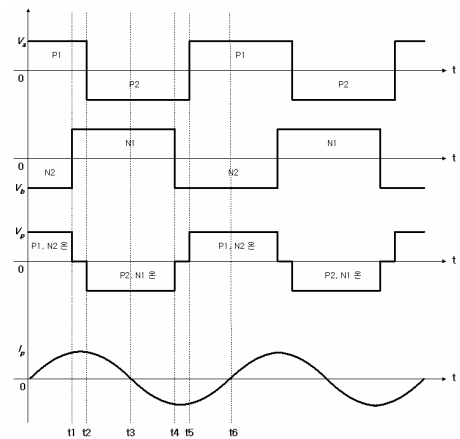


(c) mode 3



(d) mode 4

[그림 3] 풀브리지 스위칭의 동작모드



[그림 4] 동작 모드에 따른 동작파형

각 동작 모드의 동작은 다음과 같다.

**모드 1**은 P1, N2 스위치가 턴온 상태로 풀브리지 1차측에 흐르는 전류  $I_p$ 는  $t=t_1$ 시간까지 거의 선형적으로 상승한다. 동작 모드는 그림 3(a)와 같다.

**모드 2**는  $t=t_2$ 인 순간에  $V_p=0$ 인 풀브리지 1차측 출력 전압을 얻기 위하여 N2 스위치를 턴오프, P2 스위치를 턴온하면  $I_p$ 는 그림 3(b)와 같이 환류 된다.  $I_p$ 의 환류는  $V_p=-V_{dc}$ 인 출력전압을 얻기 위하여

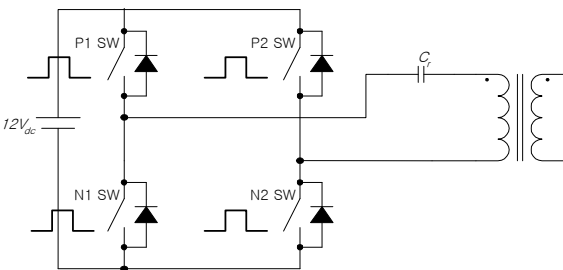
시간  $t=t_3$ 인 순간까지 지속된다.

**모드 3**은 시간  $t=t_3$ 인 순간  $I_p$ 의 영전류스위칭(ZCS; Zero Current Switching) 조건에서 P1 스위치를 턴오프, N1 스위치를 턴온 한다. 이때  $I_p$ 는 반대방향으로 흐르기 시작한다. 동작 모드는 그림 3(c)와 같다.

**모드 4**는 시간  $t=t_4$ 인 순간  $V_p=0$ 인 풀브리지 출력전압을 얻기 위하여 P2 스위치를 턴오프, N2스위치를 턴온 한다. 이때  $I_p$ 는 N1 스위치와 N2의 바디 다이오드를 통해 환류 되며  $I_p$ 는 음의 일정한 값으로 유지된다. 동작 모드는 그림 3(d)와 같다.  $I_p$ 의 환류는  $V_p=+V_{dc}$ 인 출력전압을 얻기 위하여 시간  $t=t_5$ 인 순간 P1 스위치를 턴온 함으로써 종료되고,  $I_p$ 는 P1, N2 스위치의 바디 다이오드를 통하여 직류전원으로 유입되고 모드 1로 돌아간다( $t=t_1=t_6$ ). 동작 모드의  $V_p$ ,  $I_p$ 의 파형은 그림 4와 같다.

### 2.2.3 출력 구동신호의 제어

그림 6은 풀브리지 구조의 4개 스위치의 턴온/턴오프 주기를 변경하여, 스위치를 동작시킨다. 스위치의 도통 구간을 50kHz인 PWM의 디지털 신호로 조절하여 램프의 전류를 제어한다.



[그림 6] 출력 구동신호 제어 회로

### 3. 실험 결과

본 논문에서 제안한 AC 파워서플라이는 다음과 같이 설계되었다.

- 입력전압 :  $12V_{dc}$
- 휘도제어 기준전압 :  $0 \sim 3.0V_{dc}$
- 동작주파수 : 50kHz
- 변압기 권선비 :  $n1 : n2 = 1 : 69$

본 논문에서 사용된 부하 램프의 사양은 실효치 전압 800V, 실효치 전류 12mA, 동작 주파수가

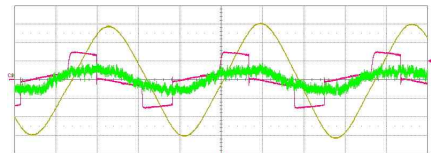
50kHz이다.

파워서플라이에 의하여 변환된 고압의 AC 전압은 풀브리지 입력전압  $V_p$ 의 전압에 따라서 출력 램프의 전압 및 전류가 달라진다. 본 논문에서는 MOSFET 스위치의 턴온 변위각도를 조절하여 출력 램프의 전압 및 전류를 제어하였다. 각 상태의 전류, 전압의 실험치는 표 1에 제시하였다. 또한 각 램프의 전압, 전류가 기준 값과의 비교 및 감시로 인하여 램프의 상태를 확인 및 제어한다.

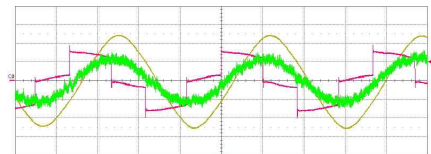
램프의 휘도제어를 위하여 두 개의 PWM 파형이 변조되며 두 펄스의 상대적 위상차이에 의해 램프의 휘도를 제어하였다. 그림 8은 변위 각도에 따른 램프의 전압, 전류 파형이다.

[표 1] 풀브리지 스위치의 변위각도에 따른 각 램프의 전류, 전압 값

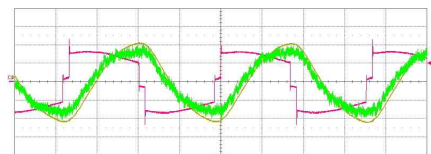
변위각도	lamp1		lamp2		lamp3	
	전압	전류	전압	전류	전압	전류
60°	740V	4.2mA	740V	4.2mA	740V	4.2mA
90°	610V	7.8mA	605V	7.8mA	605V	7.8mA
170°	525V	11.8mA	520V	11.9mA	520V	11.9mA



(a) 변위각도 60°



(b) 변위각도 90°



(c) 변위각도 170°

[그림 8] 풀브리지 1차측 전압과 2차측 램프의 출력전류/전압 파형

### 4. 결 론

본 논문에서는 AVR 칩인 ATmega128을 이용한 풀브리지 AC 디지털 파워서플라이를 제안하였다. 제안한 파워서플라이는 풀브리지 구조를 이용하며 부하의 보호/감시 및 전류제어 기능을 가진다. 제안한 파워서플라이의 동작특성을 실험결과를 통하여

보임으로써 구현한 파워서플라이의 동작의 적정성을 보였다.

**감사의 글**

본 논문은 중소기업청에서 지원하는 2011년도 산학연공동기술개발사업(No.00046877)의 연구수행으로 인한 결과물임을 밝힙니다.

**참고문헌**

- [1] S. W. Lee, D. Y. Ko, D. Y. Huh, and Y. I. Yoo, "Simplified control technique for LCD backlight inverter system using the mixed dimming method", APEC 2001, Anaheim USA., pp. 447-453, 2001
- [2] M. S. Lin, W. J. Ho, F. Y. Shih, D. Y. Chen, Y. P. Wu, "A cole-cathode fluorescent lamp driver circuit with synchronous primary-side dimming control", IEEE Trans. on Ind. elec., vol 45, no.2, pp. 249-255 1998.
- [3] G. H. Kwon, Y. C. Lim, and S. H. Yang, "An analysis of the backlight inverter by topologies", ISIE 2001, Pusan, Korea, pp. 896-900, 2001.
- [4] J. A. Donahue and M. M. Jovanovic, "The LCC inverter as a cold cathode fluorescent lamp driver", APEC 1994, Orlando, USA, pp. 427-433, 2001.
- [5] R. Redl and K. Arakawa, "A low-cost control IC for single-transistor ZVS cold-cathode fluorescent lamp inverters and DC/DC converters", APEC 1997, Atlanta, USA, pp. 1042-1049, 1997.