

# 전해 커패시터의 발열 메커니즘 및 소손 패턴 해석

최충석 · 박형기

전주대학교 소방안전공학과

## A Study on the Heat Mechanism of Electrolytic Capacitor and Burnout Pattern Analysis

Chung-Seog Choi · Hyung-Ki Park

Dept. of Fire Safety Engineering, JEONJU University

### 요 약

전해 커패시터의 발열 메커니즘 및 소손 패턴 해석에서 최초의 출화는 1차측 전원으로 확인되었다. 전해 커패시터 외부의 방폭캡이 탄화되었고, 인접한 기관에도 탄화된 흔적을 확인되었으나 극성의 역사용, 과전압의 인가 및 급속한 충전 및 방전 등은 없었다. 전해 커패시터 내부를 X-ray 분석한 결과 전극 및 극판에는 이상이 없는 것으로 확인되었다. 부품 사양에 제시된 하한사양한계(LSL)는 144[ $\mu$ F], 상한사양한계(USL)는 216[ $\mu$ F]이며, 소손된 전해 커패시터의 공정능력분포(Cpk)가 1.21로 분석된 것으로 보아 공정 개선이 필요한 것으로 판단된다. 전해 커패시터의 발열 메커니즘은 AC 과전압의 인가, 서지의 유입, 내부 온도의 상승, 기밀불량 등에 의해 지배되는 것을 알 수 있었다. 전해 커패시터를 설계할 때 고려사항은 적절한 전압의 인가, 정확한 등가직렬저항(ESR)의 연결, 급속한 충전 및 방전의 제어, 충분한 유전정점의 여유(margin) 확보 등이 중요한 요소이다.

### 1. 서 론

가전기기 및 영상기기 등에 적용되는 전해 커패시터, 저항, 인덕턴스 등을 소형으로 제작할 수 있게 됨에 따라 다양한 형태의 가전기기의 제작이 가능하게 되었다. 대부분의 가전기기는 시스템의 신뢰성을 높이기 위해 직류로 기기 및 설비를 제어하도록 설계한다. 그러나 교류를 정류한 직류는 맥류 성분을 포함하고 있어서 시스템의 노이즈 원인으로 작동되는 경우가 있다. 이 때 발생하는 노이즈를 제거하기 위한 소자가 전해 커패시터이다. 전해 커패시터의 구조는 알루미늄 혹은 탄탈의 얇은 막에 전기화학적으로 산화피막을 만들고 금속 박막을 양극으로 하고, 전해액을 음극으로 제작되므로 양단에 극성이 생성된다. 일반적으로 저압용 전해 커패시터의 정격은 450V 이하, 정전용량은 1~5,000 $\mu$ F, 사용온도 범위는 -40~85 $^{\circ}$ C 정도이다[1,2].

외국에서는 시스템에 적용된 전해 커패시터에서 화재가 발생한 사례가 구체적으로 제시되고 있으나 국내의 가전기기 및 사무기기 등에서 사고가 발생한 사례가 있으나 기업들은 자사 제품의 이미지 추락 및 판매 저하를 우려하여 대외비로 분류하여 관리되는 것이 현실이다[3,4].

따라서 본 연구에서는 가전기기 및 영상기기 등에 적용된 전해 커패시터의 발열 메커니즘 및 소손 패턴을 제시하고 유사하고 예방을 위한 객관적 근거를 제시하는데 있다.

## 2. 결과 및 고찰

그림 1은 사고 현장에서 수거된 전해 커패시터의 실체 사진을 나타낸다. 가전기기의 PCB(Printed Circuit Board)에 설치된 것으로 정상 제품(00 Elect., Co., China)의 설계 정전용량은  $180\mu\text{F}(\pm 20\%)$ , 사용 온도는  $85^\circ\text{C}$  이하이다. 저압용 전해 커패시터이며  $400\text{V}$  이하에서 사용되도록 되어 있다. 전해 커패시터 외부의 방폭캡이 탄화되었고, 인접한 기관에도 탄화된 흔적을 확인할 수 있었다. 그러나 현장조사에서 극성의 역사용, 과전압의 인가 및 급속한 충전 및 방전 등은 없었던 것으로 확인되었다. 그림 2는 소손된 전해 커패시터의 X-ray 패턴을 나타낸 것이다. 전해 커패시터 내부의 전극 및 극판에는 이상이 없는 것으로 판단된다. 또한 내부의 균열 및 회로의 변형 흔적 역시 없으나 전기적인 특성 변화는 X-ray 분석에서 알 수 없었다. 즉, 전해 커패시터의 구조적인 문제는 없는 것으로 판단되며 재료의 물성 및 전기적 신호 등의 분석이 요구된다.

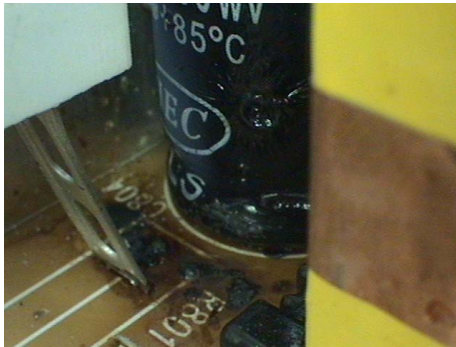


Fig. 1. 소손된 전해 커패시터의 실체사진

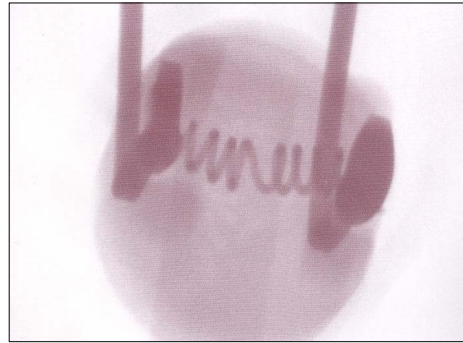


Fig. 2. 소손된 전해 커패시터의 X-ray 사진

그림 3은 공정 능력지수(Cp; Process Capability Index) 및 공정 평균(Cpk) 등을 나타낸 것으로 Cpk가 규격 중심에서 벗어난 것을 알 수 있다. 부품 사양에 의하면 하한사양한계(LSL; Lower Specification Limit)는  $144[\mu\text{F}]$ 이며, 상한사양한계(USL; Upper Specification Limit)는  $216[\mu\text{F}]$ 으로 제시 되었다. Cpk가 1.21을 나타내므로 공정에 대한 개선이 필요하고, 부분공정능력과 전체공정능력이 같은 것은 균간 변동이 적다는 것을 의미한다. 또한, 기대 내부성능이 145.42 라는 것은 100만개의 부품 중에 145개 이상이 규격 구간이외를 나타낸 것으로 공정 관리가 필요하다고 판단된다[5].

## 3. 전해 커패시터의 발열 메커니즘

가전제품의 경우 발화 메커니즘을 분석한 결과 전해 커패시터의 특성 불량으로 인해 완충

커패시터의 파괴 및 보호 저항의 특성 변화를 유발한 것으로 판단된다. 또한 과전류 검출 저항의 특성 변화가 스위칭 IC의 Source part로 유입되어 내부적 파괴를 초래한 것으로 발화의 원인에 대한 진행과정을 설명할 수 있다. 전해 커패시터의 일반적인 잠재적 고장형태를 나타내는 FMEA(Failure Mode Effects Analysis)에 의하면 전해 커패시터의 선정 및 설계에 고려해야 할 내용은 역극성 사용, 정격전압, 리플전류, 급속 충전 및 방전, 등가직렬저항, 누설전류, 주위 온도 등이 있다[6,7].

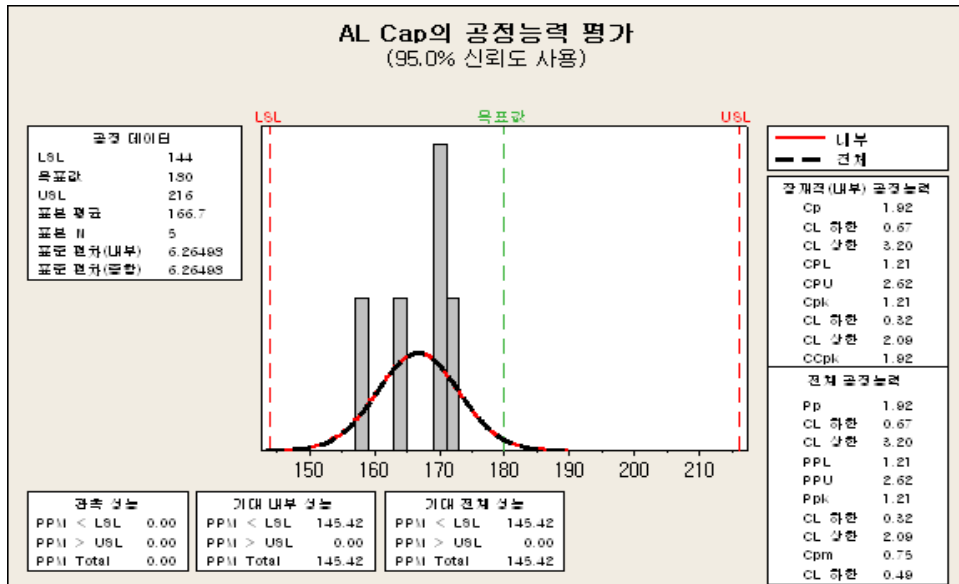


Fig. 3. 전해 커패시터 표본크기의 공정능력 평가

#### 4. 결론

사고 제품의 실제 분석에서 최초의 사고는 1차측 전원으로 한정할 수 있고, 과전압 및 서지 등에 대한 재현 실험을 통해 퓨즈, 바리스터 등은 사고와 직접적인 관련성이 없는 것으로 판단된다. 또한 전해 커패시터에서 발열이 발생하는 경우 인접한 저항 및 소자 등에도 반복적 열적 스트레스가 인가됨에 따라 급격한 온도 상승으로 폭발이 수반되는 것으로 판단된다. 전해 커패시터가 적용되는 시스템은 정확한 극성의 적용, 적절한 전압의 인가, 적절한 ESR의 적용, 급속한 충전/방전의 제어, 충분한 유전정접 여유(margin) 확보 등이 필요하다.

#### 참고문헌

1. 전춘생(1988), "표준전자기학", 동명사, pp.243-246.
2. 최충석 외 5(2004), "전기화재공학", 도서출판 동화기술, pp.189-198, pp.304-306.
3. R&D CENTER(2004), "最新電子部品デバイス實裝技術便覽", pp.93-111.

4. 關西電子工業振興セクタ信賴性分科會(1990), "故障をゼロにする信賴性技術", pp.298-300.
5. 電源評價技術(2005), TDK-Lambda Power Systems Business Group", pp.124-129.
6. TOSHIBA Coporation(2002), "Reliability Testing", pp.3-41.
7. 박형기 외 5(2009), "영상 가전제품에서의 발화 메커니즘 연구", 한국화재조사학회 추계학술대회.