

Biased Thermal Stress 인가에 의한 TSV 용 Cu 확산방지막 Ti를 통한 Cu drift 측정

서승호¹, 진광선², 이한결², 이원준²

¹세종대학교 기계공학과, ²세종대학교 나노신소재공학부

관통전극(TSV, Trough Silicon Via) 기술은 전자부품의 소형화, 고성능화, 생산성 향상을 이룰 수 있는 기술이다. Cu는 현재 배선 기술에 적용되고 있고 전기적 저항이 낮아서 TSV filling 재료로 사용된다. 하지만 확산 방지막에 의해 완벽히 감싸지지 않는다면, Cu⁺은 빠르게 절연막을 통과하여 Si 웨이퍼로 확산된다. 이런 현상은 절연막의 누설과 소자의 오동작 등의 신뢰성 문제를 일으킬 수 있다. 현재 TSV의 제조와 열 및 기계적 응력에 관한 연구는 활발히 진행되고 있으나 Biased-Thermal Stress(BTS) 조건하의 Cu 확산에 관한 연구는 활발하지 않는 것이 실정이다.

이를 위해 본 연구에서는 TSV용 Cu 확산 방지막 Ti에 대해 Cu⁺의 drift 억제 특성을 조사하였다. 실험을 위해 Cu/확산 방지막/Thermal oxide/n-type Si의 평판 구조를 제작하였고 확산 방지막의 두께에 따른 영향을 조사하기 위해 Ti의 두께를 10 nm에서 100 nm까지 변화하였으며 기존 Cu 배선 공정에서 사용되는 확산 방지막 Ta와 비교하였다. 그리고 Cu⁺의 drift 측정을 위해 Biased-Thermal Stress 조건(Thermal stress: 275°C, Bias stress: +2MV/cm)에서 Capacitance 및 Time-dependent dielectric breakdown(TDDB)를 측정하였다. 그 결과 Time-To Failure(TTF)를 이용하여 Cu⁺의 drift를 측정할 수 있었으며, 확산 방지막의 두께가 증가할수록 TTF가 증가하였고 물질에 따라 TTF가 변화하였다. 따라서 평판 구조를 이용한 본 실험의 Cu⁺의 drift 측정 방법은 향후 TSV 구조에서도 적용 가능한 방법으로 생각된다.

Keywords: Cu ion drift, Though-Silicon Via (TSV), Biaed Thermal Stress (BTS), C-V plot, TDDB