

세포의 자가복구 기능을 모사한 시스템 설계 방향

김석환*, 허창우**

*, **목원대학교 전자공학과

The System Design Direction inspired of Slef Repair on Cell

Soke-Hwan Kim*, Chang-Wu Hur**

* Dept. of Electronics Engineering Ewha Womnas University,

**Dept. of Electronics Engineering Mokwon University

요 약

생명을 지니는 세포는 생성 및 소멸의 과정을 거치게 된다. 본 논문에서는 세포가 지니는 자가복구 기능을 모사한 디지털 시스템 설계에서의 설계 방향에 대해 연구한다. 세포의 본래 구조인 3차원 배열이 아닌 FPGA를 이용하여 Cell들을 2차원 구조로 설계하기 때문에 차이가 있지만 시스템 세부 블록간의 연결 구조를 3차원적인 배열 형태의 구조로 설계 하였다.

I. 서 론

컴퓨터와 통신기술의 발달로 인하여 정보의 양이 증가했을 뿐만 아니라 이를 뒷받침하기 위한 반도체 소자의 고속화 및 대용량을 요구되고 있다. 본 연구에서는 시스템의 기초 부분에서 기본 로직을 구성하여 어떤 오류가 발생하였을 경우 정확히 그 부분을 찾아내고 정상적인 상태로 돌리는 방법을 찾아내고자 하였다[1][3].

어느 회로에 오류가 발생하였을 경우 그 부분의 위치를 찾아내고 테스트하는 과정을 거치게 되는데 반도체 전자 회로의 고장 부분을 검출하고 이를 복구하기 위한 다양한 기법이 연구되어 왔다. 구현되는 하드웨어 구조를 한쪽으로 형성하고 그 영역 외곽에 수평과 수직으로 고장을 진단하는 영역을 설정한 것이다[2]. 이 기법을 이용하면 외곽의 고장 진단 영역을 이용하여 고장 영역을 복구할 수 있다. 본 연구에서는 생물학적인 세포의 특성을 모사하여 고정된 하드웨어를 이용하는 것이 아니라 다양한 적용 가능성을 확보하면서도, 여러 번의 고장에 대해서는 반복적으로 고장을 복구할 수 있는 자가고장 복구

기법이 절실히 요구된다[4].

특정 오류가 나는 부분에 대한 예측 및 검출을 위한 기존의 방법 회로의 이중화 구조를 통해 데이터를 비교하는 DMR(Double Modular Redundancy)가 사용 되거나 출력 데이터의 비교를 Majority를 이용하는 TMR(Triple Modular Redundancy) 방법을 사용한다. 그러므로 여기서는 세포기능의 중요한 특성인 자가 복구(Self-Repairing), 분화(Differentiation) 특성을 이용할 수 있는 진보적인 알고리즘 방법을 제안하고자 한다[5].

II. 본론

1. Simulation 프로그램 구조

Simulation에서는 임의의 시점에 오류가 발생하였을 경우 정확히 그 오류난 부분을 찾아내고 정상적으로 동작하는 회로가 그 기능을 대체 할 수 있는지 확인한다.

본 발명은 구현되는 디지털 회로의 전체 회로

를 세부적 기능 단위로 나눌 수 있는지 확인하고 분류 가능한 회로로 나눈 뒤 어떤 임의의 위치에서 회로 정상 동작 시 임의 부분에 발생하는 고장의 위치를 찾아낸다. 고장회로에 대한 출력을 차단하고 다른 영역에 분화시킴으로써 복구 가능케 하여 회로의 동작 시 동작 속도를 높이고자 한다. 본 연구는 고장이 발생한 회로의 경우, 오류 검출 및 복구과정을 빠르게 이루는 알고리즘을 완성시키고 이를 반도체 회로에 적용 가능케 하여 현재 상용화된 전자 제품에 대한 동작 안정성을 향상시키는 것이다.

2. 오류 검출 및 복구

하나의 회로 내용을 회로 기능의 최소 단위로 나누고 이중 모듈화(Double Modular Redundancy, DMR) 구조로 설계된 반도체 회로부를 포함하는 프로그램 가능한 전자 회로 시스템으로서, 고장이 발생하는지 여부 및 고장이 발생된 서브 모듈의 위치를 파악하는 고장 판단, 고장이 발생된 서브 모듈의 위치를 수신하고, 고장이 발생된 서브 모듈을 분화시킬 분화 영역을 결정하여 전달하는 복구부를 포함한다. 이는 오류 나는 부분에 대한 위치를 정확히 찾아내며 빠르게 복구 할 수 있다.

반도체 회로의 고장 부분을 세부적 기능단위별로 파악할 수 있으므로 신속히 고장 부분을 복구할 수 있다. 또 고장이 발생된 회로 영역에 의한 출력을 차단시키는 대신에, 고장이 발생된 회로 영역의 원본 패턴을 분화 영역에 복제시킴으로써 회로 동작의 신뢰성을 향상시킬 수 있다.

III. 데이터 오류 검출 프로그램 구현

1. 전체 시스템 블록도

기본 디지털 회로를 기준으로 하여 설계된 부분에 오류발생 부분이 Enable 될 경우 정확히 오류 검출을 하는지 그리고 언제 복구가 시작되는지 타이밍 관계를 확인하는 구조로 설계 되었다. 설계 회로에 대한 각 세부 회로 단위는 각 회로에 대한 입력은 동시에 받고, 출력 단은 선택된 회로에서만 출력 하도록 설계하였다. 오류 난 디지털 모듈에 대한 복구를 위해서는 세포에서처럼 정상적이고 새로운 영역에서 이 기능을

수행하도록 같은 회로를 분화시켜서 정상적으로 동작하도록 하는 방향으로 전개를 해야 한다. 그림 1은 본 연구에서 설계된 내부 회로의 오류 검출에 관한 블록도이다.

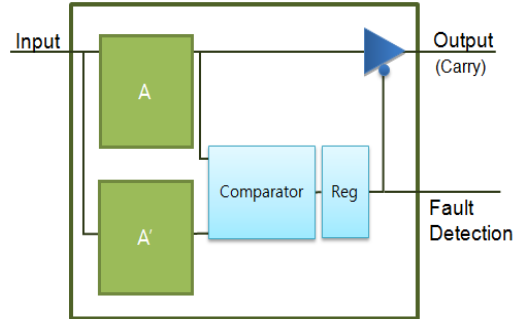


그림 1 . FPGA 회로부 오류검출

그림 1에서와 같이 오류를 검출하기 위해 DMR 구조를 FPGA내부에 설계 되었으며 출력에 대한 각 비트는 상부에 정보를 올려 보내는 구조를 가지며 오류 시 Tri-state buffer를 이용하여 출력을 차단 시켰다. 그러나 이 방식은 생물학적인 기능을 모사하였을 지라도 하드웨어적인 의존성이 매우 강하게 되는 현상이 일어날 수 있으므로 해결해야 하는 문제점이 있다고 볼 수 있다.

Hardware Partitioning

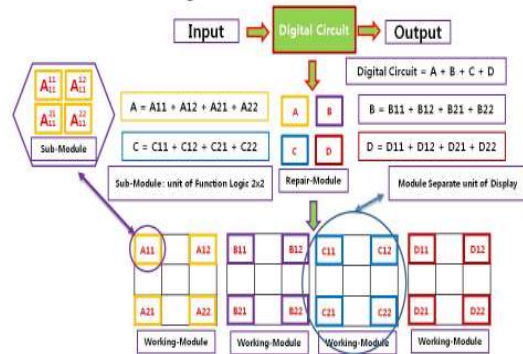


그림 2. 하드웨어 분류

그림 2는 디지털 회로에 대한 Partitioning에 관한 것이다. 하나의 전체적인 회로 구조가 그림 2에서와 같다면 본 연구에서는 하나의 회로로 시스템을 구성하는 것이 아니라 나눌 수 있는 최소한의 단위로 나누어 디자인을 하는 것이다. 이는 생물학적인 최소단위인 세포를 기준으로 한 것이다. 그러나 여기서는 기능 단위의 최소별로

나누었다.

본 연구에서 설계된 디지털 회로는 카운터 예제를 이용하였으며 임의의 하나의 카운터 블록에서 오류가 발생하였다고 가정하여 오류 신호를 Enable 시킬 경우 오류에 대한 카운터의 동작이 어떻게 바뀌는 지 알아보기 위한 프로그램 구조로 설계하였다. 그림 1에서와 같이 FPGA 블록에 설계된 형태로 정상적인 카운터의 동작을 수행하다 오류 비트가 발생되면 비교기에서 얻어진 출력을 기준으로 오류 난 회로는 출력을 차단시키고 다른 정상적인 회로로 절체되어 정상동작 하게 된다. 이 오류에 대한 메시지는 상부에 보고되어 되는 것을 시뮬레이션을 통해 볼 수 있다.

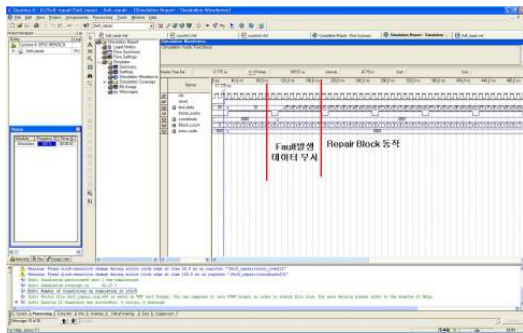


그림 3 . 데이터 오류발생 시 동작

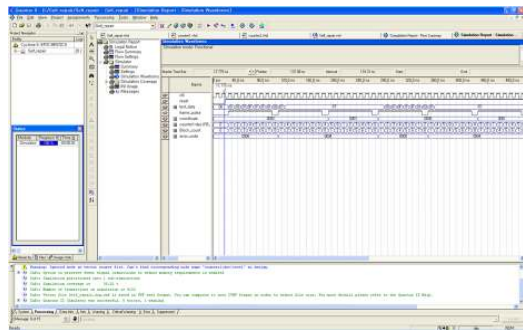


그림 4. 오류 복구 동작완료

디지털 회로의 예제 인 카운터에 대한 동작에서 임의의 비트 오류가 발생을 하면 설계된 FPGA 블록과 같이 출력을 차단하는 결과를 얻었다. 정상적인 동작을 하는 리던던시 회로로 절체가 되었고 리던던시 회로의 오류에 대한 최종적인 내용은 세포에서 기능을 모사하는 분화기능을 적용하여 보다 더 효율적으로 복구 하도록 한다.

IV. 결론

신경세포가 가지는 오류 복구와 분화에 대한 특성을 시스템에 적용하게 되면 오류에 대한 온라인 복구기능이 가능하게 되며 리던던시 구현에 따른 회로의 면적이 최소화 할 수 있도록 가능케 될 것이다. 본 연구에서는 디지털 회로에서 동작 시 발생하는 오류위치를 찾고 정상상태로 복구 하는 알고리즘을 제안한다. 기존 연구와는 다르게 리던던시 구조가 아닌 세부적인 기능을 나누어서 오류 부분에 대한 정확한 위치를 찾아내고 복구하고자 하는 부분을 최소화 하는 효율적인 시스템의 관리 알고리즘이다.

본 연구를 통해서 오류에 대하여 정확히 그 위치를 찾아서 출력을 차단시키며 다른 정상적인 회로로 바로 절체 되었고 추후 필요한 연구는 앞서 설명한 세포 기능을 모사하는 분화방법을 적용해야 하며 안정적인 오류 검출 및 출력 관리 기능을 위한 구형 형태의 관리 시스템 구조를 설계할 것이다.

참고 문헌

- [1] 김석환, 이규정, 허창우 “통신 시스템의 데이터 전송 선로에 대한 연구,” 한국 해양 정보통신학회 논문지 제 9권 6호, pp. 1277-1281, 2005년 10월
- [2] LalaP.K. ; KumarB.K. ; ParkersonJ.P, “On self-healing digital system design”, Microelectronics journalv.37 no.4 , pp.353 - 362 , 2006
- [3] 서정일, 성낙훈, 오택진, 양현모, 최호용, "자가검출회로 내장의 자가치유시스템 설계, " 전자공학회 논문지 제42권 SD 제5호, pp. 307-313, 2005년 5월.
- [4] Bingfeng Mei, Andy Lambrechts, jean-Yves Mignolet, " Architecture Exploration for a Reconfigurable Architecture Template, " IEEE Design & Test of Computers, pp. 90-101, 2005.
- [5] TempestiG. ; MangeD. ; StaufferA, "The BioWall: an Electronic Tissue for Prototyping Bio-inspired systems", IEEE NANA/DOD Conference on Evolvable Hardware, pp.221 - 230 , 2002