

# 두 대의 5-레벨 인버터의 직렬 결합을 이용한 멀티레벨 인버터

최원균, 홍운택, 권철순, 현석환, 강필순  
한밭대학교

## Multilevel inverter using two 5-level inverters connected in series

Won Kyun Choi, Un Taek Hong, Cheol Soon Kwon, Seok Hwan Hyun, Feel-Soon Kang  
Hanbat National University

### ABSTRACT

본 논문에서는 양방향 스위치를 가지는 기존의 5-레벨 인버터를 직렬 결합하여 보다 많은 출력 전압 레벨을 형성할 수 있는 멀티레벨 인버터 구조를 제안한다. 제안된 회로는 동일한 출력 전압 레벨 형성시 기존의 Cascaded H-bridge cell 방식보다 사용하는 스위칭 소자를 줄일 수 있어 시스템 크기, 비용, 전력 손실을 저감시킬 수 있는 장점을 가진다. 제안된 회로는 입력 전압원의 크기를 5의 배수로 구성함으로써 보다 많은 수의 레벨을 생성시킬 수 있는 특징을 가진다. 본 논문에서는 두 대의 5-레벨 인버터를 직렬 결합함으로써 25-레벨의 출력전압을 생성시킬 수 있는 인버터에 대한 특성을 분석하고 시뮬레이션과 실험을 통해 타당성을 검증한다.

### 1. 서 론

멀티레벨인버터는 출력전압에 다수의 레벨 형성이 가능하여 낮은 스위칭 주파수로 사인파에 근접한 출력전압 파형을 형성시킬 수 있다. 이러한 관점에서 볼 때 가능한 적은 수의 회로 소자를 이용하여 다수의 출력 전압 레벨을 생성하는 것이 멀티레벨 인버터의 회로 설계에 있어 매우 효과적이며 관련 연구가 많이 진행되었다.<sup>[1]-[2]</sup>

본 논문에서는 적은 소자수를 이용하여 가능한 많은 수의 출력전압 레벨을 형성하기 위한 새로운 회로 토폴로지 구성에 대하여 제시한다. 이를 위해서 양방향 스위치를 이용한 기존의 5 레벨 인버터<sup>[3]</sup>의 출력을 직렬 결합하고 입력전압원의 크기를 5의 배수로 구성함으로써 생성 가능한 출력전압 레벨 수를 분석하고 시뮬레이션과 실험을 통해 타당성을 검증한다.

### 2. 제안하는 25-레벨 인버터

제안된 멀티레벨 인버터의 기본 회로 구성을 그림 1에 보여준다. 상단의 5-레벨 인버터의 출력을 하단의 5-레벨 인버터 출력과 직렬 결합시킨 구조이며 총 4개의 입력전압원의 크기를 상단의 경우  $V_{dc}$ , 하단의 경우  $5V_{dc}$ 를 가지도록 구성한다. 상단 인버터의 출력  $v_x$ 는  $-2V_{dc}$ ,  $-V_{dc}$ ,  $0$ ,  $V_{dc}$ ,  $2V_{dc}$ 의 5-레벨의 출력을 생성하며, 하단 인버터의 출력  $v_y$ 는  $-10V_{dc}$ ,  $-5V_{dc}$ ,  $0$ ,  $5V_{dc}$ ,  $10V_{dc}$ 의 5-레벨 출력전압을 생성하게 된다. 제안된 멀티레벨 인버터의 출력전압  $v_{out}$ 은 두 인버터 출력전압의 합으로 나타나

므로  $-12V_{dc}$ 에서  $12V_{dc}$ 까지 영전압을 포함하면 총 25-레벨의 출력 전압을 형성할 수 있다. 출력전압  $v_{out}$ 은 식(1)과 같이 표현된다.

$$v_{out} = v_x + v_y \quad (1)$$

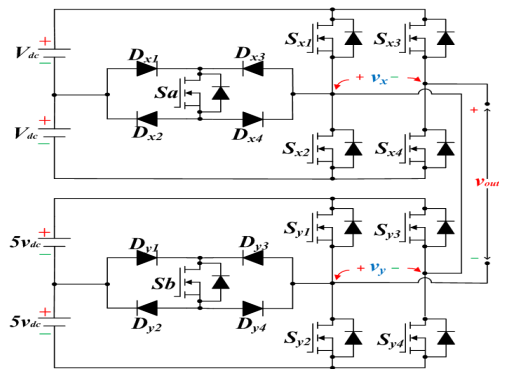


그림 1 제안하는 멀티레벨 인버터

출력전압 레벨 형성을 위한 각 인버터 스위치의 동작을 기본으로 사인파의 출력을 얻기 위해 본 논문에서는 등면적법을 이용한 스위칭 각 계산을 수행하였다. 스위칭 각에 따라 겹치는 면적과 겹치지 않는 면적을 같게 함으로써 전체적인 출력 파형의 THD를 감소시킬 수 있다. 여기서 기준전압 파형  $V_{ref}$ 는 다음 식(2)와 같다.

$$V_{ref} = m \cdot V_{dc} \cdot M \cdot \sin(\omega t) \quad (2)$$

여기서  $V_{ref}$ 는 기준 전압,  $m$ 은 레벨 수,  $M$ 는 변조비,  $V_{dc}$ 는 입력 전압의 크기이다. 등면적법 스위칭 각은 식(3)에 의해서 구할 수 있다.

$$\theta'_j = \sin^{-1}\left(\frac{K}{m}\right) \quad (3)$$

여기서  $\theta'_j$ 는 기준 전압과 출력 전압의 교차점 ( $j$ 는 상수),  $K$ 는 상수 ( $1, 2, m-1$ ),  $m$ 은 레벨 수를 의미한다. 실제 등면적법이 적용된 스위칭 각도  $\theta'_j$ 는 식(4)로 구한다.

$$\theta'_j = \frac{\pi}{2} - \frac{A_j}{V_{dc}} \quad (4)$$

여기서  $A_j$ 는 출력 파형의 면적 ( $j$ 는 상수)이다.

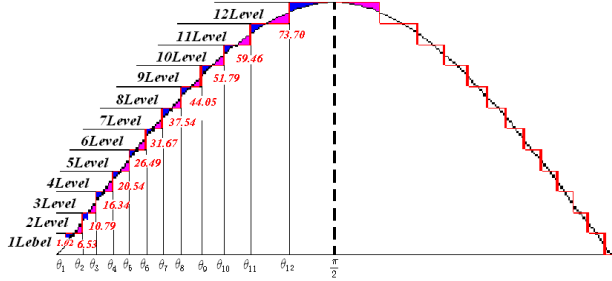


그림 2 등면적법으로 구한 스위칭 각도

등면적법에 의해 구해진 스위칭 각을 적용하여 출력전압을 생성할 경우 출력전압의 고조파는 식(5)에 의해 정의된다.

$$B_n = \sum_{n=1}^{\frac{\pi}{2}} \int_{\theta_n}^{\theta_{n+1}} \frac{12}{n\pi} \cdot V_{dc} \cdot \sin(n\omega t) d(\omega t) \quad (5)$$

여기서  $B_n$ 은 고조파 전압의 크기,  $\theta$ 는 스위칭 각도,  $V_{dc}$ 는 dc 링크 전압,  $n$ 은 홀수 고조파의 차수를 나타낸다.

### 3. 시뮬레이션 및 실험

제안된 멀티레벨 인버터의 동작 특성을 분석하기 위해 시뮬레이션과 시작품을 기반으로 한 실험을 수행하였다. 등면적법을 통한 스위칭 각과 25-레벨의 출력전압 형성을 위해 AVR MEGA 128 프로세서를 기반으로 한 디지털 제어를 설계하였으며 시뮬레이션과 실험에 사용된 주요 회로 정수는 표 1에 나타낸다.

표 1 회로정수

파라메타	값
입력전압 (상단)	20 Vdc
입력전압 (하단)	100 Vdc
출력전압	120 V
출력주파수	60 Hz
출력전압 레벨수	25

그림 3은 PSIM을 이용한 출력전압의 시뮬레이션 결과 파형을 보여준다. 상단 인버터의 출력전압, 하단 인버터의 출력전압, 두 인버터 출력의 합으로 나타나는 최종 인버터의 25-레벨을 가지는 출력전압 파형을 보여준다. 하단의 인버터는 기본 5-레벨의 출력 전압을 형성하고 상단 인버터의 출력전압이 가감되어 선형적인 정수비의 출력전압 레벨이 형성됨을 알 수 있다. 출력전압에 형성되는 레벨 수가 25-레벨로 거의 정현적인 출력전압 파형이 형성됨을 알 수 있다. 그림 4는 시작품을 이용하여 제안된 멀티레벨 인버터의 기본 동작을 검증하기 위한 실험 결과를 보여준다. 출력전압의 파형으로부터 25-레벨이 형

성됨을 확인할 수 있으며 사인파에 가까운 출력전압 생성이 가능함을 알 수 있다. 제안된 토폴로지는 커패시터가 직렬로 결합된 입력 전압원을 필요로 하기 때문에 이들 전압간의 불균형은 출력전압의 THD 증가의 원인이 되므로 유의해야 한다.

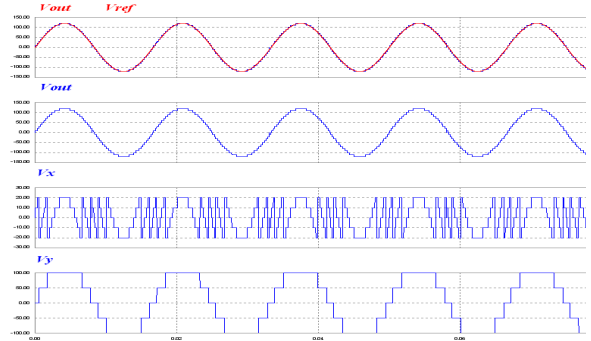


그림 3 출력전압 시뮬레이션 파형

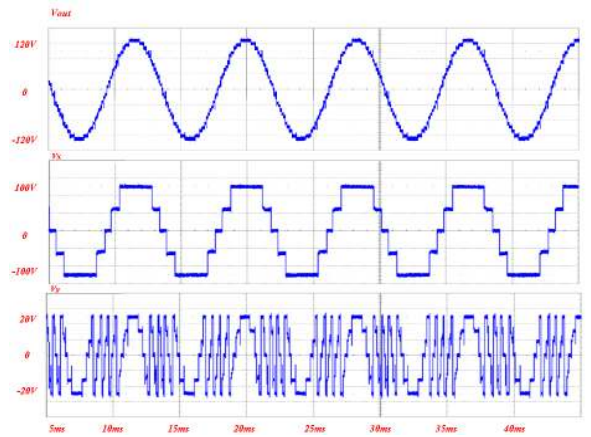


그림 4 출력전압 실험파형

### 4. 결 론

본 논문에서는 양방향 스위치를 가지는 기존의 5-레벨 인버터 모듈을 다단 결합시킨 멀티레벨 구조와 제안된 회로의 입력 전압 크기를 5의 배수로 구성함으로써 다수의 레벨을 생성시킬 수 있는 새로운 방법을 제시하였다. 시뮬레이션과 실험을 통해 제안된 멀티레벨 방식의 타당성을 검증하였다.

### 참 고 문 헌

- [1] L. G. Franquelo, J. Rodriguez, S. Kouro, R. Portillo, and M. A. M. Prats, "The age of multilevel converter arrives," IEEE Ind. Electron. Magazine, pp. 28–39, 2008.
- [2] J. Rodriguez, J. S. Lai, and F. Z. Peng, "Multilevel Inverters: A survey of topologies, controls, and applications," IEEE Trans. Ind. Electron., vol. 49, no. 4, pp. 724–738, Aug. 2002.
- [3] S. J. Park, F. S. Kang, M. H. Lee, and C. U. Kim, "A New Single-Phase Five-Level PWM Inverter Employing a Deadbeat Control Scheme," IEEE Trans. Power Electron., vol. 18, no. 3, pp. 831–843, May 2003.