

서버용 전원 장치의 고효율 및 고밀도화를 위한 설계

김정은, 김종필, 김동중, 허태원, 김돈식, 오동성
삼성전기 CDS사업부 Power개발팀

Abstract

본 논문에서는 서버용 전원 장치의 고효율 및 고밀도화를 위하여 서버용 전원 장치를 구성하는 PFC단, DC-DC단, Standby단의 전력 손실을 분석하고 효율 개선을 위한 설계 시 고려 사항을 제시한다.

1. Introduction

에너지를 절약하고 이산화탄소 배출량을 저감시키기 위하여 80PLUS 및 CSCI (Climate Savers Computing Initiative)에서는 표 1과 같이 서버용 전원 장치의 효율 목표를 제시하고 인증을 시행하고 있다. [1] 2010년에는 80PLUS Gold Level의 효율이 권장되고 있으나, Hewlett-Packard는 이미 80PLUS Platinum Level의 서버 시스템을 판매하고 있다. 따라서, 서버용 전원 장치 시장에 진입하기 위해서는 80PLUS Platinum Level 이상의 효율을 만족시켜야 하는 실정이다.

80PLUS Platinum Level은 230Vac 입력 조건에서 각 부하 조건에 따른 효율을 만족시켜야 하며, 50% 부하 조건에서 특히 높은 94%의 효율을 요구한다. 그러므로, 50% 부하 조건에서 효율을 만족시킬 경우 20% 및 100% 부하 조건에서는 어렵지 않게 80PLUS Platinum 인증을 얻을 수 있다. 본 사는 750W와 1200W 급의 두 서버용 전원 장치에 대하여 80PLUS Platinum 인증을 받았으며 각 부하 별 효율은 표 1에 제시되어 있다.

서버용 전원 장치는 그림 1에 나타낸 것과 같이 PFC단, 그리고 DC-DC단, Standby단으로 구성된다. 입력 단계는 역률 개선을 위한 PFC단이 위치하고 주 전원을 공급하기 위한 DC-DC단이 출력 단계에 위치하게 된다. 그리고, PFC단과 DC-DC단을 제어하기 위한 내부 전원을 공급하고 서버 시스템에 필요한 보조 전원을 공급하기 위한 Standby단이 존재한다.

PFC단은 일반적으로 Boost converter가 주로 사용되며, Control scheme으로는 800W~1600W 급의 전력을 변환하므로 Continuous conduction mode가 많이 사용되고 있으나 설계

Point에 따라 Critical conduction mode에 Interleave 방식을 결합시켜 사용하기도 한다. 일반적으로 230Vac, 50% Load 조건에서 97.5% 이상의 효율을 얻을 수 있으나, 80PLUS Platinum Level을 만족시키기 위해서는 98% 이상의 효율이 필요하다.

DC-DC단은 800W~1600W 급에 적합한 Phase-shifted full-bridge converter를 주로 적용하여 설계하고 있으나, Duty loss에 의하여 높은 주파수로 동작시키는데 한계가 있어, LLC resonant converter를 사용하기도 한다. 80PLUS Platinum Level을 만족시키기 위해서는 96.5% 이상의 효율이 필요하다.

Standby단의 전력 용량은 15W~30W 정도이므로 출력 전력에 대한 비중이 작아 Flyback converter가 주로 사용된다. 그러나, Flyback converter의 효율이 매우 낮아 전체 서버용 전원 장치의 효율을 떨어뜨리므로, Active-clamp forward converter 또는 LLC resonant converter를 사용하는 경우도 있다.

본론에서는 각 전력단에 대하여 전력 손실을 분석하고 효율 개선을 위한 설계 시 고려 사항을 제시하도록 한다.

2. Design Consideration

2.1. PFC Stage

PFC단의 세부적인 회로 구성은 그림 2에 나타내었다. 효율에 영향을 미치는 소자들은 그림 3에 나타낸 것과 같이 Input filter inductor, Relay, Bridge diode, Boost inductor, PFC FET, PFC diode 등이다. Input filter inductor의 경우 전력 손실 비중이 낮을 뿐만 아니라, EMI 특성 개선에 좌우되므로, 개선의 여지가 거의 없다. Relay는 전력 용량에 따라서 구동 코일의 저항이 결정되므로 구동 전압을 Relay가 꺼지지 않는 범위 내에서 최소화시킬 필요가 있다. Bridge diode는 Forward on-drop voltage, V_f 에 의하여 전력 손실이 발생하며 전력 손실의 비중이 크지만, 부품 별로 V_f 값이 큰 차이를 보이지 않아 전력 손실을 줄이는데 한계가 있다.

Table 1 Efficiency certifications of server PSU

80 PLUS Test Type	115V Internal Non-Redundant			230V Internal Redundant			CSCI Specifications
	20%	50%	100%	20%	50%	100%	
80 PLUS	80%	80%	80%	Not defined			CSCI 2007
80 PLUS Bronze	82%	85%	82%	81%	85%	81%	CSCI 2008
80 PLUS Silver	85%	88%	85%	85%	89%	85%	CSCI 2009
80 PLUS Gold	87%	90%	87%	88%	92%	88%	CSCI 2010
80 PLUS Platinum	Not defined			90%	94%	91%	CSCI 2011
SEMCO 750W				91.13%	94.02%	93.08%	
SEMCO 1200W				92.48%	94.10%	92.59%	

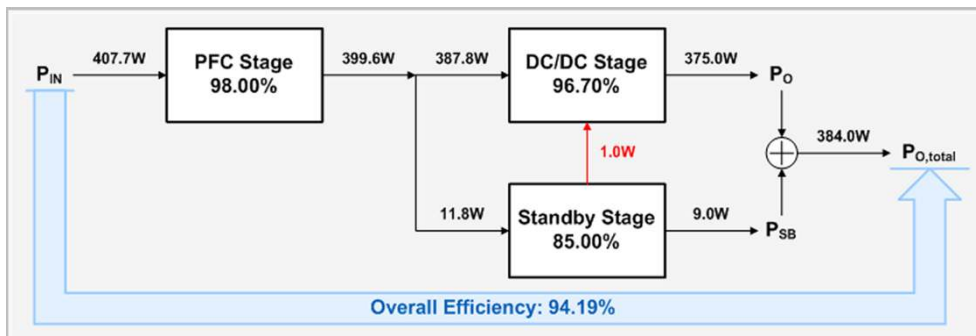


Fig. 1 Structure of server PSU

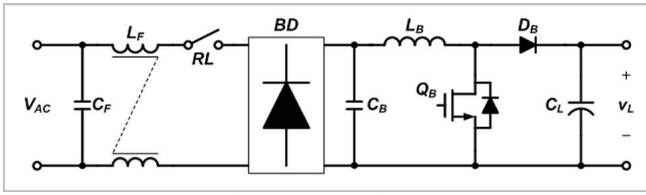


Fig. 2 PFC stage of server PSU

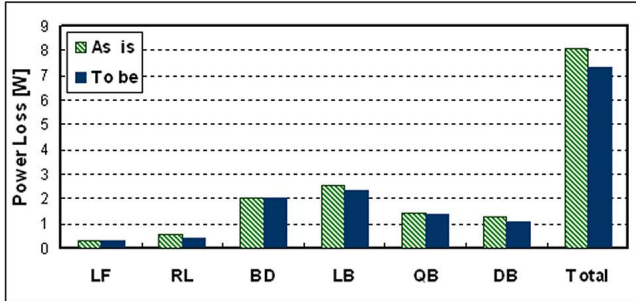


Fig. 3 Power loss distribution of PFC stage

Bridge diode에서 발생하는 Voltage-drop을 줄이기 위하여 Bridgeless Topology가 적용할 수 있으나, 시스템의 복잡성 및 사이즈, 그리고 EMI 등에 악영향을 미치므로 실제 제품에 적용되는 경우는 거의 없다. Boost inductor는 PFC단에서 가장 큰 전력 손실 비중을 차지하고 있으며, 설계에 따라 큰 효율 차이를 나타낼 수 있다. 일반적으로 Powder core를 적용하여 설계하는 경우가 많으며 코어 손실이 증가하여 손실이 증가하지만 포화 자속 밀도가 클 뿐만 아니라 방열 특성이 좋으므로 전력 밀도를 높일 수 있는 장점이 있다. Ferrite core를 적용할 경우, 코어 손실은 작아지지만, 인덕터 사이즈가 크게 증가하므로 대부분 Critical conduction mode로 동작시키게 된다. PFC FET에서 발생하는 전력 손실은 230Vac, 50% Load 조건에서는 도통 손실의 비중이 매우 작으므로 전류 용량 (또는 C_{oss})이 작고 $R_{ds(on)}$ 이 큰 MOSFET를 사용하는 것이 효율적인 관점에서 유리하다. PFC diode는 t_{rr} 이 작은 SiC diode를 적용할 경우 전력 손실을 줄일 수 있다.

2.2. DC-DC Stage

DC-DC단은 그림 4에 나타낸 것과 같이 Phase-shifted full-bridge converter에 변압기 2차측에 60A 이상의 대전류를 전달하기 위한 Synchronous Rectifier가 적용되고 출력 전류를 감지하기 위한 Sensing 저항, Hot-swap 기능을 수행하는 ORing FET가 적용된다.

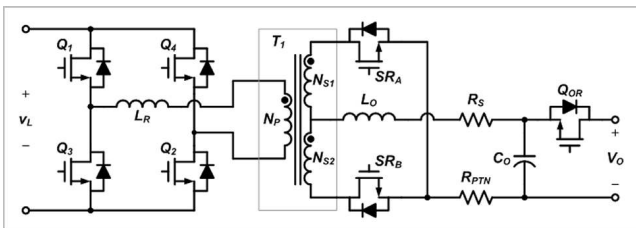


Fig. 4 DC-DC stage of server PSU

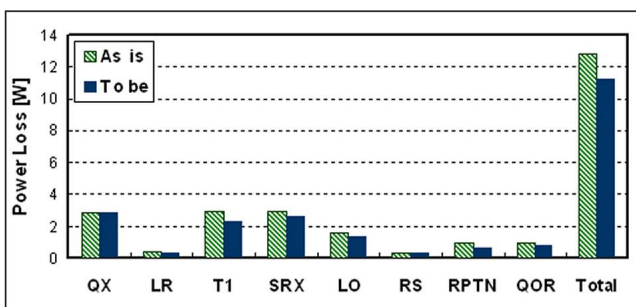


Fig. 5 Power loss distribution of DC-DC stage

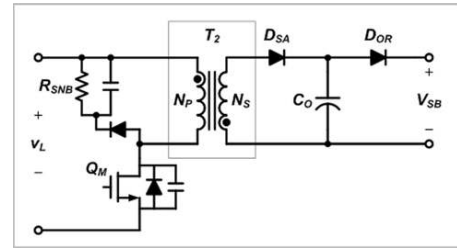


Fig. 6 Standby stage of server PSU

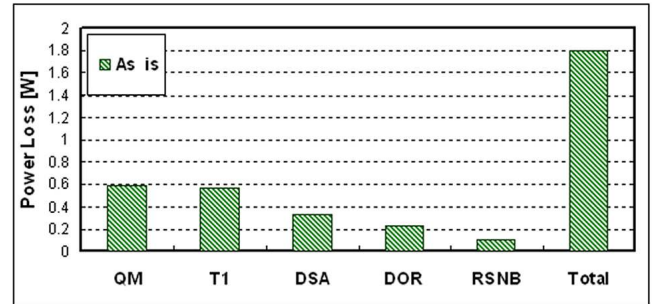


Fig. 7 Power loss distribution of Standby stage

그리고, 1차측 FET에서 발생하는 스위칭 손실을 저감시키기 위하여 공진 인덕터가 추가된다. 뿐만 아니라, 대전류 출력 사양에서는 PCB Pattern의 작은 저항에 의해서도 큰 전력 손실이 발생하므로, 변압기 2차측 및 출력측의 PCB Pattern 설계 및 보조 기구물의 설계에 중점을 두어야 한다. 각 부품에 대한 전력 손실은 그림 5에 나타낸 것과 같이 분포한다. Synchronous Rectifier는 도통 손실의 비중이 크며, 이를 최소화시키기 위하여 여러 개의 FET를 병렬로 연결하여 사용하게 된다. 출력 인덕터는 PFC단의 Boost inductor와 마찬가지로 전력 밀도를 높이기 위하여 Powder core를 적용하여 설계한다. 일부 서버용 전원 장치 제조사에서는 주 변압기와 출력 인덕터를 하나의 코어에 구현한 Integrated magnetics 기술을 적용하여 설계하기도 한다.

2.3. Standby Stage

Standby단의 세부적인 회로 구성은 그림 6에 나타내었다. 일반적인 Flyback converter이며, Quasi-Resonant 스위칭 기법이 적용되기도 한다. 추가적으로, Hot-swap을 위한 ORing diode가 최종 출력단에 존재한다. 효율에 영향을 미치는 소자들은 그림 7에 나타낸 것과 같다. 1차측 FET와 변압기가 가장 큰 전력 손실 비중을 차지하며, 출력 전압이 낮고 출력 전류가 크므로 2차측 Diode와 ORing diode에서 발생하는 손실도 크다. 그러나, Synchronous Rectifier와 ORing FET를 각각 사용하게 되면 가격 경쟁력이 떨어지게 된다.

Standby단은 서버 시스템에 필요한 보조 전원을 공급할 뿐만 아니라, PFC단과 DC-DC단을 제어하기 위한 내부 전원을 공급하기도 한다. PFC단과 DC-DC단을 제어하기 위하여 소모되는 전력은 출력 부하에 관계 없이 1W~2W 정도이므로, Light load 조건에서 서버용 전원 장치 전체의 효율을 떨어뜨리는 요인이 된다. 따라서, Standby단의 효율을 향상시키는 것도 중요하지만, PFC단과 DC-DC단의 제어 회로의 소모 전력을 줄이는 것 또한 중요하다.

3. Conclusion

본 논문에서는 서버용 전원 장치의 고효율 및 고밀도화를 위하여 서버용 전원 장치를 구성하는 PFC단, DC-DC단, Standby단의 전력 손실을 분석하고 효율 향상을 위한 설계 시 고려 사항을 제시하였다. 정확한 전력 손실을 분석하지 못하였을 뿐만 아니라, 효율 향상을 위한 설계 방안을 제시하지 못하였지만, 이론적으로 분석하고 검증함으로써 지속적으로 효율을 향상시켜 서버용 전원 장치 시장을 장악할 수 있도록 노력해야 할 것이다.

Reference

[1] 조규민, 김영도, 문건우, "고효율 고밀도 서버용 전원장치의 기술 및 개발 동향," 전력전자학회 논문지, 제 15권 제 2호, 2010년 4월.