

AC PDP를 위한 SPIDER(Sustainer with Primary sided Integration of DC/DC converter and Energy Recovery) 회로

박재성, 신용생, 홍성수, 한상규, 노정욱
국민대학교 전력전자 연구소

Sustainer with Primary sided Integration of DC/DC converter and Energy Recovery circuit for AC PDP

Jae-Sung Park, Yong-Saeng Shin, Sung-Soo Hong, Sang-Kyoo Han, Chung-Wook Roh
Kookmin University Power Electronics Center

ABSTRACT

본 논문은 PDP(Plasma Display Panel)용 전원 공급 회로 및 구동 회로에 관한 것으로서, 기존의 분리되어 있는 전원 공급 회로와 구동 회로를 통합한 새로운 방식의 PDP용 전원-구동 통합 회로를 제안한다. 제안 회로는 유지 전원부의 전력전달 기능과 X, Y 구동부의 전력회수 기능을 하나의 전력 변환 회로만으로 가능하게 하는 장점이 있다. 최종적으로 제안 회로의 이론적 분석 및 우수성을 검증하기 위해 42" HD PDP를 위한 시작품을 제작하여 고찰된 실험결과를 제시한다.

1. 서론

최근 평면 디스플레이 기술이 발전하면서 디스플레이 장치들이 대형화 되어가고 있는 추세에 있다. 특히 PDP(Plasma Display Panel) TV의 경우 이러한 대형화 추세에 맞춰 제품의 크기 및 무게저감 그리고 높은 전력 밀도와 효율 특성이 요구되고 있다.^[1] PDP는 자체 발광 소재를 사용하여 큰 사이즈의 디스플레이 장치를 만들어도 LCD에 비해 밝은 화면을 얻을 수 있으며, LCD나 프로젝션 방식에 비해 수명이 길 뿐만 아니라 시야각도 매우 넓다. 또한 충격과 외부 자기에 거의 영향을 받지 않으며 온도 특성 또한 매우 우수한 장점을 가지고 있다.^[2]

하지만 그림 1과 같은 기존의 PDP 시스템에서는 패널의 화면 표시를 위해 적어도 두 번 이상의 전력 변환을 거치게 되어 각 변환 과정에 따른 손실이 증가하게 된다. 이러한 방식의 회로 구현은 낮은 소비전력과 저가의 PDP를 요구하는 시장 상황에 유연하게 대처하는데 많은 어려움을 준다.^[3] 따라서 본 논문에서는 전력 변환 손실을 저감하고 회로의 간략화를 통한 원가 절감을 달성하기 위해 PDP 전원회로와 구동회로인 서스테인 회로를 하나의 회로로 통합한 새로운 구조의 전원-구동 통합 회로를 제안한다.

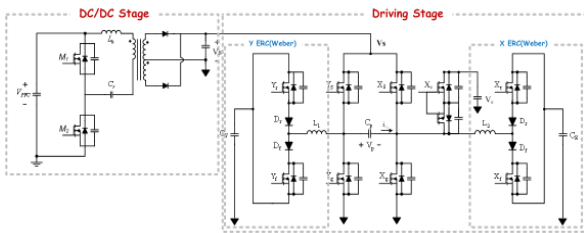


그림 1 기존의 PDP 시스템
Fig. 1 Existing PDP system

2. 본론

2.1 제안된 SPIDER 회로

그림 2는 제안된 PDP 전원-구동 통합 시스템(SPIDER : Sustainer with Primary sided Integration of DC/DC converter and Energy Recovery circuit)을 나타낸다. 제안 회로는 하나의 전력 변환 회로만을 사용하여 전원 공급 회로의 전력 전달 기능과 구동회로의 전력 회수 기능을 동시에 수행하게 된다. 제안 회로의 1차 측은 2개의 스위치(R, F)를 사용한 하프 브리지 인버터 방식으로 구성되어 있고, 2차 측은 4개의 서스테인 스위치(Y_S, Y_G, X_S, X_G)로 구성된다. 제안 회로는 기존의 PDP 시스템에 비해 정류 다이오드, X, Y 전력회수부가 제거되는 장점이 있다.

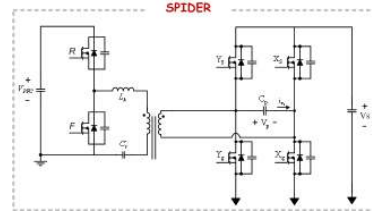


그림 2 제안된 SPIDER 컨버터
Fig. 2 Proposed circuit - SPIDER converter

2.1.1 동작원리

그림 3은 제안회로의 주요 동작 파형을 나타내고 있다. 제안 회로는 무효전력 회수 기능을 수행하기 위해 1차 측 누설 인덕턴스(L_k)의 전류를 build-up하며, 누설 인덕턴스와 패널 커패시턴스(C_p)와의 공진을 통하여 패널 양단 전압을 V_S 에서 $-V_S$ 또는 $-V_S$ 에서 V_S 로 반전 시킨다. 이때 스위치 R과 F의 시비율(D)은 Y_G, X_S 스위치가 턴 오프 된 후 R 스위치가 턴 오프 되기까지의 시간으로 정의하며, 시비율을 조정하게 되면 1차 측 전류의 면적 A와 B가 조정되어 출력전압을 제어할 수 있다.

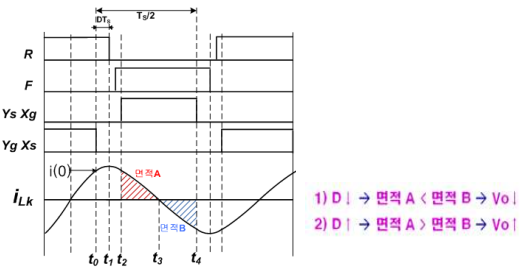


그림 3 제안회로의 주요 동작 파형
Fig. 3 Key waveforms of proposed circuit

1.1.2 모드해석

- 모드해석의 편의를 위해 다음과 같은 가정을 한다.
- 회로는 정상상태에서 동작하고 있다.
 - 입력전압은 V_{PFC} , 출력전압은 V_S 로 일정하다
 - 서스테인 스위치 Y_S 와 X_G , Y_G 와 X_S 는 교차하지 않고 교대로 온-오프 되고, Y_S 와 X_G , Y_G 와 X_S 는 각각 동시에 온-오프 된다.
 - PDP 패널은 커패시터(C_p)로 모델링 하였다.

- (a) 모드1 [$t_0 \sim t_1$] : t_0 시점에서 스위치 Y_G , X_S 가 턴 오프 되면서 모드1이 시작된다. 모드1에서는 스위치 R이 도통하고 있으므로 변압기 1차 측 전압(V_{pri})은 $V_{PFC}/2$ 가 된다. $i(0)$ 의 초기값을 갖는 L_k 와 $C_{eq}(=C_p || C_{YS} || C_{YG} || C_{XS} || C_{XG})$ 의 공진을 통하여 패널 전압이 상승하게 되고, 모드1 구간을 조정함으로써 출력 전압을 제어한다.
- (b) 모드2 [$t_1 \sim t_2$] : t_1 시점에서 스위치 R이 턴 오프하면서 모드2가 시작된다. 스위치 R이 턴 오프 되면 스위치 R, F의 기생 커패시턴스 C_{DS} 와 L_k 와의 공진을 통하여 V_{pri} 전압이 $V_{PFC}/2$ 에서 $-V_{PFC}/2$ 로 변하게 된다. 이로 인해 F 스위치의 양단 전압이 0V가 되어 영전압 스위칭이 가능해진다. 모드1과 마찬가지로 L_k 와 C_{eq} 의 공진을 통하여 패널 전압이 상승하여 $V_{cp}=V_S$ 가 되면 스위치 Y_S 와 X_G 의 body diode가 도통하고 모드2가 끝나게 된다.
- (c) 모드3 [$t_2 \sim t_3$] : t_2 시점에서 Y_S , X_G 의 body diode가 도통하면서 모드3이 시작된다. 따라서 스위치 Y_S 와 X_G 의 양단 전압이 0V이므로 영전압 스위칭이 가능하다. 모드3 구간 동안 V_{pri} 전압은 $-V_{PFC}/2$ 이므로 1차 측 전류 I_{pri} 는 $\{(-V_{PFC}/2)-nV_0\}/L_k$ 의 기울기로 감소하며 스위치 Y_S 와 X_G 가 턴 오프 하게 되면 모드 3이 끝난다.

3. 실험결과

본 논문에서 제안한 SPIDER 컨버터의 타당성을 검증하기 위해 시작품을 제작하여 실험을 진행하였다. 그림 4는 제안회로의 주요 출력 파형으로 X, Y 출력 파형 및 1차 측 전류, V_S 출력 전압 파형을 나타낸다. 각 구간에서의 X, Y 출력 파형 모두 정상적으로 동작하고 있음을 확인하였다. 또 서스테인 구간 동안 무효전력 회수기능을 통하여 서스테인 스위치가 영전압 스위칭 동작을 하고 있음을 확인하였다.

표 1 실험조건
Table 1 Test condition

Vin	220Vac/60Hz
Test set	42" HD PDP Panel
화면조건	Full White Pattern
턴 비(Primary:Vs:Va)	36 : 12 : 4
자화인덕턴스(L_m)	160uH
누설인덕턴스(L_k)	20uH
공진커패시터(C_r)	12nF

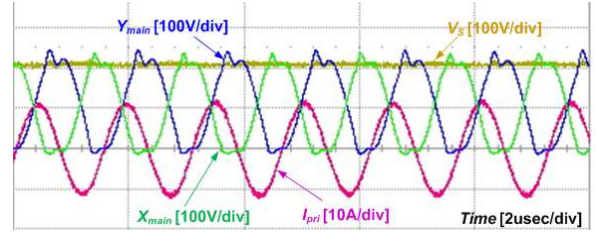


그림 4 제안회로의 주요 출력 파형
Fig. 4 Measured waveforms of proposed circuit

4. 결론

본 논문에서는 PDP용 전원회로부와 X, Y 구동 회로부를 통합한 새로운 구조의 전원-구동 통합 회로인 SPIDER 컨버터를 제안하였다. 제안 회로는 하나의 전력 변환 회로만으로 전원공급 및 무효전력 회수기능을 모두 수행할 수 있는 장점이 있다. 제안회로의 타당성 검증을 위해 시작품을 제작하여 42" HD PDP를 구동하였다. 그 결과 기존과 동일한 X, Y 출력파형을 확인하였고, 기존회로의 정류 다이오드, X, Y 전력 회수부를 제거하면서도 기존과 동일한 성능을 보임으로써 제안회로의 우수성 및 타당성을 검증하였다.

본 연구는 삼성전기(주)의 연구비 지원과 지식경제부 및 정보통신 연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음 (NIPA-2010-C1090-1021-0005)

참고 문헌

[1] Jiangtao Feng, Yuequan Hu, Wei Chen and Chau-chun Wen, "ZVS Analysis of Asymmetrical Half-Bridge Converter", IEEE PESC, Vol. 1, pp. 243-247, 2001, Jun.

[2] S. K. Han, J. Y. Lee, J. P. Park, G. W. Moon and M. J. Youn, "A New and High-Efficient Energy-Recovery Circuit for Plasma Display Panel", 추계전력전자학술대회 논문집, pp. 159-163, 2001, Dec.

[3] F. S. Kang, J. H. Park, "Circuit composition of integrating power supply with sustainer of PDP TV." 한국해양정보통신학회, 추계종합학술대회, pp.242-245, 2007