

# 출력 커패시터(Tantal 커패시터와 MLCC) 특성 분석을 통한 포워드 DC/DC 컨버터 보상 회로 설계

유재도\*, 류명효\*\*, 김인동\*, 노의철\*, 남궁성원\*\*\*, 정경진\*\*\*  
 부경대학교\*, 한국전기연구원\*\*, (주)디에스티\*\*\*

## Compensation Circuit Design considering Output Filter Capacitor Characteristics Analysis between Tantal Capacitor and MLCC

J.D. Yu\*, M.H. Ryu\*\*, I.D. Kim\*, E.C. Nho\*, S.W. Namkung\*\*, K.J. Jung\*\*\*  
 Pukyong National Univ.\*, Korea Electrotechnology Research Institute (KERI)\*\* , DST\*\*\*

### 1. 서론

최근 DC/DC 컨버터는 빠른 출력 응답 특성과 소형화로 인해 고주파 스위칭 기술이 요구되어 지고 있으며, 스위칭 주파수가 고주파화 됨에 따라 출력 커패시터는 전해 커패시터에서 Tantal 커패시터와 MLCC(multi-layer ceramic capacitor)로 대체되는 추세이다. 따라서 DC/DC 컨버터의 과도 상태 응답 특성과 안정적인 동작을 확보하기 위하여 Tantal 커패시터와 MLCC의 특성을 고려한 보상 회로 설계 기법이 필요하다.

출력 커패시터의 ESR(equivalent serial resistance)과 커패시턴스(capacitance)는 컨버터 동작의 안정성을 결정하는 보상 회로에 상당한 영향을 끼친다. 따라서 Tantal 커패시터와 MLCC의 특성 분석에서 ESR과 커패시턴스를 정확하게 측정하는 것이 중요하며 특히, 온도 변화와 DC 바이어스 전압(DC bias voltage)등에 따라 다양한 특성의 변화가 발생하는데 ESR의 경우, 그림 1에서 보듯이 두 커패시터 모두 온도변화와 DC 바이어스 전압에 대해 안정적이지만 MLCC는 Tantal 커패시터에 비해 상대적으로 ESR이 1/10 이상 작은 값을 가진다. 커패시턴스의 경우, 그림 2에서 보듯이 Tantal 커패시터는 온도 변화와 DC 바이어스 전압에 대해 안정적이지만 MLCC는 DC 바이어스 전압이 증가함에 따라 급격하게 변화하며 크기는 50%까지 감소한다.<sup>[1],[2]</sup>

이에 본 논문에서는 Tantal 커패시터와 MLCC의 ESR과 커패시턴스를 PSM1735 Impedance/Gain-Phase Analyzer를 이용하여 측정하고, 각각의 특성에 대해 안정적인 보상 회로를 설계한 후 제작된 50W급 포워드 DC/DC 컨버터(입력 전압 28V, 출력 전압 5V, 출력 전류 10A)에 적용하여 시뮬레이션 및 실험을 통해 제시한 설계 기법이 타당함을 검증하였다.

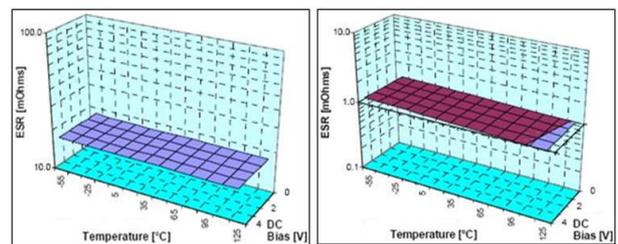
### 2. 출력 커패시터 특성 분석 및 보상 회로 설계

#### 2.1 출력 커패시터의 커패시턴스와 ESR 측정

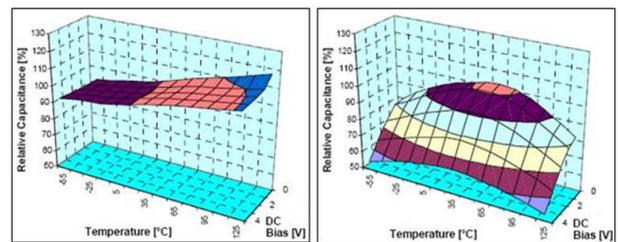
본 논문에서 출력 커패시터로 Tantal 커패시터는 VISHAY의  $220\mu F/16V \times 4$ 를 사용하였고, MLCC는 MURATA의  $100\mu F/6.3V \times 20$ 를 사용하였다. DC 바이어스 전압의 변화에 대한 출력 커패시터의 커패시턴스를 측정하기 위해서 PSM1735를 이용하여 포워드 DC/DC 컨버터의 제어 전달 함수를 측정하였다.

그림 3에서 보듯이 Tantal 커패시터의 경우, DC 바이어스 전압 변화에 대해 공진 주파수는 거의 일정하며 커패시턴스는  $880\mu F(220\mu F/16V \times 4)$ 으로 일정하다. 하지만 MLCC의 경우,

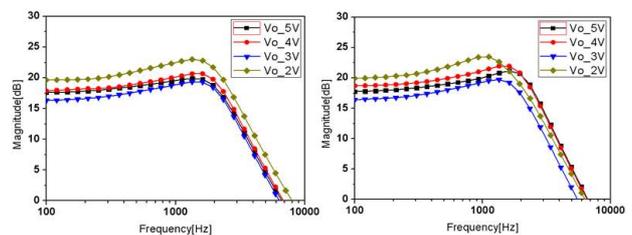
DC 바이어스 전압이 증가할수록 공진 주파수는 증가하고 커패



(a) Tantal 커패시터 (b) MLCC  
 그림 1 DC 바이어스 전압과 온도 변화에 따른 ESR 안정도<sup>[1]</sup>



(a) Tantal 커패시터 (b) MLCC  
 그림 2 DC 바이어스 전압과 온도 변화에 따른 커패시턴스 안정도<sup>[1]</sup>



(a) Tantal 커패시터 (b) MLCC  
 그림 3 DC 바이어스 전압 변화에 따른 제어 전달 함수

시턴스는 감소한다. MLCC의 커패시턴스는 DC 바이어스 전압이 0.5V일 때  $2000\mu F(100\mu F/6.3V \times 20)$ 에서 5V일 때  $900\mu F$ 으로 1/2 이상 감소한다.

ESR 측정한 결과, MLCC의 ESR은  $11m\Omega$ 으로 Tantal 커패시터의 ESR  $64m\Omega$ 보다 1/6 정도 작은 값을 가진다.

#### 2.2 보상 회로 설계

그림 4에 포워드 DC/DC 컨버터의 전력단과 전압제어기, 전류제어기를 포함하는 블록다이어그램을 나타내었으며, 빠른 출

력 전압 응답 특성을 위해서 출력 전압 궤환 방법과 전류

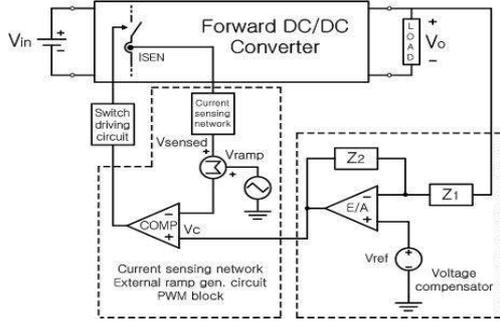


그림 4 포워드 DC/DC 컨버터의 제어 블록다이어그램

트랜스포머(current transformer)로 스위치 전류를 감지하여 제어하는 피크 전류 제어 방법을 사용하였다.

전류 제어기는 Tantal 커패시터와 MLCC에 동일한 제어를 적용하였으나 전압 보상은 3-극점 2-영점을 가지는 구조를 사용하였고 Tantal 커패시터와 MLCC의 특성을 고려하여 설계하였다. Tantal 커패시터의 경우, 첫 번째 극점(fp1)은 ESR 영점의 효과를 상쇄시키기 위해서 ESR 영점 위치에, 그리고 스위칭 노이즈를 감쇄시키기 위해서 두 번째 극점(fp2)을  $f_s/2$ 에 위치시켰다. 또한 첫 번째 영점(fz1)은 변환기가 조건부 안정화되는 것을 방지하기 위해서 공진 주파수 바로 앞에 위치시키고, 두 번째 영점(fz2)은 공진 주파수의 이중 극점에서 감쇄된 위상을 보상해서 변환기가 충분한 위상 여유로 우수한 동특성을 가지게 하기 위해서 공진 주파수 이후에 위치시켰다. MLCC의 경우, Tantal 커패시터의 경우와 동일하게 설계하게 되면 매우 작은 ESR과 변동이 큰 커패시턴스 때문에 첫 번째 극점의 위치가 크게 변하므로 동작이 불안정해진다. 그래서 MLCC의 경우에는 첫 번째 극점을 ESR 영점 위치의 1/10 정도에 위치시켜 포워드 DC/DC 컨버터가 안정적으로 동작하도록 설계하였다.

그림 5는 각각의 출력 커패시터의 특성을 고려한 전압 보상기 극점 및 영점의 위치 및 전체 루프 이득 곡선을 나타낸다.

### 3. 시뮬레이션 및 실험 결과

#### 3.1 전압 루프 이득 및 위상 여유

시뮬레이션과 실험으로 측정한 루프 이득은  $-20\text{dB/dec}$ 의 기울기로  $f_c(20\text{kHz})$ 를 교차하고  $60\text{deg}$  이상의 PM을 가지며 안정도를 확보하고 있는 것을 그림 6에 나타내었다.

#### 3.2 스텝 응답

그림 7은 부하 전류의 변화( $8\text{A} \leftrightarrow 2\text{A}$ )에 대한 출력 전압 스텝 응답 파형이다. Tantal 커패시터와 MLCC는  $250\mu\text{s}$ 의 동일한 세틀링 타임(settling time)을 가지고, 출력 전압의 오버슈트(over shoot)와 언더슈트(under shoot)는  $150\text{mV}$  내외로 유사한 스텝 응답 특성을 가진다.

### 4. 결론

MLCC는 Tantal 커패시터에 비해서 DC 바이어스 전압의 증가에 따라 커패시턴스 값이 크게 감소하는 특성을 가지고 있으며, 충분한 커패시턴스 값을 얻기 위해서는 많은 커패시터를 병렬로 구성하여야 한다. 이는 MLCC의 ESR 값을 더욱 작게 만들게 되므로 제어기 설계 시 세심한 주의가 필요하다. 또한, MLCC를 출력커패시터로 사용할 경우, 커패시턴스의 제품 표

시값과 실제 측정값이 다를 수 있으므로 정확히 측정된 후 사

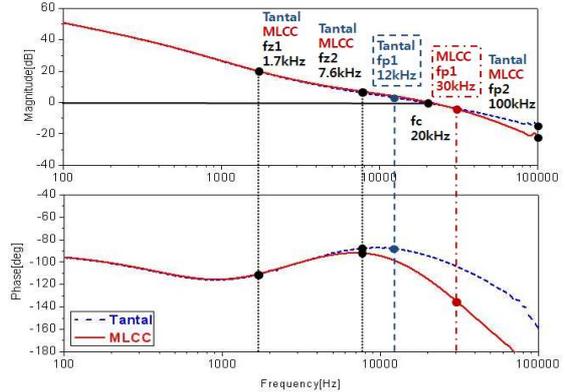
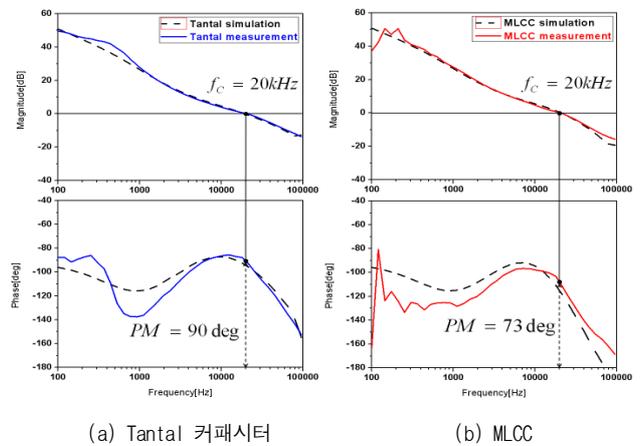


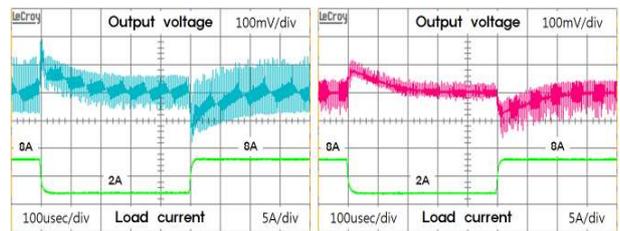
그림 5 전압 보상기 설계 및 전압 루프 이득



(a) Tantal 커패시터

(b) MLCC

그림 6 전압 루프 이득



(a) Tantal 커패시터

(b) MLCC

그림 7 출력 전압 스텝 응답

용하는 것이 바람직하다. 이에 본 논문에서는 각각의 출력 커패시터의 특성을 분석하고 이에 따라 설계된 안정적인 보상 회로를 50W급 포워드 DC/DC 컨버터에 적용하여 제시한 설계 기법이 타당함을 검증하였다.

### 참고 문헌

- [1] R. Faltus, Z. Flegr, R. Sponar, M. Jane and T. Zednicsek, "DC/DC converter output capacitor benchmark", AVX Technical Information.
- [2] John D. Prymak, Mike Randall, Peter Blais and Bill Long, "Why that 47uF capacitor drops to 37uF, 30uF, or lower", KEMET Electronics Corp. Technical Papers, March, 2008.
- [3] Rais Miftakhutdinov, "Compensating DC/DC converters with ceramic output capacitors", Texas Instruments On-Line Training, July, 2005.