# $Cu_2O$ p-형 산화물반도체 박막

송병준, 이호년*
순천향대학교 공과대학
전기 로봇공학과
hnlee@sch.ac.kr

# $Cu_2O$ p-type oxide-semiconductor film

Byeong Jun Song, Ho Nyeon Lee
Department of electrical & robotic engineering
Soonchunhyang University

요 약

Cuprous oxide ($Cu_2O$)를 기초로 하여 산화 박막 트랜지스터에 대하여 연구를 하였다. 일정한 두께의 cuprous oxide ($Cu_2O$) 박막을 조건별로 열처리 공정을 하고 그에 따른 변화를 측정을 하였다. 그 측정한 결과 중 가장 좋은 열처리 조건으로 열 증착 방식(Vacuum Thermal Evaporation)을 사용하여 cuprous oxide ($Cu_2O$) 비정질 산화 박막 트랜지스터를 제작 및 측정했다.

## 1. 서론

각종 평판 디스플레이가 발달함에 따라 투과도와 전기 전도성이 우수한 투명 전극용 재료와 연구가 활발히 이루어지고 있다. 투명 전도막으로 사용되는 재료는 낮은 비저항과 가시광선 영역에서의 높은 광투과도를 가져야 하며 또한 관련된 소자의 제조 공정 중에 열에 의한 특성의 변화가 적어야 한다.

현재 디스플레이에서 많은 실용화가 되고 있고 안정적인 트랜지스터의 반도체로 a-Si이 대두되고 있다. 그 만큼 성능 및 신뢰성, mobility 등을 위해서 많은 연구가 진행되고 있지만 극복해야 할 문제점들과 한계로 인해 a-Si을 대체할 물질들에 대한 연구 또한 증가하고 있다. 다른 방식으로 poly-Si이 개발되고 있지만 높은 공정온도와 균일도에 대한 낮은 신뢰성, 대면적 공정이 어려운 점 등의 문제점들로 인해 쉽게 대체하기 어려운 실정이다. 최근 a-Si 트랜지스터나 poly-Si 트랜지스터의 문제점을 해결하는 강력한 대안으로 높은 mobility, 쉬운 공정조건, 고성능의 장점을 갖는 비정질 산화 박막 트랜지스터가 주목 받고 있다.

비정질 산화 박막 트랜지스터는 전통적인 실리콘 기반의 소자를 이용한 응용 제품의 단점 및 한계를 뛰어넘을 차세대 반도체 기술로 관심을 모으고 있다. 그에 따라서 다양한 산화 반도체 재료 및 소자들에 대한 연구 또한 활발해지고 있다.

비정질 산화 박막 트랜지스터는 ~10 $cm^2(Vs)^{-1}$의 높은 field-effect mobility를 갖고 대면적으로 제작하기 쉬우며 낮은 온도에서도 공정 가능한 장점을 가지고 있다. 이러한 특성의 비정질 산화 박막 트랜지스터는 AMOLED와 e-paper, flexible display 등 다양한 적용이 가능할 것으로 기대되고 있다.

그러나 고성능의 비정질 산화 박막 트랜지스터는 n-channel로 제한되어 있다. 높은 온도에서 공정된 p-channel 산화 박막 트랜지스터의 경우, ~1 $cm^2(Vs)^{-1}$의 낮은 field-effect mobility를 갖는다. 즉, p-channel의 높은 hole mobility가 실현이 되어야 field-effect mobility가 향상이 되는 것이다. 그만큼 높은 hole mobility p-type 산화 물질의 개발이 필요하다.

p-type 반도체인 cuprous oxide는 TFT의 p-channel로 기대되고 있는 물질이다. 입방구조를 가지며 밴드갭은 2.137eV, melting point는 1235도이다. 상온에서 ~100 $cm^2(Vs)^{-1}$의 높은 hole mobility를 갖으며 열처리 조건에 따라서 cuprous oxide 케리어 특성의 변화가 생기기 때문에 $Cu_2O$ 박막의 성능을 최적화하기 위해서는 열처리에 대한 측정이 중요하다.[1]

본 연구에서는, Cuprous oxide ($Cu_2O$)에서 비정질 산화 박막 트랜지스터의 가능성을 확인하기 위하여 $Cu_2O$박막의 특성에 관한 연구를 수행하였다. 균일한 두께의 Cuprous oxide 박막을 제작하고 50도 간격으로 300도까지 조건을 달리하여 여러 개의 Cuprous oxide 박막을 열처리를 한 후, 각각 hall 측정, Rs, XRD 측정을 통해서 변화된 Cuprous oxide 박막의 특성을 측정하였다.

## 2. 실험방법 및 절차

### 2.1 세정 및 증착

25mm×25mm 유리 기판을 준비하고 오염물질 및 수분을 막기 위해 세정을 한다. DI water로 초음파 세정을 하고 아세톤, 메탄올, 에탄올, IPA 순으로 기판을 세정한다. 그리고 110도에 온도에서 Bake를 하여 유리 기판에 남아있는 알콜 용액 또는 수분을 제거한다.

진공 열 증착 방식(Vacuum Thermal Evaporation)으로 챔버 내에 세정된 유리 기판이 loading이 되면 5E-5~1E-7 torr 고진공을 조성하고, 증착 시에는 7.5E-3 torr 공정압력에서 heating을 하여 파우더 상태의 Cuprous oxide를 승화시켜서 200nm 두께로 증착한다.

### 2.2 열처리

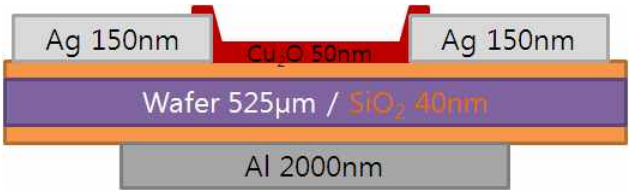
70nm 두께로 증착된 여러 개의 Cuprous oxide 박막들을 1.1E-2 torr의 진공상태에서 각각 50도, 100도, 150도, 200도, 250도, 300도에서 두 시간 동안 열처리를 한다.

### 2.3 측정

온도별로 열처리를 한 각각의 Cuprous oxide 박막을 Hall measurement와 4-point prove를 통해서 Bulk concentration, Mobility, Resistivity, Rs 를 측정하고 분석한다.

### 2.4 TFT 제작 및 Vg-Id 측정

열처리 조건 중 가장 나은 특성의 조건을 얻어내고 그에 따라서 TFT를 제작한다. 7.5E-3 torr 공정압력에서 40nm 두께의 $SiO_2$가 상하면에 도핑 된 웨이퍼 하층에 200nm 두께의 Al Gate를 증착하고, 상층에 150nm 두께의 Az Source/Drain과 50nm 두께의 Cuprous oxide를 증착한다.

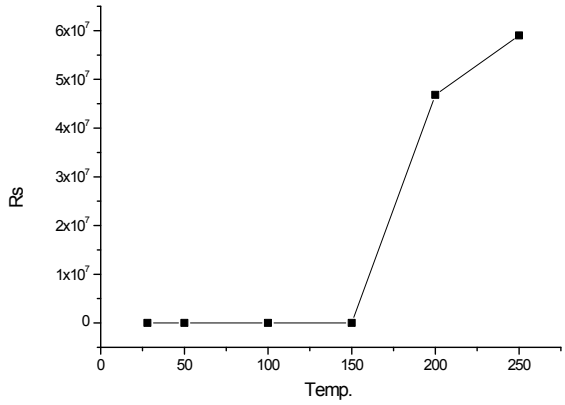



[그림 1] cuprous oxide structure

## 3. 결과

### 3.1 Rs 측정

4-point prove를 사용하여 온도별로 열처리를 한 각각의 Cuprous oxide 박막의 Rs를 측정하였다. 열처리 온도가 높아질수록 산화되어 저항이 점점 높아졌고, 200도 열처리한 박막은 MΩ 단위로 까지 저항이 급격하게 높아졌다. 300도에서는 overflow가 될 정도로 저항이 높아져서 측정이 불가했다.




[그래프 1] Anealing 온도에 따른 Rs 변화

### 3.2 Hall 측정

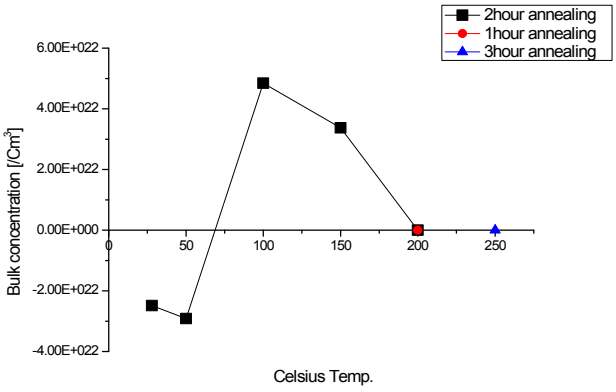
온도별로 열처리를 한 각각의 Cuprous oxide 박막을 Hall measurement를 사용하여 Bulk concentration, Mobility, Resistivity 등을 측정하였다.

열처리를 하지 않은 박막과 50, 100, 150도에서 2시간 동안 열처리하고 200, 250, 300도에서 각각 1, 2, 3시간 열처리를 하여 측정했다. 매우 높은 저항을 갖거나 hall coefficient가 균일하지 못할 경우 자료에서 제외했다.

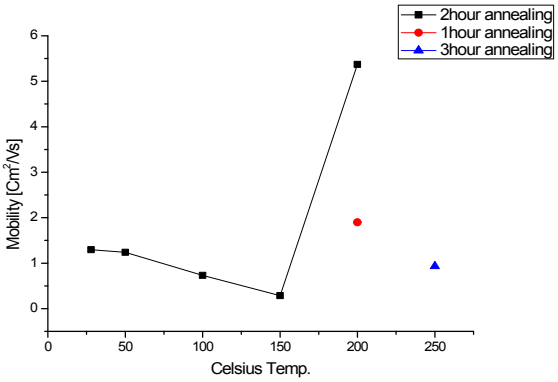
열처리를 하지 않은 박막과 2시간 동안 50도에서 열처리를 한 박막의 경우, 각각 2.49E+22[/$Cm^3$], 2.92E+22[/$Cm^3$]의 N-type Bulk concentration이 측정되었다. 100도와 150도에서 2시간 동안 열처리를 한 박막은 각각 4.84E+22[/$Cm^3$], 3.37E+22[/$Cm^3$]의

P-type Bulk concentration이 측정되었다.

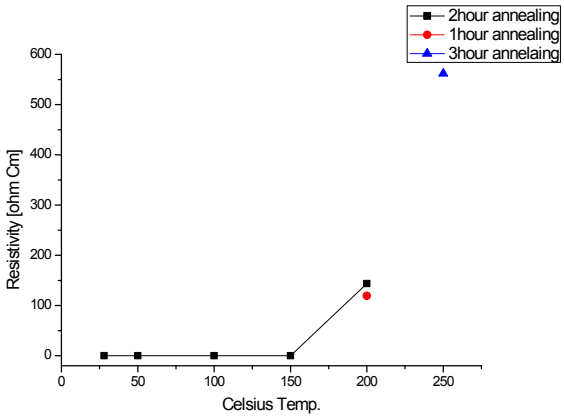
200도에서 1시간 열처리를 한 박막의 Bulk concentration은 P-type의 8.09E+15 [/Cm$^3$] 이고 2시간 열처리를 한 박막의 Bulk concentration은 N-type의 -2.76E+16[/Cm$^3$] 이었다. 또한 250도에서 3시간 열처리를 한 박막은 P-type의 1.19E+16[/Cm$^3$] 이었다.




[그래프 2] Anealing 온도와 시간에 따른 Cuprous oxide 박막의 Bulk concentration




[그래프 3] Anealing 온도와 시간에 따른 Cuprous oxide 박막의 Mobility

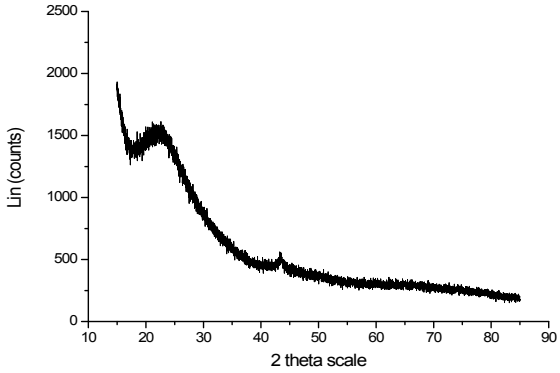



[그래프 4] Anealing 온도와 시간에 따른 Cuprous oxide 박막의 Resisitivity

Mobility는 200도에서 2시간 열처리를 한 박막에서 가장 높은 5.37[Cm$^2$/Vs]가 측정되었고 Resistivity는 200도 열처리를 한 박막에서부터 급격히 높아졌다.

### 3.3 XRD 검사

상온에서의 Cuprous oxide 박막을 15°≤2Θ≤85° 범위에서 XRD 검사를 하였다.




[그래프 5] 상온에서 Cuprous oxide 박막 XRD 검사결과

## 4. 검토 및 고찰

200nm Cuprous oxide 박막을 온도별로 시간당 열처리를 한 결과, 100도부터 박막에서 P-type 특성이 나타나고 200도와 250도에서 ~E+17[/Cm$^3$] 이하의 Bulk concentration이 측정되었고, 200도에서 1시간 열처리를 한 박막에서 가장 높은 5.37[Cm$^2$/Vs]의 mobility가 측정되었다.

결과적으로 200도에서 1시간 열처리를 한 200nm Cuprous oxide 박막이 p-type 산화물 반도체에 가장 적합하다는 결론을 내렸다. 하지만 열처리 시간에 따라서 Bulk concentration이 P-type 또는 N-type으로 바뀌고 Mobility와 Resistivity에 영향을 많이 받는 것을 주의해야한다.

좀 더 안정성을 갖는 Cuprous oxide 박막 실험결과를 통해서 TFT 소자 제작이 예정되어있다.

## 참고문헌

[1] Kosuke Matsuzaki, Kenji Nomura, Hiroshi Yanagi, Toshio Kamiya, Masahiro Hirano, Hideo Hosono “Effects of post-annealing on (110) Cu2O epitaxial films and origin of low mobility in Cu2O thin-film transistor” Phys. Status Solidi A 206, No. 9, 2192 - -2197 (2009) / DOI 10.1002/pssa.200881795