

KOH 이방성에칭을 이용한 나노채널 및 나노와이어 제작

Fabrication of Nanochannel and Nanowire by Using KOH Anisotropic Etching

*이강호¹, #조영학¹, 배윤기², 김성동¹

*K. H. Lee¹, #Y. H. Cho(yhcho@snut.ac.kr)¹, Y. K. Bea², S. D. Kim¹

¹서울과학기술대학교 기계설계자동화공학부, ²서울과학기술대학교 산업대학원

Key words : KOH Si etching, PMMA nanochannel, Nanowire

1. 서론

나노구조물 제작에 있어서 지금까지는 집속이온빔 밀링(FIB milling; focused ion beam milling)이나 전자빔 리소그래피(electron beam lithography) 등과 같은 방식이 주를 이루었다.¹⁻² 하지만 이는 고비용 및 대면적, 대량생산이 어려운 한계성을 가지고 있다. 따라서 이 논문에서는 기존의 멤스공정을 이용하여³ 나노채널 및 나노와이어를 제작함으로써 기존의 제작 방법이 가진 문제점들을 극복하였다. 나노채널 제작을 위한 실리콘 임프린팅 몰드는 KOH 이방성 에칭을 이용해 선택적 에칭을 통해 형상을 제어하여 제작하였으며, 같은 방식으로 SOI (Silicon on insulator) 웨이퍼를 이용하여 나노와이어를 제작한다.

2.1 나노채널 제작

기존 멤스공정을 이용한 실리콘 임프린팅 몰드의 개략도는 Fig. 1 과 같다. 이번 공정에서는 Si₃N₄가 증착되어 있는 4인치 <100> 실리콘 웨이퍼를 사용하였다(Fig 1. (a)). Si₃N₄ 층을 패터닝하기 위해 포토레지스트(Photoresist)를 spin-coating 하고 UV-lithography 를 이용해 패터닝한다(Fig 1. (b)). 패터닝 시에는 <110> 결정면에 평행하도록 Si₃N₄ 를 패터닝한다(Fig 1. (f)). 이는 KOH etching 시에 수직에 가까운 면을 얻기 위함이다. 드라이 에칭 공정을 이용하여 Si₃N₄ 를 에칭한다(Fig 1. (c)). 남아있는 포토레지스트를 제거하고 Si₃N₄ 를 마스크로 KOH 용액(30%, 60℃)을 이용해 실리콘 이방성 에칭을 한다(Fig 1. (d)). 마지막으로 드라이 에칭 공정을 통해 남아있는 Si₃N₄ 마스크를 제거하여 실리콘 임프린팅

몰드를 완성한다(Fig 1. (e)). 완성된 몰드에 SAM(Self-assemble monolayer) 코팅을 통해 anti-adhesion layer 를 형성한 후 PMMA 플레이트에 임프린팅을 한다. 임프린팅은 가열프레스기를 이용하고 100℃의 온도 및 20 MPa 의 압력 조건하에 5 분간 수행하였다. 이후 60℃까지 식힌 후 PMMA 플레이트를 임프린팅 몰드로부터 떼어내었다.

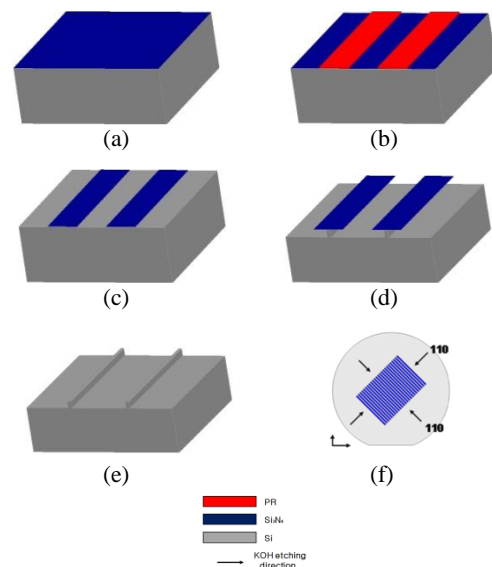


Fig. 1 Silicon nanoimprint mold fabrication step. (a) Silicon wafer where Si₃N₄ was deposited, (b) Photolithography (c) Dry etching of Si₃N₄, (d) Anisotropic Si etching using KOH solution, (e) Dry etching for Si₃N₄ layer removal, (f) Illustration showing the top side view of the pattern alignment scheme for anisotropic Si etching in KOH solution.

2.2. 나노와이어 브릿지 제작

실리콘 나노와이어 브릿지 제작 역시 앞선 멤스공정과 유사한 과정을 거친다. 제작 공정의 개략도는 Fig. 2 에 나타나있다. 먼저 SOI 웨이퍼 위에 LPCVD 또는 PECVD 를 이용하여 Si_3N_4 층을 증착한다(Fig 2. (a)). Si_3N_4 층을 원하는 모양으로 패터닝을 한다(Fig 2. (b)). 이를 마스크로 KOH 용액(30%, 80°C)을 이용해 실리콘 이방성 에칭을 한다(Fig 2. (c)). 이때 실리콘 웨이퍼의 KOH 의 조건 및 시간에 따른 etching rate 를 계산하여 최종완성 될 나노와이어의 폭을 정한다. 그 후 실리콘 층 아래에 있는 SiO_2 층을 BOE(Buffer oxide etchant)를 이용해 에칭하면 그림과 같이 얇은 폭의 실리콘 층 아래의 SiO_2 가 제거되어 나노와이어 브릿지가 완성된다. (Fig 2. (d)).

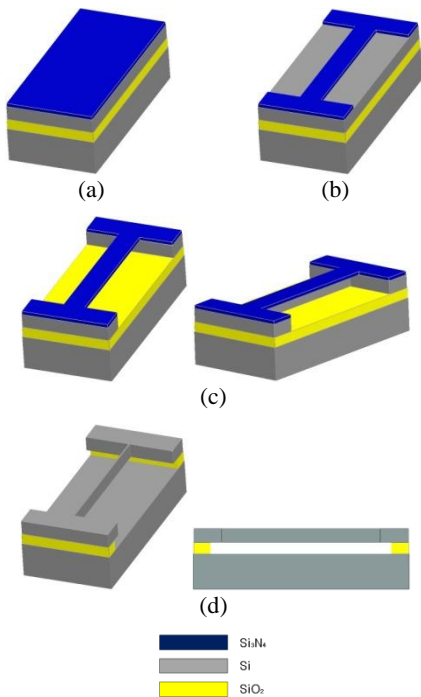


Fig. 2 Nanowire fabrication step. (a) A SOI wafer where Si_3N_4 and SiO_2 were deposited, (b) Patterning of Si_3N_4 , (c) Anisotropic Si etching by using KOH solution (d) BOE wet etching and dry etching for SiO_2 and Si_3N_4 layer removal, respectively.

3. 결과

Fig. 3 의 (a)는 KOH 실리콘 이방성 에칭을 통해 완성된 약 400nm 의 폭을 가지는 실리콘 임프린트 몰드의 SEM 사진이다. (b)는 임프린트 몰드를 이용해 임프린팅 한 PMMA 나노 채널의 광학 현미경 사진이다. 약 400nm 의 폭을 가진다.

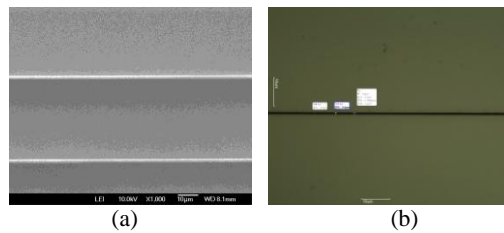


Fig. 3 (a) A SEM image of a Si imprint mold. Width of the Si structure is 400nm. (b) Microscopy image of PMMA channels. Width of this channel is 400nm.

4. 결론

KOH 실리콘 이방성 에칭을 이용해 나노채널 및 나노와이어를 제작함으로써 기존 나노구조물의 제작에 있어서 가지고 있던 문제점을 해결할 수 있었다. 이는 제작 방법이 비교적 간단하고 저비용이며 더 나아가 대면적, 대량 생산이 가능하게 할 수 있다. 또한 나노채널 및 나노와이어 뿐만 아니라 다른 나노디바이스도 이와 같은 이방성 에칭을 이용한 형상 제어를 통해 제작이 가능할 것으로 기대된다.

참고문헌

1. 정희준 외, "나노패터닝기술," Nanoweekly, 185, 1-5, 2006
2. A. et al., "Size and site controlled Ganonodots on GaAs seeded by focused ion beams," J.Vac. Sci. Technol, B 22(3), 888-892, 2004.
3. 조영학, 김현수, 김범준, 한아름, "실리콘 나노임프린팅 및 솔벤트증기를 이용한 폴리머 나노채널 제작," 한국정밀공학회 춘계학술대회 논문집, 상, 497-498, 2010