

P형 우물 영역에 따른 4H-SiC DMOSFETs의 스위칭 특성 분석 Effect of P-Base Region on the Transient Characteristics of 4H-SiC DMOSFETs

강민석[†], 안정준, 성범식, 정지환, 구상모^{*}
Min Seok Kang[†], Jung Jun Ahn, Bum Sik Sung, Ji Hwan Jung, Sang Mo Koo^{*}

광운대학교
Kwangwoon University

Abstract : Silicon Carbide (SiC) power device possesses attractive features, such as high breakdown voltage, high-speed switching capability, and high temperature operation. In general, device design has a significant effect on the switching characteristics. In this paper, we report the effect of the P-base doping concentration (N_{PBASE}) on the transient characteristics of 4H-SiC DMOSFETs. By reducing N_{PBASE} , switching time also decreases, primarily due to the lowered channel resistance. It is found that improvement of switching speed in 4H-SiC DMOSFETs is essential to reduce the channel resistance. Therefore, accurate modeling of the operating conditions are essential for the optimization of superior switching performance.

Key Words : Silicon Carbide, Switching, DMOSFET, Transient

1. 서 론

최근에 고온, 고출력 및 고주파를 위한 반도체 전력 소자의 요구가 급증함에 따라 전자회로의 중요 소자로 탄화규소 (4H-SiC)에 관해 많은 연구가 진행되고 있다. 4H-SiC는 $\sim 3.2\text{eV}$ 정도의 높은 에너지 밴드 갭을 갖고 있으며 실리콘보다 절연 파괴 강도가 약 10배 이상, 열전도도는 약 3배 정도 높아서 고전압 전력 소자로서 높은 열적 안정성과 열전도성을 가지는 차세대 재료이다. 이러한 전기적 특성을 전력 소자로서 사용할 경우 높은 항복전압, 빠른 스위칭 속도, 고온에서 동작할 수 있는 특징을 가진다. 이에 따라 여러 그룹에서 4H-SiC DMOSFETs 소자의 구조에 따른 전기적 특성의 최적화 연구를 진행 하고 있다. 하지만 이전 연구에서는 소자 구조 변화에 따라서 transient 특성에 미치는 영향은 상세히 연구된 바가 없다.

본 연구에서는 Mixed-mode 시뮬레이터를 이용하여 4H-SiC DMOSFET 소자를 포함하는 스위칭 회로를 설계하고, 소자의 P형 우물 영역의 도핑 농도 변화에 따른 transient 특성을 분석하였다.

2. 결과 및 토의

4H-SiC DMOSFET 소자를 포함하는 회로를 Mixed-mode 시뮬레이터를 사용하여 스위칭 특성을 분석하였다. 시뮬레이션을 수행하여 4H-SiC DMOSFET의 P형 우물 영역의 도핑 농도의 변수로서 turn-on시 transient 특성을 조사하였다. P형 우물 영역의 도핑 농도가 감소하였을 때 스위칭 속도는 향상하였다. 소자의 정적인 특성을 2D 시뮬레이터를 사용하여 분석하였고, P형 우물 영역의 도핑 농도가 감소할 때 소자의 온-저항은 감소하는 것을 확인할 수 있었다. 따라서 P형 우물 영역의 도핑 농도 변화는 소자의 온-저항에 영향을 미치며, 소자의 스위칭 속도를 변화시킨다. 본 연구를 통하여 4H-SiC DMOSFET의 P형 우물 영역의 도핑 농도를 변화시켜 스위칭 지연 시간으로 인한 손실을 최소화 할 수 있다고 판단된다.

감사의 글

본 논문은 산업자원부가 지원하는 국가 반도체연구사업인 “시스템집적반도체기반기술개발사업 (시스템IC2010)”와 지식경제부가 지원하는 전력계통기술개발사업인 “계통연계형 인버터 시스템을 위한 고효율 전력소자 기반기술개발”을 통해 개발된 결과임을 밝힙니다.

참고 문헌

- [1] Sei-Hyung Ryu, Anant Agarwal, James Richmond, John Palmour, Nelson Saks, and John Williams, IEEE ELECTRON DEVICE LETTERS, Vol. 23, pp. 321-313, 2002.
- [2] Asmita Saha and James A. Cooper, IEEE Trans. Electron Devices, Vol. 54, pp. 2786-2791, 2007.
- [3] Kevin Matocha, Solid-State Electronics, Vol. 52, pp. 1631 - 1635, 2008.

[†] 교신저자) 구상모, e-amil: smkoo@kw.ac.kr, Tel: 02-940-5763
주소: 서울시 노원구 월계동 447-1 광운대학교