

N-epi 영역과 Channel 폭에 따른 4H-SiC 고전력 VJFET 설계 4H-SiC High Power VJFET with modulation of n-epi layer and channel dimension

안정준*, 방욱**, 김상철**, 김남균**, 구상모*
Jung Joon Ahn*, Wook Bahng**, Sang Cheol Kim**, Nam Kyun Kim**, Sang Mo Koo*

광운대학교*, 한국전기연구원**
Kwangwoon University*, Korea Electrotechnology Research Institute**

Abstract : Silicon carbide (SiC), one of the well known wide band gap semiconductors, shows high thermal conductivities, chemical inertness and breakdown energies. The design of normally-off 4H-SiC VJFETs [1] has been reported and 4H-SiC VJFETs with different lateral JFET channel opening dimensions have been studied [2]. In this work, 4H-SiC based VJFETs has been designed using the device simulator (ATLAS, Silvaco Data System, Inc). We varied the n-epi layer thickness (from 6 μm to 10 μm) and the channel width (from 0.9 μm to 1.2 μm), and investigated the static characteristics as blocking voltages, threshold voltages, on-resistances. We have shown that silicon carbide JFET structures of highly intensified blocking voltages with optimized figures of merit can thus be achieved by adjusting the epi layer thickness and channel width.

Key Words : 4H-SiC, VJFET, High Power.

1. 서 론

고 에너지 갭 물질을 이용한 반도체 전력 소자는 높은 항복전압과 빠른 스위칭 속도, 고온에서 동작할 수 있어서, 많은 관심을 받아 왔다. 그 중 탄화규소(4H-SiC)를 이용한 JFETs 소자의 구조와 그에 따른 전기적 특성에 대한 다양한 연구가 진행되고 있다. 본 연구에서는 4H-SiC VJFET 소자를 설계하여 n-epi 영역의 두께와 channel 영역의 길이 변화에 따른 소자의 전기적 특성을 분석해보았다.

2. 결과 및 토의

n-epi 영역의 두께가 6 μm 에서 10 μm 으로 증가할 때, V_B 는 477 V 에서 1637 V 로 증가하며, Channel 영역의 폭이 0.9 μm 에서 1.2 μm 로 변화하면, V_B 가 3000 V 에서 280 V 로 감소하는 것을 확인할 수 있었다. R_{ON} 의 경우 n-epi 영역의 두께가 6 μm 에서 10 μm 으로 변화할 때, 1.9 m Ω 에서 2.02 m Ω 으로 증가하고, channel 영역의 길이가 0.9 μm 에서 1.2 μm 로 변화하면, 2.3 m Ω 에서 1.42 m Ω 으로 감소하였다. 따라서, n-epi 영역의 두께와 channel 영역의 폭이 변함에 따라, 변하는 channel inversion layer 가 V_B 와 R_{ON} 값에 영향을 주는 것을 확인해 볼 수 있었다. 추가적으로, n-epi 영역의 두께와 channel 영역의 길이 변화에 따른 figure of merit 값이 1000 MW/cm² 이상 증가하는 것을 확인할 수 있었으며, 이로 인해, 높은 V_B 와 figure of merit 를 갖는 최적화된 4H-SiC VJFET의 구조를 설계할 수 있음을 확인해 볼 수 있었다.

감사의 글

본 논문은 산업자원부가 지원하는 국가 반도체연구사업인 “시스템집적반도체기반기술개발사업 (시스템IC2010)”과 지식경제부가 지원하는 전력계통기술개발사업인 “계통연계형 인버터 시스템을 위한 고효율 전력소자 기반기술개발”을 통해 개발된 결과임을 밝힙니다.

참고 문헌

- [1] J.H. Zhao, X. Li, K. Tone, P. Alexandrov, M. Pan, M. Weiner, Solid-State Electronics Vol. 47, pp. 377 - 384, 2003
- [2] L. Fursin, X. Li, J. H. Zhao, Materials Science Forum Vols. 457-460, pp. 1157-1160, 2004

† 교신저자) 구상모, e-mail: smkoo@kw.ac.kr, Tel:02-940-5763
주소: 서울시 노원구 월계동 447-1, 광운대학교