

## Fabrication of Schottky barrier Thin-Film-Transistor (SB-TFT) on glass substrate with metallic source/drain

장현준, 오준석, 조원주  
Hyun June Jang, Jun-Seok Oh and Won-Ju Cho  
광운대학교  
Kangwoon University

**Abstract :** In this paper, Schottky barrier thin-film-transistors (SB-TFTs) with platinum silicide at source/drain region based on glass substrate were fabricated. Poly-silicon on glass substrates was crystallized by excimer laser annealing (ELA) method. The formation of pt-silicide at source/drain region is the most important process for SB-TFTs fabrication. We study the optimal condition of Pt-silicidation on glass substrate. Also, we propose this device as promising structure in the future.

**Key Words :** Glass, Schottky barrier, TFT, pt-silicide

### 1. 서 론

Sub-micron 급의 MOSFETs ( Metal-Oxide-Semiconductor field effect transistors ) 에서는 장채널 소자에서 생기지 않던 단채널 효과와 기생성분의 증가, 항복전압의 감소 등이 나타나게 되면서 소자의 성능을 저하시키는 원인이 된다. 이러한 문제점들을 해결하기 위해 많은 연구가 진행되고 있다. 본 논문에서는 위와 같은 문제점을 해결하기 위하여 소스와 드레인에 각각 Pt-silicide 를 형성한 Schottky barrier Thin film transistor ( SB-TFTs )를 제작하고 평가하였다. 또한 차세대 디스플레이의 적용을 위해서 기판은 glass 기판을 사용하였다. SB-TFTs 는 소스와 드레인의 형성이 최고온도 500°C를 넘지 않는 저온에서 가능하기 때문에 glass 기판에 적용이 가능하며 상부 실리콘 층이 다결정 실리콘이므로 대면적화 및 비용적인 측면에서의 여러 장점을 얻을 수 있다.

### 2. 결과 및 토의

본 논문에서는 glass 기판에 SB-TFTs 를 제작하고 전기적인 특성을 평가하였다. 상부 실리콘층은 glass 기판위에 비정질 상태의 실리콘을 약 80 nm 두께로 증착시킨 후에 excimer laser annealing ( ELA ) 방식을 이용하여 결정화 시켰다. RCA 세정을 실시하고 photo-lithography 공정을 통하여 Active region 을 형성시켜 준 후에 silicide 형성을 위하여 약 70 nm 두께의 pt를 E-beam evaporator 를 이용하여 증착시켰다. Pt-silicide의 형성은 증착된 pt를 N<sub>2</sub> 분위기에서 450°C, 475°C, 500°C 에서 열처리를 하여 silicide를 형성시켰다. 게이트 절연막으로는 약 15 nm의 SiO<sub>2</sub> 를 스퍼터로 증착하였으며 게이트 전극으로는 E-beam evaporator을 이용하여 약 150 nm 두께의 알루미늄을 증착하였다. 게이트 전극을 photo-lithography 공정을 통하여 형성시킨 후에 450°C, H<sub>2</sub>/N<sub>2</sub> 분위기에서 약 30분 동안 forming gas annealing (FGA)을 실시하였다.

### 감사의 글

본 실험은 중소기업청의 “산학협력실 지원사업”을 통해 개발된 결과물임.

### 참고 문헌

- [1] J. W. Shin, W. J. Cho, C. J. Choi, and M. G. Jang, Appl. Phys. Lett. Vol. 94, No. 053502, 2009
- [2] S. Wolf "Silicon Processing" Vol. 2, p. 118, 119, 120
- [3] J. W. Shin, C. J. Choi, M. G. Jang, and W. J. Cho, IEEE Electron Device Lett. Vol. 29, No. 12 2008

† 교신저자) 조원주, e-mail: Chowj@kw.ac.kr, Tel: 02-940-5163  
주소: 서울시 노원구 월계1동 광운대학교 전자재료공학과