

SI-Thyristor의 내부 임피던스 계산을 통한 최적 스위칭 제어

Optimal switching method of SI-Thyristor using internal impedance evaluation

주흥진*, 김봉석, 황취동, 박정호, 고광철*
Heung Jin Ju, Bong Seok Kim, Hwui Dong Hwang, Jeong Ho Park, Kwang-Cheol Ko*

한양대학교
Hanyang University

Abstract : A Static Induction Thyristor (SI-Thyristor) has a great potential as power semiconductor switch for pulsed power or high voltage applications with fast turn-on switching time and high switching stress endurance (di/dt , dV/dt). However, due to direct commutation between gate driver and SI-Thyristor, it is difficult to design optimal gate driver at the aspect of impedance matching for fast gate current driving into internal SI-Thyristor. Thus, to penetrate fast positive gate current into steady off state of the SI-Thyristor, it is proposed and proceeded the internal impedance calculation of the SI-Thyristor at steady off state with the gate driver while switching conditions that are indicated applied gate voltage, V_{GK} and applied high voltage across anode and cathode, V_{AK} .

Key Words : SI-Thyristor, Depletion region, Impedance matching, Gate driver

1. 서 론

정전 유도 사이리스터(Static Induction Thyristor, SI-Thyristor)는 사이리스터 기반 전력용 반도체 스위치들과(MCT, IGCT, GTO) 비교하여 빠른 turn-on 스위칭 시간, 높은 스위칭 스트레스 내구성(di/dt , dV/dt)으로 인하여 펄스 파워 및 고전압 스위칭 스위치로 각광받고 있으며 실제로 Klystron의 전원 스위치로 사용되고 있다. 하지만, 기존의 펄스 스위치로 사용되던 사이리스터 기반 전력용 반도체 스위치와 비교하여 직접적으로 사이리스터 내부의 스위칭 메커니즘이 게이트 전류와 commutation 되는 특성이 있기 때문에 게이트 전류를 최적으로 인가하기 위해서 사이리스터 내부의 임피던스를 측정해야 할 필요성이 있다. 따라서, 본 논문에서는 게이트 드라이버의 특성 및 외부 영향에 따른 SI-Thyristor의 내부 임피던스 값 및 변화량을 측정하여 최적으로 SI-Thyristor를 제어할 수 있는 방법을 제안하고 있다.

2. 결과 및 토의

SI-Thyristor의 turn-on 시에는 steady off state를 유지하는 SI-Thyristor 내부의 P+ 게이트 레이어(internal P⁺ gate layer) 사이에 형성된 공핍층(depletion region)에 SI-Thyristor의 게이트 드라이버에서 positive current를 빠르게 침투시키는 것이 gate delay 및 turn-on 스위칭 시간을 단축시킬 수 있는 방법으로 판단된다 [1]. 따라서, SI-Thyristor의 turn-on 시간 최적화를 위해서는 SI-Thyristor의 게이트 드라이버와 SI-Thyristor 간의 impedance matching이 핵심으로 판단된다. 하지만, SI-Thyristor의 게이트 드라이버는 여러 가지 종류의 게이트 드라이버가 존재 [2] 하기 때문에 내부 게이트 드라이버의 임피던스를 정형화하기 위해서 여러 가지 부하(저항, 커패시턴스, 인덕터)에 positive current를 주입할 때 게이트 전압의 변화량 및 전류의 변화 파형의 변화에 따라 SI-Thyristor의 게이트 드라이버의 임피던스를 계산하였다. steady turn-off switching phase에서 SI-Thyristor의 내부 임피던스 계산 방법은 SI-Thyristor의 게이트 터미널에 인가되는 SI-Thyristor의 게이트 드라이버 전압과 전류의 변화량을 내부 게이트 드라이버의 임피던스에 의해 변화된 게이트 전압 및 전류의 파형 변화량과 비교하는 방법을 선택하였다.

결과적으로, SI-Thyristor의 steady off switching phase에서 임피던스 값은 일정한 값을 유지하며 복잡한 modeling process를 하지 않아도 게이트 드라이버와 SI-Thyristor의 스위칭 실험을 통해 계산이 가능하다는 것을 판별했다. 하지만, SI-Thyristor의 cathode와 anode에 인가하는 전압(V_{AK})의 크기에 따라 turn-on 및 gate delay 시간이 역시 변화하기 때문에 정확한 turn-on transient switching phase에서 SI-Thyristor의 임피던스 변화를 측정하기 위해서는 V_{AK} 의 영향을 고려하는 것이 필요할 것으로 판단된다.

참고 문헌

- [1] R. Hironaka, M. Watanabe, Eiki Hotta, A. Okino, M. Maeyama, Kwang-Cheol Ko, and N. Shimizu, IEEE Transaction on Plasma Science, vol. 28, No. 5, pp 1524-1527, Oct 2000
- [2] S.Kuroda, M.Maeyame, and Eiki Hotta, 12th IEEE International Pulsed Power Conference, vol.2, pp 1195-1198, 1999

* 교신저자) 고광철, e-mail: kwang@hanyang.ac.kr, Tel: 02-2220-0348
주소: 서울시 성동구 행당1동 한양대학교 전기공학과