

저전력 넓은 주파수 동작 범위 0.13 μ m CMOS ILFD

A Low Power and Wide Locking Range Injection Locked Frequency Divider in 0.13 μ m CMOS

최향희*, 은기찬**, 이재진**, 조성준**, 김홍이**, 송인상**, 변철우**, 박철순***

*: 한국과학기술원 지능형RF연구센터, 석사과정

** : 한국과학기술원 지능형RF연구센터, 박사과정

***: 한국과학기술원 지능형RF연구센터, 소장

Key Words : 60GHz, ILFD, Wide locking range, CMOS

목 차

1. 서론
2. 주파수 분주기 설계
3. 측정결과
4. 결론

1. 서론

WAVE(Wireless Access in Vehicle Environments)기술은 미국에서 제안한 차량 간 무선 통신 기술 규격으로서 차량과 기지국간 10Mbps급 고속패킷 통신뿐 만 아니라 차량 간 고속패킷 통신 기능을 제공하고 셀 간 고속 핸드오버를 제공한 무선접속기술이다 . 이러한 WAVE통신은 전후방 충돌 방지 시스템과 같은 ITS 서비스에 많이 적용될 수 있다. 이런 WAVE기술에 60GHz를 적용한다면 Gbps 속도로 데이터를 전송할 수 있으므로 HD-TV급의 고품질 영상 정보를 포함하는 초고속 멀티미디어 서비스를 제공하고, 구급차에 적용 시 원격 진료 서비스가 가능하게 하는 등 ITS 서비스의 질을 향상시켜 줄 것으로 기대된다.

60GHz는 용도 미지정의 넓은 주파수 대역을 가지므로 높은 데이터 전송 속도를 가질 수 있고, 간섭 없이 누구나 어느 곳에서든 자유롭게 사용할 수 있다. 하지만 60GHz 신호는 공기 중에서 oxygen absorption에 의한 감쇄가 심하므로 60GHz 송수신기가 무선 통신을 하기 위해서는 높은 출력 파워가 필요고 60GHz 송수신기 큰 전력을 소모하게 된다. 그러므로 60GHz 회로를 설계에 있어서 중요한 점은 저 전력이면서 높은 주파수에서 동작시키게 하는 것이다.

이러한 60GHz 송수신기의 여러 블록 중에서 위상고정루프에서 가장 큰 전력 소모를 한다. 그러므로 저 전력의 60GHz 송수신기를 설계하기 위해서는 저 전력 위상고정루프설계가 반드시 이루어 져야 한다. 위상고정루프의 여러 블록들 중에

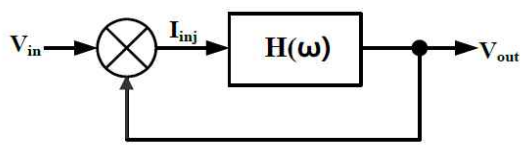
서 주파수 분주기는 가장 많은 전력을 소모하므로 저 전력의 주파수 분주기를 설계하는 것이 곧 저 전력 위상고정루프설계가 된다. 그러므로 저 전력, 높은 동작 주파수의 60GHz 송수신기 설계에 있어서 저 전력 이면서 높은 동작 주파수를 가지는 주파수 분주기 설계는 매우 중요하다.

본 논문은 60GHz 송수신기 구성의 중요한 회로인 주파수 분주기에 대해 소개한다. 이번에 소개할 주파수 분주기는 60GHz 송수신기의 핵심 블록인 위상고정루프의 첫 번째 주파수 분주기 이다. 이번 논문에서 제안된 주파수 분주기는 여러 종류의 주파수 분주기 중에서 Injection locked frequency divider(ILFD)이다. 하지만 ILFD는 주파수 동작 범위가 매우 좁아서 60GHz의 넓은 대역을 만족시키기에 문제가 있다. ILFD의 문제인 매우 좁은 주파수 동작 범위 문제를 해결하기 위해 트랜지스터 하나를 추가해서 주파수 동작 범위를 넓히는 방법을 제안 하고자 한다.

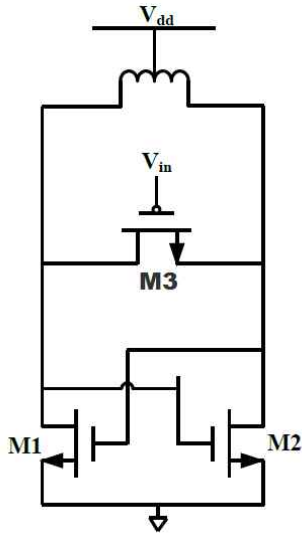
2. 주파수 분주기 설계

1. 주파수 분주기(frequency divider)

밀리미터파에서 사용되는 주파수 분주기로는 CML(Current Mode Logic) frequency divider, miller frequency divider, injection locked frequency divider(ILFD)가 있다. CML frequency divider는 넓은 주파수 동작 범위를 가지므로 매우 유용하다. 하지만 트랜지스터의 스위치 속도에 제한이 있기



(a)

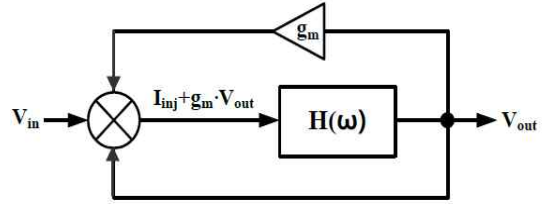


(b)

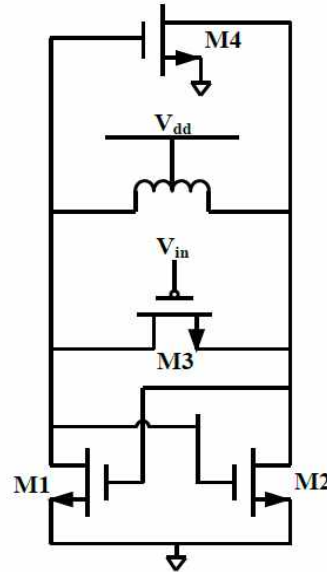
<그림 1> (a) 일반적인 ILFD의 블록선도 (b) 일반적인 ILFD의 회로

때문에 높은 주파수에서는 적합하지 않다. Miller frequency divider는 높은 주파수에서 동작하지만 frequency locking range가 CML frequency divider의 주파수 동작 범위보다 작다. 하지만 miller frequency divider는 비교적 높은 전력소모를 가진다. ILFD는 LC 발진기를 기반으로 동작하지 때문에 저 전력으로 높은 주파수에서 동작이 가능하다. 그러므로 ILFD가 CML frequency divider 또는 miller frequency divider보다 높은 주파수에서 동작하고 낮은 전력 소모를 요하는 위상고정루프의 주파수 분주기로서 가장 적합하다.

하지만 일반적인 ILFD는 매우 좁은 주파수 동작 범위를 갖는다[3]. 그래서 60GHz의 넓은 주파수 대역을 수용하기 어렵다. 많은 연구 기관에서 이러한 문제를 해결하기 위해 많은 노력을 한다[1],[2]. peaking inductor를 사용하면 이러한 문제를 해결할 수 있지만 대신 칩 면적이 넓어지게 된다[1]. 그리고 varactor를 사용하여 발진 주파수를 바꾸면 이러한 문제를 해결할 수 있지만 주파수 분주기의 varactor와 VCO의 varactor 사이에 두 개의 varactor를 동기화 시킬 추가적인 회로가 필요하다[2].



(a)



(b)

<그림 2> (a) 제안된 ILFD의 블록선도 (b) 제안된 ILFD의 회로

2. ILFD

그림1(b) 일반적인 ILFD를 나타낸다. ILFD는 발진기 기반의 회로이기 때문에 매우 높은 주파수에서 동작이 가능하고 저 전력으로 설계할 수 있지만 매우 좁은 주파수 동작 범위를 가진다. 그림 1(a)는 일반적인 ILFD의 블록선도를 나타낸다. 이 블록선도는 혼합기 그리고 대역필터로 이루어져 있다. 혼합기가 V_{out} 과 V_{in} 을 혼합한다. 그 결과 $V_{in}-V_{out}$, $V_{in}+V_{out}$ 그리고 고조파 신호가 발생하게 된다. 이 신호들은 대역필터를 통과하게 되고 그 결과 $V_{in}-V_{out}$ 만 출력에 나오게 된다. 만약 $V_{in}-V_{out}$ 이 V_{out} 과 같다고 한다면 V_{out} 은 $V_{in}/2$ 가 된다. 주파수 동작 범위는 트랜지스터 M3 때문에 생긴 I_{inj} 에 의해서 결정된다. 주파수 동작 범위는 다음과 같이 유도된다.[3]

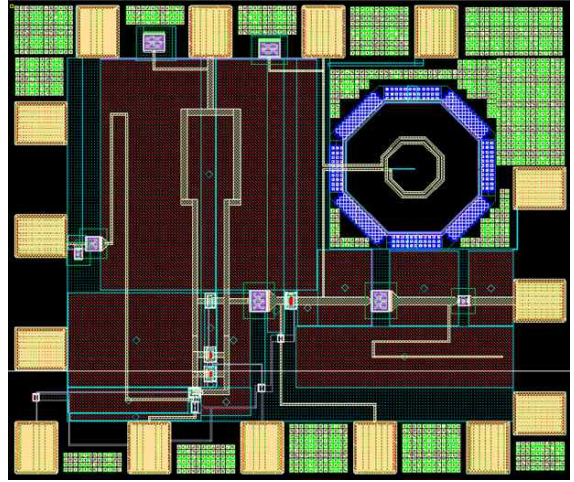
$$\Delta\omega = \frac{\omega_o}{2Q} \frac{I_{INJ}}{I_{osc}}$$

위식에서와 같이 ILFD는 I_{inj} 신호에 비례하고 LC tank의 Q값에 반비례하는 것을 알 수 있다. 만약 Q값이 작아지면 주파수 동작 범위는 넓어지겠지만 낮은 Q는 발진기의 저항 값이 커진다는 것을 의미하기 때문에 전력소모는 커지게 된다. 그러므로 전력소모와 주파수 동작 범위 사이에서 균형을 잘 맞춰 최적의 인덕턴스 값을 찾아야 한다.

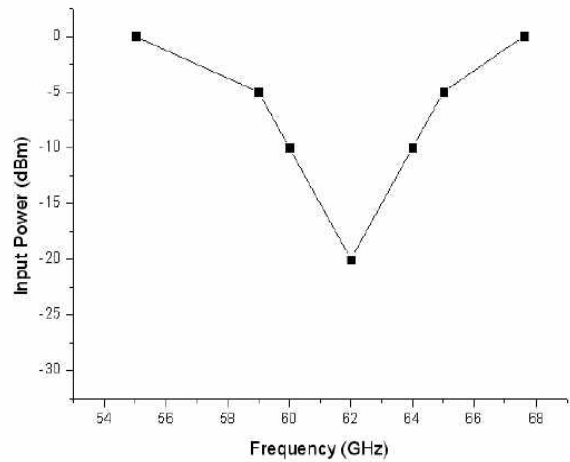
제안된 ILFD는 그림 2(b)와 같다. 일반적인 ILFD에 트랜지스터 M4를 추가하여 입력 전류 신호인 I_{inj} 값을 늘렸다. 제안된 ILFD의 블록선도는 그림 2(a)와 같다. 블록선도는 혼합기, 대역필터 그리고 상호 컨덕턴스 g_m 으로 이루어져 있다. V_{out} 이 M4를 통해 입력 혼합기로 피드백 된다. 그 결과 I_{inj} 이 $I_{inj} + g_m \cdot V_{out}$ 으로 증가 한다. 이때 증가량은 M4의 상호 컨덕턴스 값에 의해 결정된다. M4의 크기가 증가하면 ILFD의 주파수 동작 범위가 넓어진다. 하지만 큰 사이즈의 M4는 큰 기생 커패시턴스를 만들어 내기 때문에 주파수 분주기의 동작 주파수가 낮아지게 된다. 제안된 ILFD를 설계 할 때 먼저 최적의 인덕터 값을 먼저 정한 뒤에 동작 주파수에 영향을 주지 않는 M4의 크기를 결정 하였다. 그 결과 M4의 크기가 ILFD의 전류를 결정하는 M1, M2 보다 충분히 작다. 그러므로 M4 때문에 생기는 전류는 전체 전력 소모의 전류의 비례 무시 할만하다. M4를 추가함으로써 추가적인 전력 소모 없이 주파수 동작 범위를 넓힐 수 있었다. 또한 입력에 매칭 회로를 추가하여 입력 전압 레벨이 떨어지지 않고 충분히 전달 될 수 있도록 하였다.

3. 설계 결과

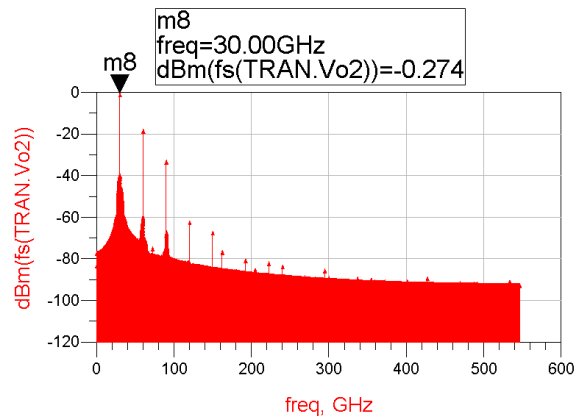
제안된 ILFD는 0.13 μ m CMOS를 이용해 제작되었다. 제작된 칩 그림은 그림 3에 나타나 있다. 제안된 ILFD의 칩 사이즈는 측정을 위한 버퍼와 패드를 포함하여 760 μ m \times 630 μ m이다. 제안된 ILFD의 전력소모는 공급전압이 0.5V 일 때 2.65mW이다. 그림4는 입력 전력에 대한 주파수 동작 범위를 나타낸 것으로서 시뮬레이션 결과 이다. 시뮬레이션 결과 입력 전력이 0dBm일 때 55GHz~67.5GHz의 주파수 동작 범위를 나타냈다. 그림 5는 60GHz 입력 신호를 넣었을 때 출력 시뮬레이션결과를 나타낸 그림이다. 시뮬레이션 결과 출력 주파수는 30GHz이고 출력전압레벨은 -0.274dBm이다.



<그림 3> 레이아웃 사진



<그림 4> 시뮬레이션된 주파수 동작 범위



<그림 5> 60GHz 입력 주파수에서 출력 스펙트럼

4. 결론

60GHz 위상고정루프를 위한 저 전력, 넓은 주파수 동작 범위의 주파수 분주기를 0.13 μ m CMOS공정을 이용하여 설계하였다. 일반적인 ILFD에 NMOS 트랜지스터를 추가하여 상당히 넓은 12.6GHz의 주파수 동작 범위를 얻을 수 있었다. 이러한 주파수 분주기는 60GHz 송수신기의 중요한 회로로서 ITS산업에 응용할 경우 양질의 ITS서비스를 지원함과 동시에 경쟁력을 가질 수 있을 것이라고 기대된다.

감사의 글

본 연구는 과학기술부/한국과학재단의 우수연구센터사업으로 선정된 지능형 RF 연구센터(No. R11-2005-029-05001-0)의 지원을 받아 수행된 연구임.

참고문헌

1. Yamamoto, K., and Fujishima, M., "55 GHz CMOS frequency divider with 3.2GHz locking range," in Proc. 30th Eur. Solid-State Circuit Conf., Sep. 2004.
2. Wu, H. and Hajimiri, A., "A 19GHz 0.5mW 0.35 μ m CMOS frequency divider with shunt-peaking locking-range enhancement," in IEEE Int. Solid-State Circuits Conf. Dig, San Francisco, CA, Feb. 2001, pp.412-413.
3. Razavi, B., "A Study of injection locking and pulling in oscillators," IEEE Journal of Solid State circuit, vol.39, August 2004.