

XFP 트랜시버 데이터 전송을 위한 저전력 FEC 설계에 관한 연구

이민수*, 이경원*, 윤병돈*, 민형복*

*성균관대학교 정보통신공학부

nanddorida@naver.com

nirvana9@naver.com

girocul@ece.skku.ac.kr

e-mail:min@ece.skku.ac.kr

A Study on Low Power Consuming FEC Design for XFP Transceiver System Transmission

Min Soo Lee*, Kyeong Won Lee*, Byoung Don Yoon*, Hyoung Bok Min*

*Information & Communication Engineering, Sungkyunkwan University

요 약

본 논문에서는 XFP(10 Gb/s Small Form Factor Pluggable) 트랜시버 모듈의 정확한 데이터 전송을 위해 저전력 FEC를 설계하였다. 현재 많이 사용되며 버스트 에러에 강한 Reed-solomon코드를 구현하고 코드의 분산 연산을 통해 저전력 RS코드를 구현하였다. 본 논문에서 제안한 코드는 기존의 RS코드 대비 20% 면적이 감소하는 것을 확인할 수 있었으며, 또한 전력소모가 10% 감소되는 것을 확인할 수 있었다.

1. 서론

최근 광통신 네트워크 시스템 구축을 위한 초고속 데이터 전송 기술은 높은 전송 데이터율을 얻기 위한 요구와 맞물려 초고속, 고성능 Super Forward Error Correction (FEC) 구조의 구현을 필요로 하게 되었다[1]. 그러나 광전송 시스템이 급속도로 발전함에 따라 40-Gbits/s 이상의 고속 데이터 전송을 필요로 하게 되었고, 이에 따라 하드웨어 복잡도와 전력소모가 매우 큰 현존하는 대부분의 RS복호기는 시스템 레벨 통합의 어려움을 가져왔다[2]. 본 논문에서는 이러한 어려움을 극복하고자 XFP(10 Gb/s Small Form Factor Pluggable) 트랜시버 모듈의 정확한 데이터 전송을 위해 개선된 저전력 Reed-solomon 코드를 구현하고 시뮬레이션을 하였다.

2. Reed-Solomon 복호기 구조

리드솔로몬(Reed-Solomon (RS)) 코드는 Dense Wave-length Division Multiplexing (DWDM)의 출현과 함께 마그네틱, 광 저장매체, 유선 및 위성 통신 등 다양한 응용분야에 널리 쓰이는 Forward Error Correction (FEC) 기술로 지난 십년간 급속도로 발전되어 왔으며 8바이트 오류정정능력에 기인한 RS코드가 고속(40-Gbits/s 이상) 광전송 시스템에 일반적으로 사용되고 있다. 8 바이트 오류정정(error correction) RS (255,239) 코드는 해저 광섬유 시스템을 위해 국제통신연합(ITU)에 의해 채택되었다.[3] 현재 가장 일반적으로 사용되는 RS복호기(decoder) 구조는 오류 't'를 감

지하고 정정하는 세 개의 주요한 부분으로 구성되어있다. 첫 번째 부분은 Syndrome Computation(SC)블록이다. SC 블록에서는 신드롬 다항식 (syndrome polynomial) $S(x)$ 를 발생시키고, 수신된 코드워드(code word)의 오류패턴을 표현한다. 다항식 $S(x)$ 는 RS 복호기의 두 번째 부분인 Key-Equation Solver(KES)블록에서 사용되어진다. KES 블록에서는 키 등식 (key equation) $S(x)\sigma(x) = w(x) \bmod x^{2t}$ 을 해결하기 위해 Euclidean 알고리즘 (EA), modified Euclidean 알고리즘(MEA), 또는Berlekamp - Massey 알고리즘(BMA) 등이 오류위치 다항식(error-locator polynomial) $\sigma(x)$ 와 오류값 다항식(error-value polynomial) $w(x)$ 을 위하여 사용될 수 있다.[4] $\sigma(x)$ 와 $w(x)$ 의 두 다항식은 Chien Search 그리고 Forney 알고리즘을 이용하여 오류의 위치에 대응하는 오류들의 크기값을 구하기 위하여 사용된다. 이 블록의 출력은 복호기로부터 임혀져 나온 오류 정정되어 수신된 코드워드이다.

3. 구현과 분석

본 논문에서는 기존의 RS 복호기의 알고리즘 중 수정 유크리드 알고리즘을 이용하여 부분정합 연산을 통해 보다 적은 면적과 저전력화 하는데 초점을 두었다. 그림 1은 전체적인 RS복호기 구조를 나타낸 것으로 Key equation을 풀기 위한 방법 중의 하나로, Berlekamp알고리즘에 비해 이해가 쉽고 하드웨어 구현이 용이하다는 장점을 가지고 있다

[4][5]. 이런 유클리드 알고리즘은 두 다항식의 최대공약수를 구하는 방법[6]-[8]으로 연속된 연산을 부분으로 나누어 병렬 계산하여 알고리즘을 설계하였다.

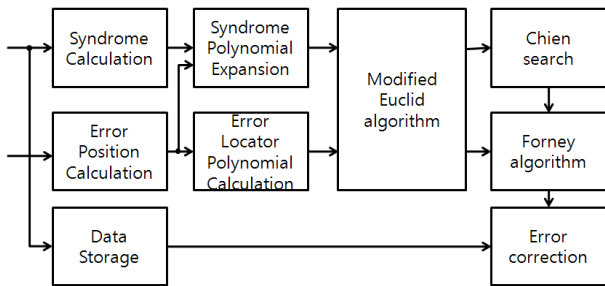


그림 1. RS 복호기의 구조

그림 2는 본 논문에서 제안한 구조로 병렬 연산을 나타내는 구조이다.

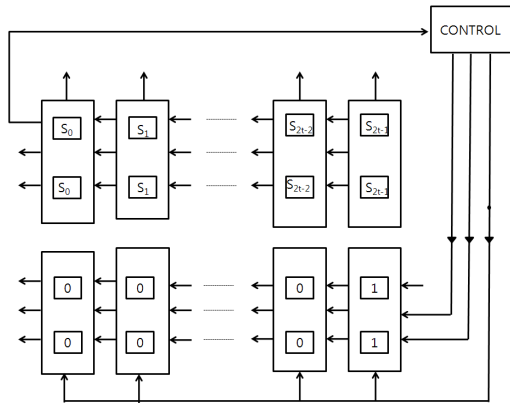


그림 2 제안한 부분정합연산 구조

아래 표 1은 기존의 RS복호기와 본 논문에서 제안한 부분정합 알고리즘을 이용한 RS 복호기의 gate 수 비교표이다. code length에 따라 구분하였으며, 표 1에서 보는 바와 같이 gate수가 약 20% 감소된 것을 확인 할 수 있다.

표 1. gate count 비교표

code length	일반적인 RS 복호기	제안한 RS 복호기
16	1059	901
31	2013	1623
63	2673	2011
127	4409	3578
255	7673	6102

아래 그림 3는 본 논문에서 제안한 저전력 RS코드 알고리즘 설계에 관한 합성결과를 나타낸 것이다. 이 합성은 광전송 시스템 중 XFP 데이터 전송 시스템에서 데이터의 정확한 송수신과 저전력화 하는데 그 목적을 두었다.

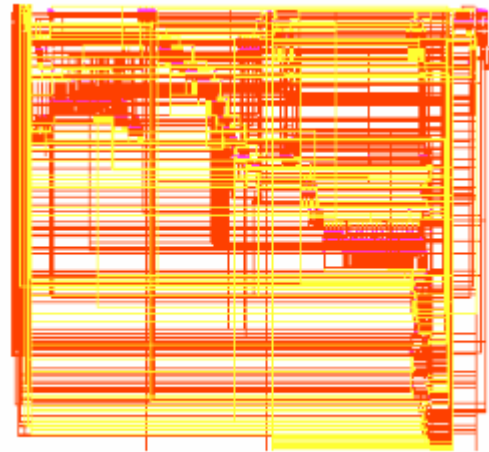


그림 3. 제안한 알고리즘의 layout

4. 결론

본 논문에서는 VHDL로 구현된 부분정합 알고리즘을 이용하여 기존의 RS코드의 전력소모대비 20%로 감소되었으며, 면적이 30%감소되는 것을 보였다. 따라서 본 논문에서 제안한 부분정합 연산을 통한 알고리즘은 저전력화로 인해 쉽게 적용할 수 있다는 장점을 가지고 종래의 기술의 오류정정 기술에 관하여 진보된 결과를 나타냈으며, 저전력화를 위해 설계가 필요한 것을 확인하였다.

참고문헌

[1] 백승훈, 송익호, 배진수 "VHDL로 구현된 직렬승산 리드솔로몬 부호화기의 복잡도 분석", 한국통신학회논문지 Vol.30 , 2005. 03
 [2] I.S. Reed and G. Solomon, "Polynomial codes over certain finite field", J. Soc. Ind. Applied Math., Vol.8, pp. 300-304, 1960.
 [3] "Forward Error Correction for Submarine System" Telecommunication Standardization Section, International Telecom. Union, ITU-T Recommendation G.975, Oct. 2000.
 [4] S. B. Wicker, "Error Control Systems for Digital Communication and Storage,, Prentice Hall, 1995.
 [5] S.P.Kang, S.W.Rhee, C.G.Kim, and Y.Jee, "ASIC Implementation for Reed - Solomon Error Correction Circuits for Low Area Overhead on Memory System," Proc. ICEIC 2008, 339-342, Jun. 2008.
 [6] R.E. Blahut, Algebraic Codes for Data Transmission, Cambridge University Press, 2003.
 [7] S. Bernard, Digital Communications, Prentice-Hall, 2001.
 [8] S. Lin and D.J. Costello, Error Control Coding, 2nd Ed., Prentice-Hall, 2002.