
MicroTec을 이용한 DGMOSFET의 채널도핑에 따른 문턱전압이하영역 특성분석

한지형, 정학기, 이종인, 정동수, 권오신
군산대학교 전자공학과

Analysis of subthreshold region transport characteristics according to channel doping for DGMOSFET using MicroTec

Jihyung Han, Hakkee Jung, Jongin Lee, Dongsoo Jeong, Ohshin Kwon
School of Electronic and Information Eng., Kunsan National University

요 약

본 연구에서는 MicroTec4.0을 이용하여 더블게이트 MOSFET의 문턱전압이하특성을 채널도핑농도의 변화에 따라 분석하였다. DGMOSFET는 구조상 단채널효과를 감소시킬 수 있다는 장점 때문에 많은 연구가 진행중에 있다. 이에 DGMOSFET에서 단채널효과로서 잘 알려진 문턱전압이하 스윙 및 문턱전압등을 반도체소자 시뮬레이터인 MicroTec을 이용하여 분석하고자 한다. 나노소자인 DGMOSFET의 구조적 특성도 함께 고찰하기 위하여 채널의 두께, 길이, 폭 등 크기요소에 따라 분석하였다. 본 논문에서 사용한 MicroTec 프로그램은 여러 논문에서 수치해석학적 값과 비교하여 그 타당성이 입증되었으므로 이 모델을 이용하여 DGMOSFET의 문턱전압이하특성을 분석하였다.

Abstract

In this paper, the subthreshold characteristics have been analyzed using MicroTec4.0 for double gate MOSFET(DGMOSFET). The DGMOSFET is extensively being studied since it can reduce the short channel effects due to structural characteristics. We have presented the short channel effects such as subthreshold swing and threshold voltage for DGMOSFET, using MicroTec, semiconductor simulator. We have analyzed for channel length, thickness and width to consider the structural characteristics for DGMOSFET. The subthreshold swing and threshold voltage have been analyzed for DGMOSFET using MicroTec since MicroTec is well verified as comparing with results of the numerical three dimensional models.

키워드

DGMOSFET, MicroTec, 문턱전압, 문턱전압이하 특성, 단채널효과, 채널도핑농도

I. 서 론

DGMOSFET는 고집적회로에서 발생할 수 있는 단채널효과를 감소시킬 수 있는 대안소자로서 많은 연구가 진행되고 있다.[1,2] DGMOSFET는 초창기 수직형으로 연구되었으나 공정의 어려움 때문에 수평형으로 고안되었다. 그러나 수평형은 고집적에 타당하지 않아 최근 개발되고 있는 구조가 FinFET형태이다.[3] 형태와 관계없이 다중게이트에 의한 채널내 캐리어흐름의 효과적인 제어에 의하여 차세대 테라단위의 고집적회로에 사용될 수 있을 것이다. 본 연구에서는 이와같은 다중게이트를 갖는 DGMOSFET에 대한 전송특성 중 채널 내 도핑농도의 변화에 대한 문턱전압이하특성의 변화를 분석하고자 한다. 분석틀로는 MicroTec 4.0을 이용할 것이며 2차원적으로 분석할 것이다.

2장에서는 DGMOSFET의 구조를 설명하고 3장에서는 시뮬레이션 결과를 고찰할 것이다. 4장에서는 결론 및 향후연구방향을 서술할 것이다.

II. DGMOSFET구조 및 이론

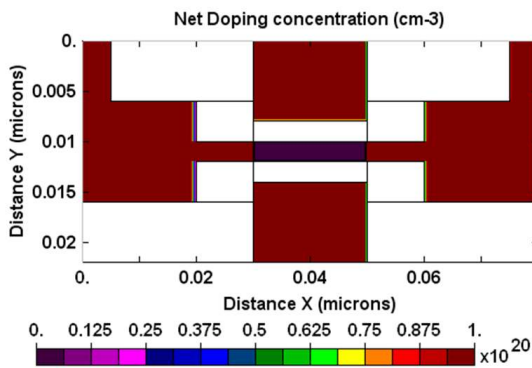


그림 1에 본 연구에서 사용한 DGMOSFET의 구조를 도핑분포를 기준으로 도시하였다. 위와 아래에 두개의 게이트를 제작하였으며 양쪽에 드레인과 소오스를 제작하였다. 이러한 구조에 대한 MicroTec 4.0의 시뮬레이션과정은 기존에 발표한 논문에 언급하였다.[4]

III. 문턱전압이하 특성 결과 및 고찰

그림 2와 3에 채널도핑농도의 변화에 따른 문턱전압의 변화와 문턱전압이하 스윙을 도시하였다. 채널길이는 100nm 게이트산화막두께는 1nm 그리고 채널의 두께를 2nm-30nm까지 변화시키면서 시뮬레이션하였다. 그림 2에서 알 수 있듯이 도핑농도가 낮을때는 문턱전압의 변화가 거의 발생하지 않으나 채널두께가 작고 도핑이 증가하면 급격한 변화가 발생한다. 즉, 문턱전압을 도핑농도와 관계없이 일정하게 유지하기 위해

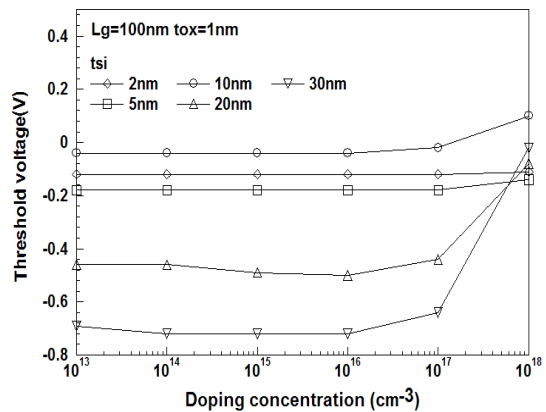


그림 2. 채널도핑농도에 따른 문턱전압의 변화
Fig. 2 Threshold voltages according to channel doping concentration

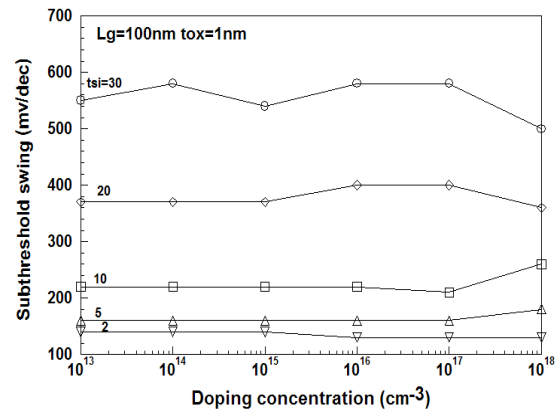


그림 3. 채널도핑농도의 변화에 따른 문턱전압이하 스윙의 변화
Fig. 3 Subthreshold swings according to the change of channel doping concentration

선 채널두께가 커야함을 알 수 있다. 이에 반해 문턱전압이하 스윙의 경우는 채널도핑에 거의 영향을 받지 않는 것으로 나타났다. 그러나 채널두께가 클 때는 문턱전압이하 스윙이 너무 커져 디지털소자에 사용하기 적합하지 않은 것으로 나타났다. 그러므로 문턱전압과 문턱전압이하 스윙의 관계는 도핑농도에 trade-off관계를 보이고 있어 설계시 최적의 채널두께 및 채널도핑을 유지하여야 할 것이다.

IV. 결 론

이 논문에서는 MicroTec4.0을 이용하여 DGMOSFET의 채널도핑의 변화에 따른 문턱전압 및 문턱전압이하 스윙의 변화를 시뮬레이션하였다. 결과적으로 문턱전압과 문턱전압이하 스윙은 채널도핑에 trade-off관계를 보이고 있어 설계시 주의하여 정확한 값을 유지하여야 할 것이다. 이와같은 결과는 DGMOSFET를 이용한 집적회로 설계에 이용될 수 있을 것이라 사료된다.

참 고 문 헌

- [1] D.S.Havaladar, G.Katti, N.DasGupta and A.DasGupta, "Subthreshold Current Model of FinFETs Based on Analytical Solution of 3-D Poisson's Equation," IEEE Trans. Electron Devices, vol. 53, no.4, 2006.
- [2] H.K.Jung and S.Dimitrijevic, "Analysis of Subthreshold Carrier Transport for Ultimate Double Gate MOSFET," IEEE Trans. Electron Devices, vol. 53, no.4, pp.685-691, 2006.
- [3] B.Yu, L.Chang, S.Ahmed, H.Wang, S.Bell, C.Yang, C.Tabery, C.Ho, Q.Xiang, T.King, J.Bokor, C.Hu, M.Lin, D.Kyser, "FinFET Scaling to 10nm Gate Length," IEDM, San Francisco, CA, 2002.
- [4] J.H.Han, H.K.Jung, J.H.Lee, J.I.Lee, D.S.Cheong and O.S.Kwon, "Analysis of Subthreshold Swing for Channel Doping of DGMOSFET", Proceedings of International Conference of KIMICS 2010, vol.3, no.1, 2010.