

WiMAX용 LDPC 복호기의 비트오율 성능 분석

김해주* · 신경욱*

*금오공과대학교 전자공학부

An analysis of BER performance of LDPC decoder for WiMAX

Hae-ju Kim* · Kyung-Wook Shin*

*School of Electronic Eng., Kumoh National Institute of Technology

E-mail : tanatos13@kumoh.ac.kr

요 약

본 논문에서는 WiMAX용 LDPC(Low-Density Parity Check) 복호기의 비트오율 성능 분석을 통해 최적 설계 사양을 도출하였다. LLR SPA(LLR Sum-Product Algorithm)를 근사화 시킨 최소합 알고리즘(Min-Sum Algorithm; MSA)을 Matlab으로 모델링한 후, 시뮬레이션을 통해 LLR 비트 폭과 최대 반복 복호 횟수에 따른 비트오율(Bit Error Rate; BER) 성능을 분석하였다. 모델링된 LDPC 복호기는 IEEE 802.16e 표준에 제안된 블록길이 2304, 부호화율 1/2인 PCM(Parity Check Matrix)을 사용하였으며, QPSK 변조와 백색 가우시안 잡음채널 하에서 시뮬레이션 하였다. 비트오율 성능을 분석한 결과, LLR 비트 폭은 (8,6)이고 반복 복호 횟수는 7인 경우에 비트오율 성능이 가장 우수함을 확인하였다.

ABSTRACT

In this paper, BER performance of LDPC(Low-Density Parity-Check) decoder for WiMAX is analyzed, and optimal design conditions of LDPC decoder are derived. The min-sum LDPC decoding algorithm which is based on an approximation of LLR sum-product algorithm is modeled and simulated by Matlab, and it is analyzed that the effects of LLR approximation bit-width and maximum iteration cycles on the bit error rate(BER) performance of LDPC decoder. The parity check matrix for IEEE 802.16e standard which has block length of 2304 and code rate of 1/2 is used, and AWGN channel with QPSK modulation is assumed. The simulation results show that optimal BER performance is achieved for 7 iteration cycles and LLR bit-width of (8,6).

키워드

multi-mode LDPC, error correction code, LLR approximation, IEEE 802.16e

1. 서 론

IEEE 802.16e 시스템은 고정 광대역 무선 통신 시스템인 IEEE 802.16a를 기본 표준규격으로 하여 단말기의 이동성을 추가한 광대역 이동통신 시스템의 표준규격으로서, 최근 이동통신 분야의 수요 증가로 인해 고품질의 신뢰도와 고속 데이터 전송을 요구한다. 이러한 통신 시스템 구현을 위해 802.16e 표준에서는 채널 부호화 방식으로 Shannon의 채널 용량 한계치에 가장 근접하는 오류정정 부호로 평가받고 있는 LDPC 부호^[1]를 제안하고 있다.^[2]

LDPC (Low-Density Parity-Check) 부호는 1962년 R. Gallager에 의해 제안되고^{[3][4]}, 1996년 MacKay와 Neal^{[5][6]}에 의해 재조명된 오류정정 부호의 한 형태이다. LDPC 부호는 패리티 검사 행렬에서 '0'이 아닌 원소의 수가 부호길이에 비해 현저히 적게 존재하는 부호로 정의된다. LDPC 부호가 제안된 당시에는 기술적인 한계로 인해 구현이 어려워 관심을 받지 못하였으나, 그 후 30여년동안 하드웨어 기술 발달에 힘입어 최근 차세대 디지털 통신 분야에서 많은 관심을 받고 있다. 1993년 Berrou 등에 의해 터보부호(Turbo code)가 발견된 이후 현재까지 주로 사용되어 왔으나, low weight

로 인해 오류를 검출 하지 못하는 경우가 발생되며, 완전 병렬처리가 불가능하다는 단점이 있다. 이에 반해 LDPC 부호는 터보부호에 의해 정정되지 못하는 오류들을 검출할 수 있으며, 복호화 복잡도가 낮을 뿐만 아니라 오류마루 현상이 거의 나타나지 않는다. 또한, 완전 병렬처리가 가능하여 고속연산이 가능하며, 오류정정 및 검출 능력을 나타내는 최소거리가 부호의 블록길이에 비례하여 선형적으로 증가하는 특성이 있으며^[7], 이는 블록길이에 비례하여 비트오율 성능이 점진적으로 개선됨을 의미한다. 이러한 특성들로 인해 반복적 복호를 사용하면서도 복잡도가 크게 증가하지 않는 LDPC 부호의 특성 및 생성방법, 복호기 구조 등에 관한 연구가 활발히 진행되고 있다.

본 논문에서는 LDPC 복호 알고리즘인 최소합(Min-Sum) 알고리즘을 Matlab으로 모델링한 후, 시뮬레이션을 통해 비트오율 성능을 분석하고, 이를 통해 WiMAX용 LDPC 복호기의 최적 설계 사양을 도출한다.

II. 본 론

2.1. 802.16e의 LDPC 부호

LDPC 부호는 원소의 대부분이 '0'으로 구성되는 PCM에 의해 정의되는 선형 블록 부호로서 적은 수의 패리티 검사 방정식들을 사용하여 계산량을 줄이고 확률적인 반복 복호 방법에 의해 오류정정 성능을 향상시킨다.

LDPC 부호는 패리티 검사 행렬의 구조에 따라 Semi-random, Partially-parallel, Hybrid H-matrix 등의 여러 가지 형태로 구분된다. Semi-random 구조는 부호기의 복잡도를 줄이는 것에 중점을 두며, Partially-parallel 방식은 복호기의 복잡도를 줄이는데 용이하다. Hybrid H-matrix 구조^[8]는 Semi-random, Partially-parallel 구조를 조합한 것으로 부호기, 복호기의 복잡도를 모두 줄이는데 유리한 PCM 구조이다. 그림 1은 Hybrid H-Matrix 구조가 Semi-random, Partially-parallel 구조를 조합한 형태임을 나타낸 것이다.

802.16e의 PCM은 Hybrid H-Matrix 구조이다. WiMAX 표준에는 표 1과 같은 PCM 파라미터들이

정의되어 있으며, 19가지의 블록길이와 각 블록길이에 대해 6가지의 부호화율 (1/2, 2/3A, 2/3B, 3/4A, 3/4B, 5/6)을 규정하고 있다.

$$H = [H^d | H^p] = \begin{matrix} & \begin{matrix} H^d & \text{Patially-parallel} \end{matrix} & & \begin{matrix} H^p & \text{Semi random} \end{matrix} \\ \begin{matrix} T_{1,1} \\ O \\ T_{3,1} \end{matrix} & \begin{matrix} O & O & O & T_{1,5} & O \\ T_{2,2} & O & T_{2,4} & O & O \\ O & O & O & O & T_{3,6} \end{matrix} & & \begin{matrix} 1 & 0 & 0 & \dots & 0 & 0 \\ 1 & 1 & 0 & \dots & 0 & 0 \\ \dots & \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 & 1 \end{matrix} \end{matrix}$$

그림 1. Hybrid H-Matrix 구조

표 1. IEEE 802.16e LDPC 부호의 PCM 파라미터

Parameter	IEEE 802.16e			
N (bit)	19 modes => 576+96n (0≤n≤18)			
Z _f	19 modes => 24+4n (0≤n≤18)			
R	6 modes => R=1/2, R=2/3(A,B), R=3/4(A,B), R=5/6			
i	24			
j	R=1/2	R=2/3(A,B)	R=3/4(A,B)	R=5/6
	12	8	6	4

802.16e의 PCM은 $i = N/Z_f$ 블록의 열과 $j = (1 - R) \cdot N$ 블록의 행으로 구성된다. 또한 각 블록은 $Z_f \times Z_f$ 의 부행렬로 분할될 수 있다. 그림 2는 부호길이 2304, 부호화율 1/2인 PCM이며, 각 블록은 96×96 크기의 부행렬을 나타낸다. 회색블록은 단위행렬(unity-matrix)을 주어진 수만큼 오른쪽으로 순환 이동시킨 행렬을 나타내며, 흰색블록은 영(zero) 행렬을 나타낸다.

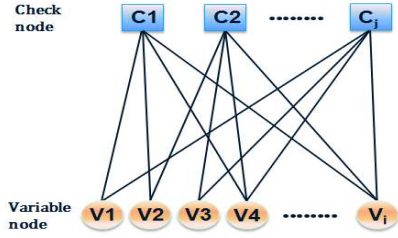
2.2. LDPC 복호 알고리즘

LDPC 부호의 복호는 패리티 검사 행렬에 의해 구성되는 그림 3과 같은 태너 그래프 상의 변수노드(variable node)와 검사노드(check node) 사이에서 반복적인 메시지 전달과정에 의해 이루어진다. 대표적인 LDPC 복호 알고리즘으로 합-곱 알고리즘(sum-product algorithm; SPA)^[9], SPA의 계산 복잡도

	94	73					55	83			7	0								
	27				22	79	9			12		0	0							
			24	22	81		33			0			0	0						
61		47						65	25					0	0					
		39				84			41	72				0	0					
				46	40		82				79	0				0	0			
		95	53						14	18						0	0			
	11	73				2			47							0	0			
12					83	24		43			51					0	0	0		
					94		59			70	72							0	0	
		7	65					39	49										0	0
43					66		41				26	7								0

그림 2. IEEE 802.16e의 LDPC 패리티 검사 행렬 (N = 2304, R = 1/2인 경우)

를 감소시킨 LLR-SPA^[10], 그리고 본 논문에서 사용하는 최소합 알고리즘(MSA)^[11] 등이 있다.



MSA는 SPA의 $\tanh()$ 를 근사화 시켜 복잡도를 줄인 LLR-SPA의 수평,수직단계 연산 중 수평단계 연산에서의 함수 $\phi(x)$ 를 근사화한 알고리즘이다. 함수 $\phi(x)$ 는 x 가 작을때 매우 큰 값을 가지며, x 가 커지면 거의 0에 근접하는 특성을 가진다. 식(1)에서 $\phi(x)$ 의 값들의 합은 x 값이 매우 작을 때, 가장 큰 영향을 주므로 $\sum \phi(X) \approx \phi(\min(X))$ 로 변환 할 수 있다. 그리고 $\phi(x)$ 는 식(5)와 같이 정의하고 x 가 0보다 클 때 역함수와 본 함수의 값이 같으므로 $\phi(\phi(\min(X))) = \min(X)$ 로 변환되고 식(6)과 같이 근사화될 수 있다.

(i) LLR-SPA 수평단계 연산

$$L_{j \rightarrow i} = \left(\prod_{i' \in \omega(j) \setminus \{i\}} \alpha_{i'j} \right) \cdot \phi \left(\sum_{i' \in \omega(j) \setminus \{i\}} \phi(\beta_{i'j}) \right) \quad (1)$$

(ii) LLR-SPA 수직단계 연산

$$L_{i \rightarrow j} = F_i + \sum_{j' \in \Omega(i) \setminus \{j\}} L_{j' \rightarrow i} \quad (2)$$

여기서

$$\alpha_{i'j} = \text{sign}(L_{i \rightarrow j}) \quad (3)$$

$$\beta_{i'j} = |L_{i \rightarrow j}| \quad (4)$$

$$\phi(x) = -\ln \tanh \left(\frac{1}{2} x \right) = \ln \frac{e^x + 1}{e^x - 1} \quad (5)$$

함수 $\phi(x)$ 는 일반적으로 LUT(Look-Up Table)로 구현된다.

$$\phi \left(\sum_{i' \in \omega(j) \setminus \{i\}} \phi(\beta_{i'j}) \right) \approx \phi \left(\min_{j' \in \omega(j) \setminus \{i\}} \beta_{i'j} \right) = \min_{j' \in \omega(j) \setminus \{i\}} \beta_{i'j} \quad (6)$$

따라서 식(6)을 이용하면 식(1)은 식(7)과 같이 근사화될 수 있다. 이러한 근사식으로 대체한 알고리즘을 최소합(Min-Sum) 알고리즘이라 한다.

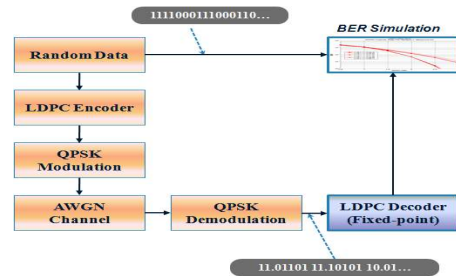
$$L_{j \rightarrow i} = \prod_{i' \in \omega(j) \setminus \{i\}} \alpha_{i'j} \min_{j' \in \omega(j) \setminus \{i\}} \beta_{i'j} \quad (7)$$

$$L_{j \rightarrow i} = z_i - L_{i \rightarrow j} \quad (8)$$

$$z_i = L_{i \rightarrow j} + L_{j \rightarrow i} \quad (9)$$

III. 시뮬레이션 결과 및 분석

LDPC 복호기의 최적 설계 사양 도출을 위해 그림 4의 과정을 통해 LLR 비트 폭과 반복 복호 횟수에 따른 비트오율 성능을 Matlab 시뮬레이션으로 평가하였다.



시뮬레이션 조건은 표 2와 같으며, 랜덤 데이터를 생성하여 LDPC 부호화한 후 QPSK 변조하고 백색 가우시안 잡음채널 하에서 E_b/N_o 를 0.1dB 단위로 변경하면서 시뮬레이션 하였다. IEEE 802.16e의 블록길이 2304, 부호화율 1/2인 패리티 검사 행렬을 사용하였으며, LLR 비트 폭은 (6,4)에서 (8,7)까지의 경우와 최대 반복 복호 횟수 6~10 범위에 대해 시뮬레이션 하였다. 여기서 (6,4),(8,7)의 표현은 (전체 비트수, 소수점 이하 비트수)를 나타낸다.

표 2. 시뮬레이션 조건

Parameter	사 양
블록크기(N)	2304
부호화율(R)	1/2
채널	AWGN $E_b/N_o=0.5\sim 3\text{dB}$ (0.1dB step)
최대 반복 복호 횟수	6~10
LLR 비트 폭	(6,4), (6,5), (7,5), (7,6), (8,6), (8,7)

그림 5는 최대 반복 복호 횟수가 7, 블록길이 2304인 경우 LLR 비트 폭에 따른 비트오율 성능을 시뮬레이션 한 결과이다. 전체 비트 중 정수 자릿수가 1인 경우보다 2인 경우의 비트오율 성능이 상당히 차이가 나는 것을 확인할 수 있다. 이를 바탕으로 본 논문에서는 정수 자릿수가 2비트인 비트 폭 (6,4), (7,5), (8,6)에 대한 성능을 중점적으로 분석하였다. 비트오율이 10^{-4} 인 경우에 비트 폭 (8,6)의 E_b/N_o 가 (7,5)에 비해 약 0.08 dB 만큼 성능이 개선됨을 보였다. 비트

폭 (6,4)와 (7,5)의 E_b/N_0 는 0.07 dB의 성능 차이가 나타났다. 따라서 LLR 비트 폭은 전체 비트 8비트, 소수점 이하 비트가 6비트일 경우 면적 대비 성능이 가장 우수한 것으로 평가되었다.

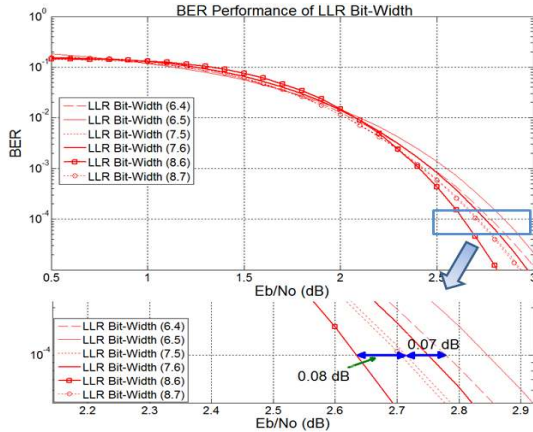


그림 5. LLR 비트 폭에 따른 비트오율 성능 (N 이 2304, 최대 반복 복호 횟수가 7인 경우)

그림 6은 비트 폭 (8,6), 블록길이가 2304인 경우 최대 반복 복호 횟수가 비트오율 성능에 미치는 영향을 분석한 것이다. 분석한 결과 최대 반복 복호 횟수가 증가할수록 선형적으로 성능이 개선됨을 알 수 있으나, 최대 반복 복호 횟수가 6인 경우와 7인 경우의 비트 오율 성능이 약 0.15 dB 이상의 가장 큰 성능 차이를 보였다. 따라서 최대 반복 복호 횟수가 7일 경우가 연산시간 대비 성능이 가장 우수한 것으로 평가되었다.

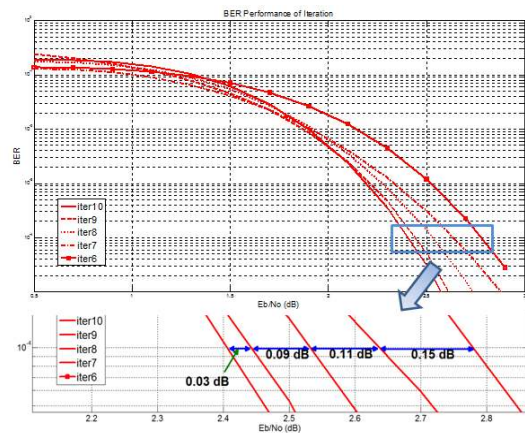


그림 6. 최대 반복 복호 횟수에 따른 비트오율 성능 (N 이 2304, LLR 비트 폭 (8,6)인 경우)

IV. 결 론

본 논문에서는 LLR 근사화와 반복 복호 횟수에 따른 비트오율 성능이 LDPC 복호기의 성능에 미치는 영향을 분석하여 LDPC 복호기의 최적 설계 사양을 도출하였다. LLR 근사화와 반복 복호 횟수에 따른 비

트오율 성능을 Matlab 모델링을 통해 분석한 결과, 최대 반복 복호 횟수는 7 이상, LLR 비트 폭은 (8,6)로 전체 8비트에 소수점 이하 6비트인 경우가 면적 및 연산시간 대비 성능이 가장 우수함을 확인하였다. 이를 바탕으로 WiMAX용 LDPC 복호기를 설계하면 최적의 LDPC 디코더 설계가 가능할 것으로 예상된다.

참고문헌

- [1] T.J. Richardson and R.L. Urbanke, "The capacity of low-density parity-check codes under message-passing decoding," *IEEE Trans. Inf. Theory*, vol. 47, pp. 599-618, Feb. 2001.
- [2] IEEE 802.16e, Part 16: Air interface for fixed and mobile broadband wireless access systems, IEEE std 802.16e-2005, Feb. 2006.
- [3] R.G. Gallager, Low-Density Parity-Check Codes, *IRE Trans. Inform. Theory*, pp. 21-28, vol. 8, no. 1, Jan. 1962.
- [4] R.G. Gallager, *Low-Density Parity-Check Codes*, M. I.T. Press, Cambridge, MA, 1963.
- [5] D.J.C. MacKay and R. M. Neal, Near Shannon limit performance of low density parity check codes," *IEE Electronic Letter*, vol. 32, no. 18, pp. 1645-1646, Aug. 1996.
- [6] D.J.C. MacKay, "Good error-correcting codes based on very sparse matrices," *IEEE Trans. Inform. Theory*, vol. IT-45, no. 2, pp. 399-431, Mar. 1999.
- [7] 이문호, 이광재, 여운동, *LDPC(Low Density Parity Check)*, 한국과학기술정보연구원, 2005. 11.
- [8] 박재근, 이찬호, "Hybrid H-matrix를 이용한 DV B-S2 LDPC 복호기 설계", *전자공학회 논문지*, vol. 43, no. 9, pp. 31- 37, Sep. 2006.
- [9] F.R. Kschischang, B.J. Frey, and H.A. Loeliger, "Factor graphs and the sum product algorithm," *IEEE Transaction on Information Theory*, vol. 47, pp. 498-519, Feb. 2001.
- [10] J. Chen and M. Fossorier, "Density evolution for two improved BP-based decoding algorithms of LDPC codes," *IEEE Commun. Lett.*, vol. 6, pp. 208-210, May, 2002.
- [11] M. Fossorier, M. Mihaljevic and H. Imai, "Reduced complexity iterative decoding of low-density parity check codes based on belief propagation," *IEEE Trans. Commun.*, vol. 47, pp. 673-680, May. 1999.