

고속 신호 전송에 대한 GND Via 의 효과 연구

임 장 혁*, 김 영 길**

Study on the effect of GND via on High-speed signal transmission

(Jang-hyuk Im*, Young-kil Kim**)

요 약

본 논문은 High-speed signal 에 대한 기본적인 설계 방법론, Differential signaling, Impedance matching, Decoupling Method 등에 대하여 논한 후 High-speed signal 의 전송 품질을 개선하기 위한 GND via 의 효과에 대하여 논하고자 한다.

S-parameter simulation 및 실제 제품 적용 후 파형의 변화를 관찰하여 GND via 의 효용성을 살펴본 후 High-speed signal Design 할 때 Design limitation 상황에 대해 적절한 방법론을 말하고자 한다.

Keywords

High-speed signal, GND via

I. 서 론

현재 Media 제품군은 USB, HDMi, LAN, SATA 등의 High-speed signal 이 추가되고 있다. 즉, 기존의 병렬 신호 전송 방법에서 직렬의 Differential signal 방법을 사용하여 점차 그 전송 속도가 빠르게 진화 중에 있다.

High-speed signal 에 대하여 설계 원칙은

- 1) 되도록 signal line 은 짧게 가져간다.
- 2) Differential signal 에 대하여 pair 로 동일하게 trace 하며 동일 길이를 가진다.
- 3) Routing 시 Retangular 하지 않게 한다.

따라서 High-speed signal 에 대하여 이런 Routing 원칙을 지키면서 제한된 면적을 지나는 제품군에 대하여 그 신호 전송에 있어 impedance matching 불안, 타 신호에 대한 crosstalk 발생 및 EMI 등에 문제가 발생하게 만들어 이에 대한 대책으로 EMI filter 추가, capacitance 추가 등의 작업등을 통해 해결하고 있다.

하지만 위와 같은 대책은 면적 효율성 및 pattern 설계의 어려움, cost 증가 등의 부가적인 issue 를 야기하여 설계자에게 부담감으로 다가온게 된다.

이에 특정 부품을 추가하기 보다 간단히 GND via 의 추가로 인한 High-speed signal 에 대한 전송 품질의 변화를 실험을 통해 규명하여 향후 High-speed signal 에 대한 설계 방법을 제시하고자 한다.

II. Differential signaling

신호 전달 방법은 크게 병렬 방식 과 직렬 방식으로 나눌 수 있다. 과거에는 병렬 방식을 사용하여 많은 data 를 한 번에 전송하여 대용량 data 를 처리하였으며 대표적으로는 IDE/PATA 방식이 있다. 하지만 이런 병렬 방식의 data 전송 방식은 인접 신호간의 crosstalk 발생, data 선로 증가로 인한 설계의 어려움 그리고 마지막 data 의 도착을 기다려야 하는 전송 속도의 제한 등의 문제점이 발생하게 된다.

이에 직렬 방식이 도입되기 시작한다. 직렬 방식은 전자 소자의 발전과 같이 도래되었다. 전자 부품의 동작 clock 수가 기하급수적으로 증가하고 발전함에 따라 빠른 직렬 전송 방식이 가능하게 되었다. 직렬 전송 방식은 동작 clock 수만 높이기만 하면 무제한으로 전송 속도를 올릴 수 있으며 전송 선로 역시 병렬에 비해 매우 간단하여 설계의 이점이 있다. EMI 이러한 직렬 전송 방식은 단순히 동작 clock 수에만 영향을 받은 것이 아니라 LVDS(Low Voltage Differential Signaling) 에도 영향을 받게 된다.

실제 EMI 측면에서 고속의 직렬 방식은 trasmission 구간에서 전류 peak 가 발생하여 EMI 특성이 나쁘게 변질되는 특성이 있다. 이에 대해 LVDS 방식을 통해 적은 power 를 통해 신호를 전송하여 EMI 및 전력 효율성을 높여 직렬 전송 방식이 더욱 더 발전할 수 있도록 해주었다.

이러한 LVDS 방식은 Differential signaling 기법을 사용하는데 기존의 신호 전송은 단일 와이어와 접지로 이루어져있는 반면, 이런 차동 신호 방식은 양 신호의 polarity 를 다르게 주어 수신단 에서는 그 차이에만 반응을 보이며 common-mode 에 대한 전압을 무시하는 기법으로 고전압이 없이 작은 전압만으로 그 차이에만 반응하기에 LVDS 를 구현할 수 있게 하는 전송 기법이다.

현재 USB, HDMI, LAN, SATA, PCI-Express 등 최근의 신호 전송 방식은 모두 이와 같은 Differential signaling 을 기법으로 나온 방식이 되겠다.

III. Impedance matching

앞서 Differential signaling 에 대해 설명하였다. Differential signaling 은 High-speed signal transmission 에 있어 적은 power 로도 빠르게 전송 가능하게 해주었다. 하지만 이렇게 빠른 신호 전송에 있어 impedance matching 이 되지 않는다면 반사파로 인해 신호가 왜곡이 생겨 올바른 신호 전달을 하지 못한다. 이미 impedance matching 방법에 있어 많이 연구가 되었지만 실제 실험을 통해 왜 impedance 를 맞추어야 하는지에 대해 살펴보겠다.

우선 이론적으로 접근하자면,

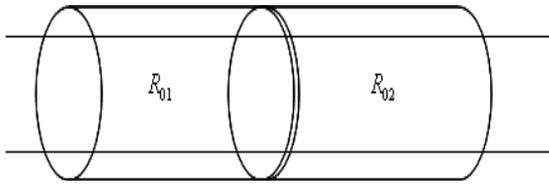


그림 1. 일반적인 전송 선로

위와 같은 선로가 있으며 R01 과 R02 는 서로 다른 매질로 되어있다. 이때 C 값은

C₀₁: bin1 의 단위길이당 용량

C₀₂: bin2의 단위길이당 용량

C₁: bin1의 용량

C₂: bin2의 용량

$$C_1 = C_{01} \cdot u_1 T = \frac{T}{R_{01}} \quad (\because C_{01} \cdot u_1 = C_{01} \cdot \frac{1}{\sqrt{L_{01} C_{01}}} = \sqrt{\frac{C_{01}}{L_{01}}} = \frac{1}{R_{01}})$$

$$C_2 = C_{02} \cdot u_2 T = \frac{T}{R_{02}}$$

위와 같은 값을 가지게 된다. 이때 입력되는 전압을 V1 그리고 경계선에서 측정된 전압을 V2 로 정의하자면,

입력전하 = bin1으로 반사되는 전하 + bin2로 통과하는 전하

$$Q_{in} = C_1 V_1 = C_1 (V_2 - V_1) + C_2 V_2$$

$$(C_1 + C_2) V_2 = 2 C_1 V_1$$

$$V_2 = \frac{2 C_1}{C_1 + C_2} V_1 = \frac{2 \frac{T}{R_{01}}}{\frac{T}{R_{01}} + \frac{T}{R_{02}}} V_1 = \frac{2 R_{02}}{R_{01} + R_{02}} V_1$$

위 식으로 정리 될 수 있다. 즉 R01 과 R02 의 impedance 가 matching 된다면 V1 과 V2 는 동일한 전압값을 가지게 되어 impedance 가 matching 되는 효과를 지니지만 그렇지 않다면 V2 에서는 V1 과 다른 전압 특성을 지니게 되어 신호 왜곡이 생기는 것이다.

이러한 도식화를 일반적인 Artwork 상으로 보자면 R01 는 일반적인 signal pattern 에 존재하는 저항이며 R02 는 신호의 종단 저항, 즉 termination 저항이 된다. 이러한 impedance matching 은 반사파를 최소화하여 어느 지점에서나 신호 왜곡이 생기지 않게 애초에 의도했던 신호를 전송하는 방법론 이다.

실제 실험을 통한 impedance mating 의 차이를 알아 보자. 실험은 signal generator 를 통해 일정 전압을 인가하여 그 전압의 초단과 종단 파형을 측정하여 신호가 전송됨에 따라 종단의 impedance 가 맞지 않을 경우 그 반사파를 지켜보는 식으로 진행하였다.

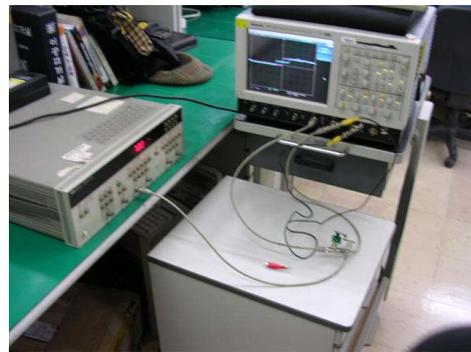


그림 2. 전압의 초단 파형과 종단 파형 실험모습

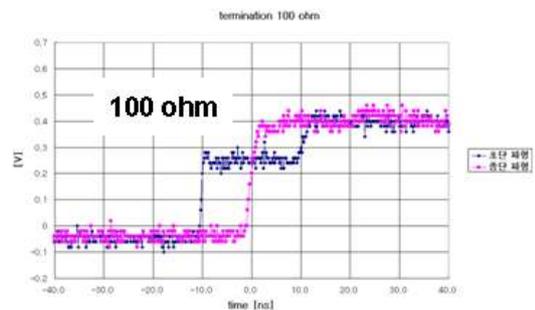


그림 3. 종단 저항이 100ohm 일 때의 파형

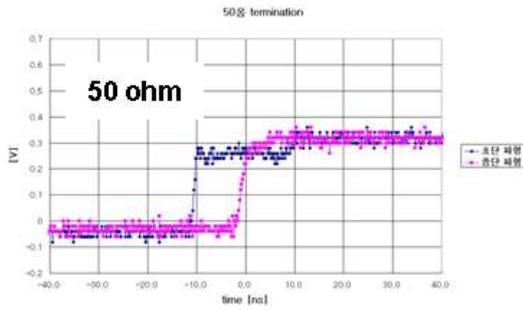


그림 4. 종단 저항이 50ohm 일 때의 파형

위 파형을 관찰한 결과 종단 저항을 100ohm 하였을 때 초단의 전압값과 종단의 전압값의 차이가 발생하게 된다. 즉, 반사로 인하여 신호가 왜곡이 생기게 된 것이다. 하지만 종단 저항값을 50ohm 으로 한 결과 초단 저항값과 종단의 저항값이 거의 일치함을 알 수 있다.

이를 특성 impedance 로 부르며 실제 반사파가 적게 발생하는 실험치 값이 50ohm 이기에 impedance matching 에 있어 많이 사용된다.

앞서 고속 신호 전송에서 differential signaling 을 사용시 differential impedance matching 을 실시하는데 differential signal 은 pair 로 하나의 single signal 과 같은 역할을 하기에 100ohm 정도의 differential impedance matching 을 실시한다.

따라서 고속의 신호 전송 수단에 있어 differential signaling 을 하며 고속의 신호 즉, 대용량의 data 가 전송되기에 신호의 무결성이 중요하며 이에 대한 방법으로 impedance matching 을 실시하는 것이다.

IV. Decoupling Method

신호 주파수가 올라가면서 전압의 +와 -가 급격히 빠르게 변하게 되어 선로의 인덕턴스 성분들이 변화하여 잡음, 일명 Noise 가 발생하게 된다. 즉, Faraday 법칙에 의하여 도선 주변의 자기장이 시간에 따라 변화하면 도선에는 역기전력이 발생한다. 이러한 역기전력은 전류량이 클수록, 전류 변화 시간이 짧을수록 배선의 인덕턴스는 증가하게 된다. 즉 고속 신호 전송에 있어 이러한 역기전력 발생은 어쩔 수가 없으며 이에 이를 최소화 하는 방법으로 접근해야 한다. 이러한 방법론은 이미 일반화 되어있기에 그 Rule 만 정리해본다.

- 1) 배선의 길이를 최소화 하여 Inductance 를 줄인다.
- 2) 배선의 폭을 넓히고 GND 와의 거리를 짧게 한다.
- 3) Decoupling method 를 사용한다.

앞선 impedance matching 은 신호의 반사파를 줄여 신호의 왜곡을 막는 방법이라면 Decoupling method 는 고속 신호의 고주파 노이즈, 일명 잡음을 최소화 하는

방법론이라 볼 수 있다. 이는 회로가 필요한 전류량을 capacitor 를 통해 직접 전달 받는 방식을 말한다. 실제 EMI 등 고주파 Noise 등에 대한 대책으로 signal 에 decoupling capacitor 를 사용하여 고주파 noise 를 없애 EMI 를 개선하고 있다.

다만, Decoupling method 를 아무 곳에서나 사용하는 힘들다. 고속의 Differential signal pattern에서 transmission 구간이 길 경우 신호 전송에 있어 왜곡이 생길 경우가 많게 된다. 이때 decoupling capacitor 를 사용하여 capacitor 를 통한 전력 공급으로 신호 왜곡을 막고자 하지만 capacitor 를 붙임에 있어 신호의 흐름이 자연스럽지 못하고 signal pattern 자체가 분기되어 나 빠지는 경우도 발생하게 된다.

이에 이러한 signal pattern 에 GND via 를 배치하여 Decoupling capacitor 효과를 주어 신호 품질을 개선하고 pattern 이 분기되지 않으면서 추가로 부패미 발생하지 않도록 하여 효율적인 PCB artwork 설계가 될 수 있도록 하고자 한다.

V. Via Modeling

앞서 High-speed signal Design 방법 중에 signal 이 pattern 은 짧게 설계하고 되도록 via 를 통과하지 않게 설계하자라고 하였다. 하지만 실제 설계에서는 위와 같은 원칙을 완벽히 지키기 힘들다.

특히나 Via 를 통과할 경우 매질이 다르기 때문에 이로 인한 반사파가 생겨 impedance unmatching 이 발생할 수도 있으며 이로 인한 자체 inductance 로 인해 전력이 소모되기도 한다.

따라서 Decoupling capacitor 를 사용하여 신호 전송에 필요한 전력을 공급해주어야하나 pattern 이 긴 경우 신호 전송 중간에 분기가 되기에 효율적이지도 않으며 적절한 capacitance 값을 산출하기도 힘들다.

이 같이 고속 신호가 via 를 통과하여 지나가는 경우 signal via 주변에 GND via 를 배치하여 Decoupling capacitor 의 효과를 줄 수 있다. 실제 via 의 모델링을 보면,

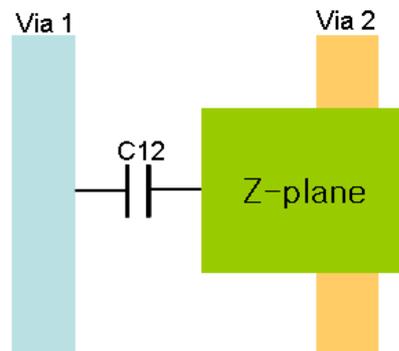


그림 5. Via 의 Modeling

위 그림은 간략히 도식화 한 것으로 양 옆의 via 가 어떤 역할을 하는지 표시한 것이다. Z-plane 은 PCB 상에서 존재하는 impedance 를 말하며 C12 는 Via1 과 Via2 사이에 존재하는 capacitance 로 Via1 자체의 capacitance 와 via1과 plane 사이의 capacitance 를 합친 값이다. 물론 실제에서는 4층의 Epoxy PCB 를 사용하기에 각 layer 마다 capacitance 가 존재하며 Inductance 성분도 존재하게 된다. 위 그림은 이와 같은 것을 모두 더하여 간략하게 도식화 한 것이다.

via 2 가 High-speed signal 이 통과하는 via 라면 via 1를 배치하여 자연스럽게 Decoupling capacitor 역할을 하게끔 할 수 있는 것이다.

실제 S-parameter 를 simulation 하여 GND via 가 있고 없과의 신호 전송 품질을 알아보자. S parameter 에서 S21 은 1과 2 매질사이에서의 반사파로 인한 신호감쇄를 뜻하는 명칭으로 S21 이 작을 수록 두 매질 사이의 신호감쇄가 적다는 뜻으로 해석 된다.

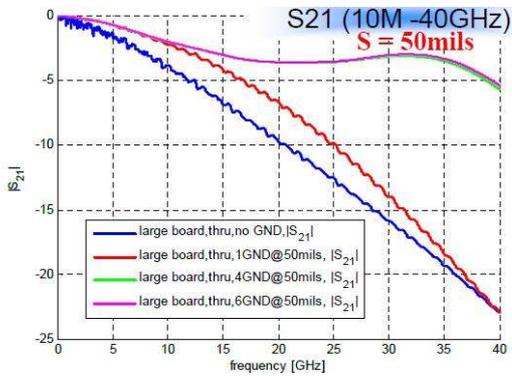


그림 6. S-parameter simulation 결과

Simulation 결과 상으로 보면 signal via 근처에 GND via 를 배치 안했을 때보다 1개 그리고 4개, 더 늘려서 6개 추가했을 때 신호 품질이 좋아짐을 볼 수 있다. 이와 같은 simulation 결과를 가지고 실제 제품 군에 적용하여 파형을 관측하였다.

VI. 실제 실험 및 파형 측정

개발 모델 중 하나의 모델이 HDMi TMDS line에 via 가 박혀있는 구조로 impedance matching 에 취약한 구조로 되어있다. 앞서 설명했듯이 이렇게 high speed signal 에 대한 via 가 생길 경우 via 는 capacitor 와 같은 역할을 하여 충방전에 의한 current shock 가 발생하게 됩니다. 이와 같이 current shock 는 impedance 를 틀어버리는 요인이 되기도 합니다. 특히나 HDMi 1080p(Deep color mode) 같은 경우는 2GHz 이상의 고속 신호이기에 더더욱 TMDS line 신뢰성을 약화시키게 된다. 이에 via 를 통과하는 TMDS line 근처에 GND via 를 배치하여 GND via 가 있고 없과의 차이에

따라 신호 품질이 어떻게 개선되는지를 신호의 eye-pattern 분석을 통하여 보이려고 한다.

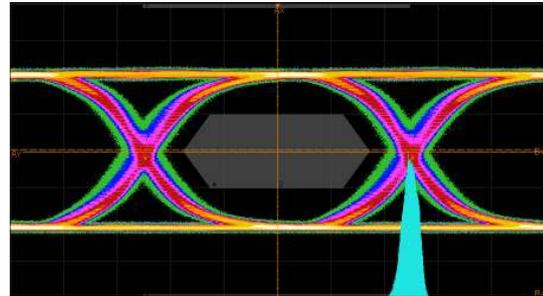


그림 7. no GND via 의 TMDS line eye pattern

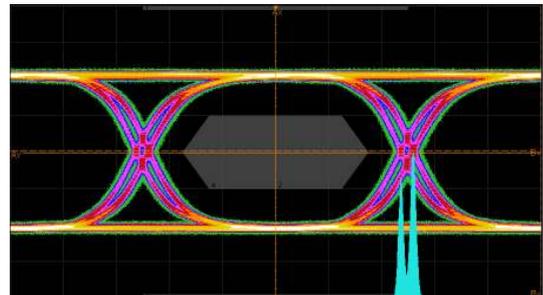


그림 8. GND via 배치 후 TMDS line eye-pattern

VII. 결론

지금까지 본 논문에서는 High-speed signal pattern 설계에 대해 다양한 방법론을 서술하였고 추가로 GND via 의 효과를 simulation 및 실제 측정을 통하여 설명하였다.

물론 GND via 를 추가하는 것으로 신호 품질이 확연하게 개선되지는 않는다. 실제 High-speed signal pattern 설계에 있어 가장 중요한 점은 되도록 짧은 pattern 길이를 가지도록 하여야 하며 pattern 폭도 넓게 설계해야한다. 또한 via 등을 통과하여 current shock 가 발생하지 않게 해야 하며 직각으로 꺾이는 설계를 피해야한다. 하지만 실제 제품 설계에 있어 저런 이상적인 상황은 벌어지지 않는다. pattern 을 짧게 가져갈 수도 없고 쉽사리 부품 추가가 힘든 경우도 발생하게 되는 것이다. 이때 간단한 GND via 배치를 통해 조금이나마 High-speed signal 전송 품질을 좋게 개선할 수도 있음을 보인 것이다.

참고 문헌

[1] Herbert Taub and Donald Schilling: "DIGITALINTEGRATED ELECTRONICS", Tower Press, 1977, pp567-573
 [2] TEK_Asia Symposium 2004 B1-HDML TDSHT3 Pacific Symposium presentation.pdf"