

정보통신설비의 차세대 뇌서지 보호대책에 관한 연구

(A study on next generation surge protection system from telecommunication system)

김동진* · 한남현 · 김광남

(Dong-Jin Kim* · Nam-Hyun Han · Kwang-Nam Kim)

(선광엘티아이(주)* · 삼성에버랜드(주) · (주)KT)

Abstract

WAN을 기반으로 하는 초고속 정보통신망이 구축되면서 컴퓨터를 기초로 하는 정보기술에 대한 의존도가 증가하고 있다. 그에 따라 컴퓨터를 비롯한 초고속 정보통신 설비 사고 가운데 뇌 서지에 기인하는 비중이 늘어나고 있다. 정보화 시스템의 일시적 기능 정지나 고장은 그 파급효과가 대단히 크고 경제적 손실이 막대하여 안정적인 서지 보호대책의 필요성이 높아지고 있다.

이에 뇌 보호 관련 규정이 KS C IEC 62305로 개정되면서 선택사항에 불과했던 내부 뇌 보호 시스템인 서지 보호기 (Surge Protective Device 이하 SPD)가 필수사항이 되었다. 하지만 약 30%가 SPD 설치 후에도 서지로 인한 피해를 입고 있는 것이 현실이다. 이는 설치 후에도 SPD가 제대로 작동 하는지의 동작 상태와 경년에 따른 SPD의 특성 변화를 알 수 없어 문제 발생 시 정확한 원인 분석이 불가능하여 효과적인 대책수립이 어렵기 때문이다. 따라서 기존 SPD 기술의 한계점을 극복하여 유입되는 외부 서지의 특성을 파악하고 고장 예측이 가능한 차세대 뇌서지 보호대책을 고려하여야 한다.

1. 서 론

정보통신설비의 역할이 중요시되면서 통신 기기의 발달로 고밀도화, 저 전압화 되었지만 뇌 서지등 이상전압에 매우 취약하게 되었다. 더불어 뇌 보호 시스템의 중요성이 높아져 기존 선택 사항에 불과했던 내부 뇌 보호 시스템인 SPD 설치가 의무화되고 설치 후에도 정기적으로 검사와 유지관리가 이루어져야 한다. 그러나 기존 서지보호기 기술의 SPD는 설치 후에도 30% 이상 서지에 대한 피해를 입고 있다. 이는 현재 사용되고 있는 SPD 기술로는 정상 동작 여부를 확인하기 어렵고 유입되는 서지 특성 파악이 불가능하여 원인 분석 및 대책 수립이 불가능하기 때문이다. 따라서 기존 서지보호기의 기술 동향 및 문제점을 파악하고 이에 대한 대책으로 유입서지 특정파악과 서지보호소자의 상태 예측을 할 수 있는 차세대 서지 상태 감시보호 기술에 대하여 논하고자 한다.

2. 본 론

2.1. 기존 서지보호기술의 한계

기존 서지보호기술은 낙뢰 및 서지를 흡수할 수 있는 바리스터와 같은 서지보호소자로 유입되는 서지를 제한

및 차단하여 전자기기를 보호하는 것이다. 하지만 보호소자는 서지를 보호하는 횟수에 따라 동작특성이 변하여 사용하는데에 한계가 있다. 이로 인해 기존 서지보호 기술은 보호소자가 서지에 대하여 반응한 횟수를 정확히 파악할 수 있는 기술이 구비되어 있지 않아 서지보호기 설치 후에도 몇 가지 문제점이 발생하고 있다.

첫째, 기존 서지보호기술은 서지의 침입만을 막는 역할만 할 뿐 유입되는 서지의 침입시기와 크기, 경로 등은 알 수 없으며 단지 카운터 기능이 내장되었을시 서지 유입 횟수만을 알 수 있다. 이로 인해 차후 문제 발생의 원인분석이 어려워 효과적인 대책 수립이 불가능하다.

둘째, 시간 경과에 따른 SPD의 특성 변화를 알 수 없다. 서지보호소자 중 하나인 MOV(Metal Oxide Varistor)는 서지와 반응하는 횟수에 따라 특성이 변한다. 그러나 반응 횟수를 정확히 파악할 수 있는 기술이 없어 서지보호소자의 교체시기를 간과하게 된다. 이에 실질적으로 서지에 대하여 전기설비 보호기능을 하지 못하게 되는 문제점이 있다.

셋째, 설치 의무화와 법적으로 규정하고 있는 서지보호기의 검사 및 유지 관리가 어렵다. 기존 서지보호기술로는 SPD가 언제 고장날지 전혀 예측할 수 없으므로 유지, 보수에 많은 인력, 비용뿐 아니라 시간까지 소모되고 있다. 또한 유입 서지 특성에 대한 데이터가 기록

되지 않아 과연 설치 환경에 맞게 SPD 등급이 선정되고 규격에 맞게 설치했는지의 적합성 여부를 알 수 없다.

따라서 기존 서지보호기술의 한계성을 해결하기 위해 경년에 따른 보호소자의 특성을 파악하고 실시간으로 유입되는 서지의 크기, 횟수 등 데이터 확보가 가능한 서지상태 감지 보호기술의 필요성이 요구된다.

2.2. 서지상태 감지 보호기술

서지를 흡수하거나 제한하는 중요 역할을 하는 보호소자는 유입되는 서지 횟수, 크기에 따라 특성이 변한다. 그래서 보호할 수 있는 한계량을 넘어서면 성능이 급격히 저하되어 주요 기기나 회로를 보호할 수 없게 된다. 따라서 보호소자 중 하나인 바리스터에 유입되는 서지에 대하여 실시간으로 반응한 횟수와 크기 측정과 경년 변화에 따른 서지보호소자의 상태 예측이 가능한 서지상태 감지 보호기술에 대해 알아보하고자 한다.

2.2.1 서지상태 감지 보호장치 구성

서지상태 감지 보호장치는 보호부(Protection part)과 감지부 (Detection Part)과 출력부(Output part)로 구성된다. 보호부는 마이크로세크 단위로 유입되는 서지를 제한 및 차단한다. 감지부는 MCU(Micro Control Unit) 소자를 사용하여 유입된 서지의 크기, 횟수, 시간, 경로 등을 파악하며 보호소자의 상태를 감지할 수 있다. 또한 출력부는 LCD (Liquid Crystal Display) 모니터를 통해 측정된 서지 데이터 값을 보여주며 LED나 알람으로 동작 상태를 보여주어 사용자가 쉽게 판단할 수 있도록 도와준다.

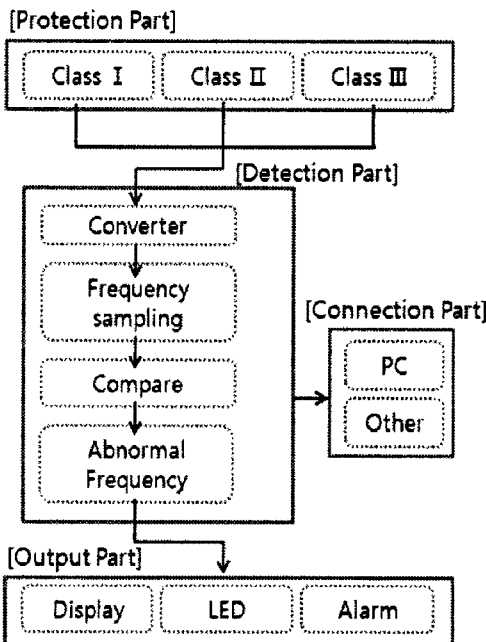


그림 1. 구성도
Fig 1. Component of SPD

2.2.2 서지상태 감지 보호기술

서지상태 감지 보호기술은 첫째, 유입서지 횟수, 크기, 시간, 유입경로, 동작 상태등의 측정 기술이다. 기존 서지보호기술은 각 상에 CT를 설치하여 외부에서 유입되는 서지의 횟수를 측정하여 아날로그 또는 디지털로 표시할 수 있다. 이는 단지 유입 횟수 측정만이 가능하다. 그러나 서지 상태 감지 보호 기술은 빠른 속도로 유입되는 서지의 피크 전압을 일정하게 유지하는 회로를 구성하여 각 상을 통해 유입되는 서지 경로를 파악하며 서지 검출 기술을 이용하여 서지의 크기를 측정한다. 측정된 서지 데이터를 MCU 소자를 이용하여 사용자가 원하는 DATA 출력을 가능토록 할 뿐만 아니라 소세력 센싱 기술을 이용하여 전력 측정도 가능토록 하여 다양한 기능 구현을 한다.

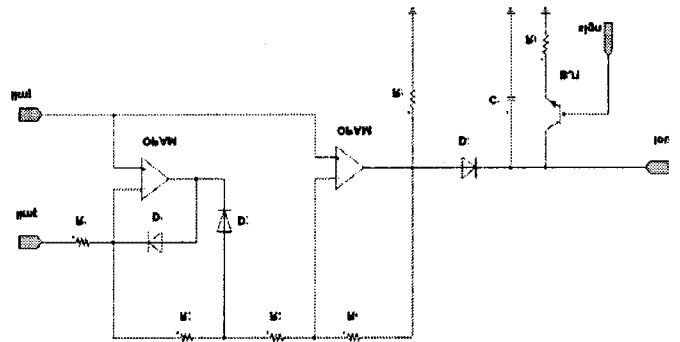


그림 2 서지 클램핑 방전 회로
Fig 2 Surge clamping discharge circuit

이때 서지 검출에 사용되는 기술은 기존 일반 자성체 코어 사용시 발생하는 측정 크기 한계를 해결하였다. 즉, 소세력센싱을 단계별로 공극을 유지하여 밀착 간격에 따라 포화되는 양이 변하는 특성을 이용한다. 이로 인해 소세력센싱이 지니는 공간적 한계를 벗어날 수 있어 대용량, 초소형 서지상태 감지 보호장치 제작을 가능토록 한다.

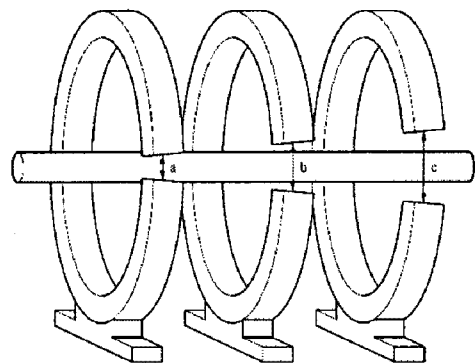


그림 3 소세력 센싱 기술
Fig 3 Low power sensing technology

둘째, 기존 서지 보호기술에서의 고장 판단은 보호소자의 하나인 MOV소자의 특성을 이용하였다. MOV 소

자는 일정 이상의 전압이 발생하지 않으면 도전되지 않는 성질을 지니고 있어 보호소자 손상시에도 전류가 통되어 퓨즈가 손상되는 원리를 이용하였다. 이로 인해 퓨즈에 불량 발생하여도 SPD의 고장으로 판단하는 것이 30% 이상이며 그 신뢰도가 매우 낮았다.

이를 해결하기 위해 서지 횟수로만 판단하는 기존 방식이 아니라 서지의 유입 횟수 뿐 아니라 크기에 따른 MOV 소자의 절연 특성을 고려하여 고장을 판단하도록 한다. 이로 인해 보호소자의 상태 예측이 가능하며 이를 사용자에게 알려줌으로써 고장여부를 쉽게 알 수 있으며 기존 기술에 비해 신뢰도를 크게 향상하였다.

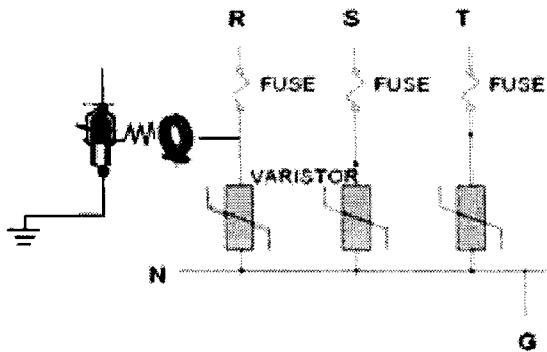


그림 4. 기존 고장 예측 감시 회로
Fig 4. A monitoring circuit of failure forecasting

셋째, 접속부(Connection Part)를 이용하여 네트워크와 PC를 연결하여 중앙감시 제어 시스템을 구성할 수 있다. 사용자의 요구에 따라 서지 측정 데이터를 중앙으로 전송하여 관리할 수 있는 시스템 구축이 가능하다. 이는 정밀기기의 사용 증가로 전력품질의 중요성이 높아지고 있는 현 시점에서 전력 감시 시스템으로도 활용할 수 있다.

2.2.3 보호소자 성능 실험 결과

서지보호소자가 서지에 노출되는 경우, 절연특성이 매우 느리게 변화하며 어느 순간에 급격히 나빠지기 때문에 보호기의 교체 유무 판단이 매우 힘들었다. 그 이유는 SPD의 중요 보호소자인 MOV가 비선형인 특성을 가지고 있기 때문이다. 따라서 서지보호기의 수명 진단을 위해 유입서지의 크기와 횟수에 따라 MOV 소자의 클램핑 전압의 한계점을 확인하는 실험을 하였다.

실험에 사용한 MOV는 34S111K로 클램핑 전압은 400V, 최대피크전압은 8/20 파형으로 10kA, 15kA, 20kA, 25kA를 각각 인가한 후 MOV 클램핑 전압 성능 한계점을 측정하였다.

표 1. 서지 크기와 횟수에 따른 MOV 성능 측정치
Table 1. MOV performance test according to surge amount and count

규격별 인가 서지	MOV 성능 한계점 (횟수)				
	1Type	2Type	3Type	4Type	5Type
1군 10kA	490	480	420	450	440
2군 15kA	400	390	380	350	360
3군 20kA	140	130	112	180	150
4군 25kA	15	20	22	29	30

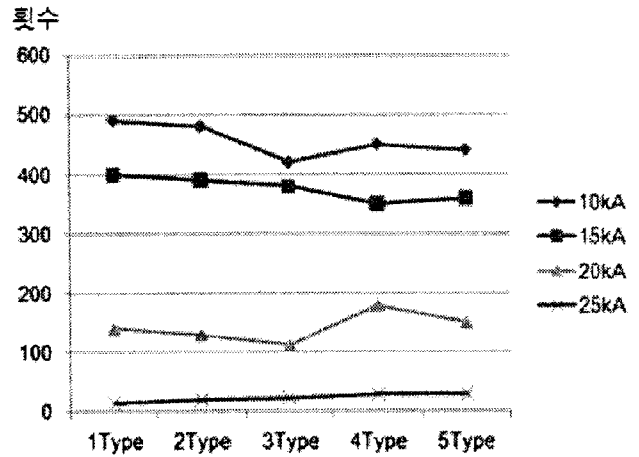


그림 5. 서지 크기와 횟수에 따른 MOV 성능 측정치
Fig 5. MOV performance test according to surge amount and count

실험 결과, 유입된 서지가 해당 보호소자인 MOV의 피크전류 이상시, 급격히 열화되어 절연이 파괴되는 것을 알 수 있었다.

따라서 서지 유입 횟수와 크기에 따른 MOV 소자의 소손 한계점을 알 수 있었으며 이를 이용해 SPD의 잔존 수명을 예측 할 수 있다.

2.2.4 적용 시 파급효과

기술규격의 단일화로 인한 설치 의무화 뿐 아니라 전력품질의 대두되고 있다. 이에 서지 크기와 횟수, 유입 경로등을 데이터화할 수 있는 서지상태 감시 보호기술은 경제적, 산업적, 기술적으로 파급 효과가 클 것으로 예상된다.

경제적으로 기존 서지보호기술의 문제를 해결하여 더욱 안정적인 뇌 보호 시스템을 구성할 수 있다. 특히 SPD의 고장을 예측 할 수 있어 전자기기 고장의 80%에 해당하는 서지로 인한 기기 손상을 예방할 수 있어 전자기기 유지보수에 소모되는 경제적, 인적 자원을 절감할 수 있다. 또한 중앙감시시스템을 구축할 수 있어 다수의 서지보호기를 통합, 관리할 수 있으므로 그에 따른 절감효과가 매우 클 것이다.

기술적으로, MCU소자의 사용으로 서지 측정기기 뿐 아니라 전력품질 측정기기, SPD 동작 상태 감시장치 등으로 사용될 수 있다. 마지막으로 SPD의 설치와 정

기적인 유지 및 관리를 축적되는 데이터로 효율적으로 관리할 수 있다. 이로 인해 고장 예측 및 잔존 수명을 파악하여 고장에 따른 정확한 원인 파악을 가능케 하여 국내 서지 보호 시스템의 신뢰도를 크게 향상 시킬 것으로 기대된다.

3. 결 론

본 논문에서는 정보기기의 뇌 서지 취약으로 인한 보호대책으로 현재 설치되고 있는 서지보호기술의 문제점 및 한계점을 알아보고 이에 대한 차세대 해결방안으로 서지 특성인 서지 크기와 유입횟수에 따라 보호소자 MOV의 성능을 파악하고 서지 특성을 DB화 할 수 있는 서지상태 감지 보호 기술에 대해 알아보았다.

보호소자의 클램핑 전압 한계점을 서지 크기와 횟수에 따라 성능 저감으로 인한 소손여부 시점을 파악하여 SPD의 수명을 예측하는 기술이다. 또한 단순 서지 침입 횟수만을 알 수 있는 것에서 서지 침입크기, 시간, 유입경로, 동작 상태 등을 파악할 수 있다. 서지 검출하기 위해 CT내 단계별 공극을 유지하여 포화양을 변화시켜 서지 측정 크기 한계성을 극복하였다.

마지막으로 서지 특성을 DB화하여 네트워크 시스템을 통한 중앙 감시 기능을 추가하여 유지 보수를 효율적으로 할 수 있게 되어 안정적인 내부 뇌 보호 시스템을 구축할 수 있을 것으로 기대된다.

참 고 문 헌

- [1] KS C IEC 61643-12, "저압배전계통의 서지 보호 장치, 제12부 : 선정 및 지침", 2003
- [2] KS C IEC 61643-1, "저압배전 계통의 서지 보호 장치, 제1부 : 성능 및 시험방법", 2003
- [3] R. B. Standler, "Protection of Electronic Circuits from overvoltage", John Wiley & Sons, 1989
- [4] ITU-T K.66, "Protection of customer premises from over voltage"
- [5] William C. Hart & Edgar W. Malone, "Lightning and Lightning protection", L, Appl. Phys. 48(3) 1252, 1997
- [6] "Second-breakdown characteristics of metal-oxide varistors" J.J.Lee, K. O'Brien and M.S Cooper
- [7] IEEE Std 142-1991, "Grounding of Industrial and Commercial Power system", IEEE Green book
- [8] 산업표준협회 심의, "KS C IEC 62305" 건축물 등의 뇌 보호 시스템 - 제1부 : 일반원칙, 제2부 : 위험성 관리, 제3부 : 구조물의 물리적 손상 및 인명 위험, 제4부 : 구조물 내부의 전기 전자 시스템, 한국표준협회, 2007.11.30.
- [9] UL 1449-2000, "Transient voltage surge suppressor"
- [10] IEEE C62.62-2000, "IEEE Standard Test specifications for surge protective device for low voltage AC power circuits"
- [11] "Metal Oxide Varistor : A new way to suppress transient protection", J. D. Horden, 45,91,1972