

## 이온, 래디컬 손상을 최소화하는 Pulse Inductively Coupled Plasma를 이용한 3차원 집적 Through Silicon Vias구조 형성

이승환<sup>1</sup>, 임영대<sup>1</sup>, 유원종<sup>1,2</sup>

<sup>1</sup>성균관대학교 나노과학기술원, <sup>2</sup>성균관대학교 기계공학부

현존 반도체 기술한계를 보이고 있는 미세공정화, 대용량화, 시스템 온칩(SOC), 시스템 인패키징(SIP)화 돌파구를 제공하는 다양한 패키징 시스템 형성 기술이 발전하고 있다. 특히, 본 연구에서는 3차원 반도체 패키징 형성방법 중에서도, 상하 적층을 전기적으로 Interconnection하는 Through Silicon Vias (TSV)배선 구조를 형성하기 위하여, 펄스 Inductively Coupled Plasma 식각장비를 이용하여 기존 Continue 플라즈마에서 발생된 에칭프로파일 문제점을 개선하였다. 펄스 Inductively Coupled Plasma장비는 기존 ICP 하부 바이어스 앞단에 설치된 펄스발생기에서 펄스주기(Pulse Frequency)와 듀티사이클(Duty Cycle)조절이 가능하며, 플라즈마 특성의 차이를 발생하게 된다. 특히, SF<sub>6</sub>, O<sub>2</sub>를 이용한 식각공정에서 펄스플라즈마 On타임에는 이온(SF<sub>x</sub><sup>+</sup>, O<sup>+</sup>)과 래디컬(SF<sub>x</sub><sup>\*</sup>, F<sup>\*</sup>, O<sup>\*</sup>)의 농도 및 반응속도가 높아지지만, 발생 Off일 경우에는 플라즈마 발생 활성도가 감소하여, 이온과 래디컬의 농도 및 반응성을 급격하게 감소시키는 효과를 얻을 수 있다. 이러한 효과는, 실리콘 비아 입구쪽에서 활발히 반응하는 이온의 물리적손상 및 래디컬의 화학적손상을 최소화하여, Undercut과 Local bowing효과를 개선하는데 효과를 보인다. 특히, 펄스플라즈마는 기존 Continue 플라즈마 식각 조건보다 실리콘 표면과 래디컬의 화학적 반응 활성도를 좀 더 세밀하게 조절이 가능하며, 실리콘 식각측벽 보호막(SiOxFy: Silicon-Oxy-Fluoride)을 형성 및 강도를 조절하는데 큰 영향을 미친다. 그리고 식각측벽보호막의 형성유무를 Black-Silicon 기법을 통해서 손쉽게 분석하였으며, 플라즈마진단과 에칭가스의 농도 변화를 실시간으로 확인하기 위하여, Optical-Emission-Spectroscopy (OES)설치, 에칭결과를 평가하기 위해 Scanning Electron Microscope (SEM)과 화학적 결합을 측정하기 위해 X-ray Photoelectron Spectroscopy (XPS)분석을 수행하였다.

## Silicon 기반 소자의 3차원 집적에 적용되는 Through-Si-Via 배선의 구조형성

임영대<sup>1</sup>, 이승환<sup>1</sup>, 유원종<sup>1</sup>

<sup>1</sup>성균관대학교 성균나노과학기술원

실리콘 기반 반도체 소자의 집적도를 높이기 위한 기술로서, through-Si-via (TSV) 구조를 이용한 3차원 배선이 최근 집중적으로 연구되고 있다. 지금까지는 MEMS (Micro-Electro-Mechanical System) 공정에 주도적으로 사용되어왔던 Bosch process가 TSV 구조를 형성하는데 주도적으로 사용되어왔다. 그 이유는 Bosch process를 이용할 경우 고종횡비의 Si deep via를 형성할 수 있기 때문이다. 그러나 Bosch process는 via 측벽에 scallop (SF<sub>6</sub>의 에칭단계와 C<sub>4</sub>F<sub>8</sub>의 증착단계를 반복할 때 나타나는 측벽구조) 구조가 형성되어 우수한 전기적 성질을 요구하는 고집적도 고급 반도체 소자에 적용하는데 한계가 있으며 C<sub>4</sub>F<sub>8</sub>의 증착단계로 인하여 플라즈마 챔버 내 carbon 폴리머 오염이 발생하는 단점이 있다. 이에 다른 SF<sub>6</sub>/O<sub>2</sub>만을 이용하는 단일 플라즈마 에칭 공정을 개발하여, scallop 문제를 극복하고 우수한 전기적 성질을 보이는 3차원 배선의 소자 집적 시스템을 제작하려는 추세가 뚜렷해지게 되었다. 본 연구에서는 SF<sub>6</sub>/O<sub>2</sub> 플라즈마 에칭을 통하여 through-Silicon-via 구조형성 연구를 진행하였다. Si via의 형상은 SF<sub>6</sub>, O<sub>2</sub>의 가스비율과 Silicon의 온도에 의존함을 알 수 있었다. 또한 Si via 형상에서 최소의 언더컷(undercut)과 측벽에칭(local bowing)은 black Si이 나타나는 공정조건에서 나타남을 확인할 수 있었다. 더 나아가 저온인 Si에서 via를 형성할 경우 via 측벽에 형성되는 passivation layer (silicon oxyfluoride) 와 photoresist mask가 저온으로 인해 성질이 바뀌어 고종횡비를 가지는 via를 형성할 수 있음을 알 수 있었다.