

## Direct observation of charge trap density and its spatial distribution in a four-bit/cell SONOS memory using a charge pumping method

Y. J. Zhang<sup>1</sup>, H. M. An<sup>1</sup>, Y. J. Seo<sup>1</sup>, H. D. Kim, B. Kim<sup>2</sup>, J. Y. Kim<sup>3</sup> and T. G. Kim<sup>1</sup>

<sup>1</sup>Korea University, <sup>2</sup>Jinju National University, <sup>3</sup>Ulsan College

The charge-trap flash (CTF) based on charge trapping storage with an oxide-nitride-oxide (ONO) stack has been considered as a promising candidate for future flash memories beyond the floating-gate (FG) technology, due to its simple cell structure and process, low-voltage operation, and high-density. In particular, the capability of four-bit/cell operation in a polysilicon-oxide-nitride-oxide-silicon (SONOS) structure makes it more attractive for high-density flash memories. Presently, few suitable methods for monitoring the quantity and spatial distribution of the trapped charges in four-bit/cell have been reported.

In this work, a NOR-type SONOS array with common source lines (CSL) was fabricated using a 0.35- $\mu\text{m}$  CMOS process. The advantage of this cell is the scalability of memory cell area compared to the nitride read only memory (NROM) because whole sources of fabricated NOR-type SONOS array are connected in common. The characteristics of four-bit-cell operation were demonstrated from the NOR-type SONOS array with CSL. Especially, the charge pumping method (CPM) was used to evaluate the quantity and spatial distribution of locally injected charges into four-level. As a result, it is found that the locally injected charges have considerable influence on the four-bit operation and reliability.

## W-C-N 확산방지막의 전자거동(electromigration) 특성과 표면 강도(surface hardness) 특성 연구

김수인<sup>1</sup>, 김창성<sup>2</sup>, 이재윤<sup>2</sup>, 박 준<sup>2</sup>, 노재규<sup>2</sup>, 안창근<sup>2</sup>, 오찬우<sup>2</sup>, 함동식<sup>2</sup>, 황영주<sup>2</sup>, 유경환<sup>2</sup>, 이창우<sup>1</sup>

<sup>1</sup>국민대학교 나노전자물리학과, <sup>2</sup>경기북과학고

반도체 공정에서 기존 금속배선으로 사용되던 Al을 대체하여 사용되는 금속배선으로는 Cu가 그 대안으로 인식되고 있다. 이는 비저항값이 Al (2.66  $\mu\Omega\text{-cm}$ )보다 Cu (1.67  $\mu\Omega\text{-cm}$ )가 더 작아 RC 지연 시간 (RC delay time)을 극복하기 때문이다. 그러나 Cu의 녹는점은 1085  $^{\circ}\text{C}$ 로 높지만 저온에서 쉽게 Si기판과 반응하는 특성을 가지고 있고, 또한 Si과의 접착력이 좋지 않은 것으로 알려져 있다. 이러한 이유로 Cu와 Si과의 반응을 방지하고 접착력을 높이기 위하여 확산방지막의 연구가 꾸준히 진행되고 있다. 본 연구그룹에서는 Cu의 확산을 방지하기 위하여 W-C-N의 확산방지막에 대하여 연구하여 왔다. 지금까지 보고된 연구 결과에 의하면 W-C-N (tungsten - carbon - nitrogen) 확산방지막은 고온에서도 Cu와 Si과의 확산을 효과적으로 방지하는 것으로 보고되었다. 이 논문에서는 W-C-N 확산방지막에 질소(N) 비율을 다르게 증착하여 지금까지 진행한 연구 결과를 기반으로 새로이 Cu의 전자거동현상(Electromigration)에 대하여 연구하였고, 고온 열처리 과정에서 박막의 표면강도(Surface hardness)를 Nano-Indenter system을 이용하여 연구하였다. 이러한 연구를 통하여 박막내 질소가 포함된 W-C-N 확산방지막이 Cu의 전자거동에 더 안정적이며, 고온 열처리 과정에서도 표면 강도가 더 안정한 연구 결과를 획득하였다.